К. К. ТЫЧИНО, Н. К. ТЫЧИНО



МНОГОФУНКЦИОНАЛЬНЫЕ ЦИФРОВЫЕ ИЗМЕРИТЕЛЬНЫЕ ПРИБОРЫ

МАССОВАЯ
РАДИО
БИБЛИОТЕКА

Основана в 1947 году

Выпуск 1040

К. К. ТЫЧИНО, Н. К. ТЫЧИНО

МНОГОФУНКЦИОНАЛЬНЫЕ ЦИФРОВЫЕ ИЗМЕРИТЕЛЬНЫЕ ПРИБОРЫ

МОСКВА «РАДИО И СВЯЗЬ» 1981

ББК 32.973.3
Т93
УДК 621.317.7.083.92

Тычино К. К., Тычино Н. К.

Т93 Многофункциональные цифровые измерительные приборы. — М.: Радио и связь, 1981. — 128 с., ил. — (Массовая радиобиблиотека; Вып. 1040).

90 к.

В книге рассматриваются схемы и конструкции многофункциональных цифровых приборов, предназначенных для измерения частоты, временны́х интервалов, напряжений постоянного тока, сопротивлений и емкостей. Приведены структурные и электрические схемы узлов цифровых радиолюбительских приборов как отечественного, так и зарубежного производства.

Книга рассчитана на подготовленных радиолюбителей, знакомых с основами цифровой и измерительной техники.

Т $\frac{30405\text{-}160}{046(01)\text{-}81}$ 227-81 (Э.) 2402020000 **ББК 32.973.3**

6Ф03

Рецензент
канд. техн. наук М. А. БЕДРЕКОВСКИЙ

ПРЕДИСЛОВИЕ

Современные измерительные приборы, помимо высоких эксплуатационных и метрологических характеристик, должны обеспечивать автоматизацию процесса измерений и представлять результат измерения в цифровой форме. Метрологическими характеристиками средств измерений называются характеристики, оказывающие влияние на результаты и погрешности измерений (ГОСТ 8.009-72). Такими свойствами обладают автоматизированные измерительные устройства, позволяющие проводить измерения без участия операторов и воспроизводящие значение измеряемой величины в виде числа или кодированных сигналов, отображаемых на индикаторах или воздействующих на исполнительные механизмы.

Свойства измерительных приборов, их схема и структура определяются способом преобразования измеряемой величины. Если такое преобразование происходит непрерывно, то измеряемая величина на выходе прибора является аналогом входной. Прибор в таком случае называется аналоговым. Если же измеряемая величина преобразуется в систему импульсных или дискретных сигналов, то прибор относится к цифровым.

В процессе изготовления и эксплуатации электронной аппаратуры производится контроль значительного числа параметров и характеристик. Поэтому для сокращения количества необходимых при этом приборов создаются многофункциональные устройства, совмещающие функции нескольких измерительных приборов. Среди них особое место занимают цифровые частотомеры (ЦЧ), которые благодаря ряду свойственных им преимуществ вытесняют другие приборы, ранее использовавшиеся для частотных и временных измерений. С помощью ЦЧ могут быть измерены такие электрические величины, как напряжение, сопротивление, емкость, а также неэлектрические — давление, температура, количество оборотов вращающихся механизмов и др. Предварительно эти величины преобразуются в частоту или временной интервал.

При цифровой форме представления результатов измерений исключаются вносимые оператором в процессе измерения субъективные ошибки и обеспечивается возможность сопряжения измерительных приборов с вычислительными и другими цифровыми автоматическими устройствами. Ограничение размеров отсчетных устройств затрудняет создание аналоговых приборов высокой точности, поэтому класс 0,05 является предельным для лучших образцов. В то же время у цифровых приборов размеры отсчетных устройств определяются размерами цифр, наиболее удобными для считывания результатов. В [1] приведен следующий пример. Допустим, что необходимо измерить с помощью аналогового прибора напряжение $U=1$ В с приведенной погрешностью 0,01%. Если разрешающая способность глаза оператора позволяет различать два смежных деления шкалы, отстоящих один от другого на 0,5 мм, то длина шкалы должна быть равна $\frac{0,5}{0,01}\cdot 100=5\cdot 10^3$ мм. Абсолютная погрешность в данном случае составляет:

$$\Delta=\frac{\gamma\, x_{\text{макс}}}{100\%}=\frac{0,01\cdot 1}{100}=0,0001 \text{ В}.$$

У цифрового прибора с погрешностью 0,01% отсчетное устройство должно иметь пять разрядов. Применение индикаторов с высотой цифр 18 мм позволяет вести отсчет с расстояния 3—4 м, а размеры отсчетного устройства не превышают 150 мм

К числу наиболее распространенных цифровых измерительных приборов (ЦИП) помимо частотомеров и измерителей временных интервалов относятся

фазометры, вольтметры постоянного тока (ЦВ) и на основе последних мультиметры.

В современном приборостроении широко используют достижения микроэлектроники. У преобладающей части ЦИП дискретная часть (счетчики импульсов, регистры, преобразователи кодов, аналого-цифровые преобразователи и т. д.) выполнена на стандартных интегральных микросхемах (ИМС). К наиболее перспективной группе относятся приборы, у которых дискретная часть построена на ИМС с высоким уровнем интеграции (БИС). Например, в портативных моделях мультиметров одна БИС заменяет 20 стандартных ИМС и содержит около 40% всех схем прибора (счетные, логические и хронирующие схемы, а также схемы памяти). Аналоговая часть ЦИП (в основном усилители) также реализована на ИМС.

Мультиметры на основе ЦВ позволяют, помимо напряжения постоянного тока U, измерять постоянный ток I, переменное напряжение U и ток I, сопротивление постоянному току R, а также отношения U_1/U_2, I_1/I_2. Для этой цели применяются входные преобразователи указанных величин в напряжение $=U$, которое затем измеряется ЦВ. Цифровые частотомеры, измерители временных интервалов и ЦВ имеют ряд идентичных узлов, поэтому функции этих приборов могут быть объединены в общем устройстве. В этом случае комбинированный прибор приобретает название мультиметр на основе ЦЧ. Наиболее простой вариант такого прибора может быть получен при объединении в общем корпусе ЦЧ и преобразователя напряжения в частоту (ПНЧ). Помимо измерений, определяемых структурной схемой прибора, с его помощью может осуществляться контроль термометров сопротивлений, термопар, тензометрических преобразователей и т. д.

Мультиметры на основе ЦЧ обеспечивают значительный выигрыш в массе, габаритах и потребляемой мощности по сравнению с другими типами измерительных приборов.

В данной книге рассматривается именно этот тип мультиметров и описываются методы измерения частоты, отношения частоты временных интервалов (периода, длительности импульсов различной полярности), сопротивлений, емкостей, напряжений постоянного тока, используемые в них.

Рассматривается также ряд сервисных устройств, встраиваемых в цифровые мультиметры, и устройства визуальной индикации результатов измерений.

Отзывы о книге просим направлять по адресу: 101000, Москва, Чистопрудный бул., издательство «Радио и связь», редакция Массовой радиобиблиотеки.

Авторы

Глава первая. МЕТОДЫ ИЗМЕРЕНИЯ ЭЛЕКТРИЧЕСКИХ ВЕЛИЧИН В ЦИФРОВЫХ ПРИБОРАХ

1.1. ИЗМЕРЕНИЕ ЧАСТОТЫ И ПЕРИОДА

Рабочий участок спектра электромагнитных колебаний, используемых в настоящее время в радиоэлектронной аппаратуре, охватывает широкую область — от долей герц до 10^{12} Гц и выше. В зависимости от диапазона, к которому относится измеряемая частота, и требуемой точности частоту измеряют различными методами. К ним относятся: метод сравнения с образцовой частотой, метод заряда — разряда конденсатора, резонансный, гетеродинный и т. д.

В диапазонах СВЧ определение частоты иногда производят путем измерения длины волны с использованием для этого соотношения $f=c/\lambda$, где c — скорость распространения электромагнитных волн в воздухе, равная $2{,}9968 \cdot 10^8$ м/с.

При проведении точных измерений физических и электрических величин все чаще используют преобразование этих величин в частоту или временной интервал. В связи с этим измерения частоты и временных интервалов становятся наиболее распространенными видами измерений.

В настоящее время широкое распространение получил метод измерения частоты, называемый электронно-счетным, который основан на счете количества периодов измеряемого сигнала за образцовый интервал времени T_0.

Основными преимуществами данного метода измерения частоты по сравнению с другими являются: высокая точность измерения, быстродействие, возможность автоматического управления процессом измерения и простота получения результатов измерения в удобной для восприятия цифровой форме.

На этом методе основана работа прибора для частотно-временных измерений — частотомера. С помощью частотомеров производятся измерения частоты f периодического сигнала, периода T или любого интервала времени t, отношений f_1/f_2 или t_1/t_2, а также подсчет количества импульсов N за определенное время. Во всех видах измерений источником образцовой меры (образцовых интервалов времени T_0) служит генератор высокой частоты с кварцевой стабилизацией. Переход от измерения частоты к измерению интервалов времени осуществляется переключением элементов структурной схемы прибора, поэтому цифровые частотомеры в большинстве случаев являются универсальными, т. е. позволяют измерять все перечисленные величины.

В соответствии с диапазонами измеряемых частот цифровые частотомеры могут быть разделены на высокочастотные и низкочастотные. К высокочастотным относятся приборы с верхним пределом измеряемых частот 10, 20, 50 и 100 МГц; для частот, превышающих 100 МГц, используются дополнительные устройства, предварительно понижающие измеряемую частоту.

В структурную схему частотомера (рис. 1) входят: входное формирующее устройство, временной селектор (схема совпадения — сп), десятичный счетчик, схема управления, генератор образцовых интервалов времени.

Принцип действия прибора заключается в следующем. Во входном формирующем устройстве происходит преобразование сигналов измеряемой частоты f_x в импульсы малой длительности (счетные импульсы), следующие с той же частотой. Через временной селектор сформированные импульсы поступают на вход десятичного счетчика. Время измерения T_0, в течение которого селектор открыт, определяется длительностью управляющего импульса T_0, поступающего с блока управления селектором и формируемого по сигналам генера-

тора образцовых интервалов времени. Результат измерений определяется числом N, пропорциональным измеряемой частоте f_x:

$$N = T_0/t_x = T_0 f_x,$$

где $t_x = 1/f_x$.

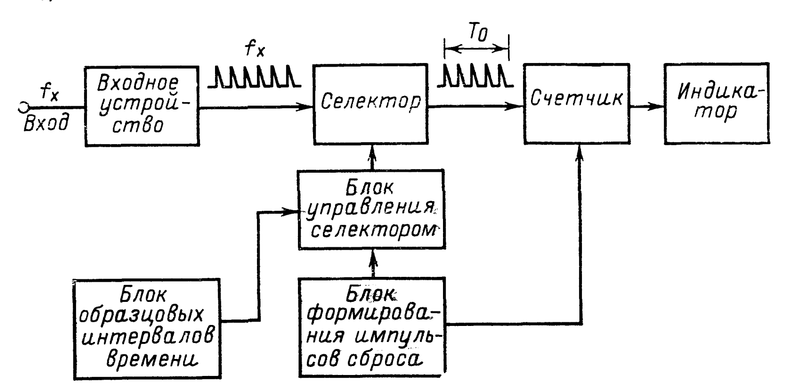


Рис. 1. Структурная схема частотомера.

Непосредственный отсчет результата измерений в единицах частоты при использовании метода прямого счета обеспечивается в том случае, если длительность управляющего импульса T_0 будет выражена числом 10^n с, где n — целое число.

Основными метрологическими характеристиками ЦЧ являются точность и минимальный уровень входного сигнала. Точность ЦЧ определяется дискретностью и погрешностью образцовой меры, т. е. образцового интервала времени T_0. Несинхронность работы узла, задающего длительность образцового интервала T_0, с импульсами измеряемой частоты приводит к появлению погрешности измерений, абсолютная величина которой определяется значениями интервалов Δt_1 и Δt_2 (Δt_1 — интервал между очередным импульсом f_x и фронтом импульса T_0; Δt_2 — интервал между последним из импульсов, поступивших на вход счетчика, и срезом импульса T_0). В этом случае

$$T_0 = N t_x = N/f_x = T_0 + \Delta t_1 - \Delta t_2$$

$$N = T_0 f_x + \frac{\Delta t_1 - \Delta t_2}{t_x}.$$

Интервалы Δt_1 и Δt_2 могут изменяться независимо друг от друга и принимать при этом значения от 0 до t_x. Поэтому максимальная относительная погрешность (погрешность дискретизации), обусловленная отсутствием синхронности, будет равна.

$$\delta_N = \pm \frac{1}{N} = \pm \frac{1}{T_0 f_x}.$$

Полная относительная погрешность измерения частоты имеет вид:

$$\delta = \pm \delta_0 \pm \frac{1}{N},$$

где δ_0 — относительная погрешность образцового генератора, задающего длительность T_0 управляющего импульса; $1/N$ — относительная погрешность дискретизации. Абсолютное значение этой погрешности не зависит от измеряемой величины и равно единице младшего разряда счетчика (рис. 2); N — число импульсов, зарегистрированных счетчиком.

Из приведенной формулы, что погрешность измерений при заданном значении T_0 зависит от измеряемой частоты, причем измерение частот с малой

погрешностью возможно лишь на сравнительно высоких частотах. При измерении низких частот, когда $\delta_0 \ll 1/N$ и поэтому не учитывается, относительная погрешность определяется погрешностью дискретизации:

$$\delta_N = \pm \frac{1}{T_0 f_x}.$$

При расчете интервала T_0 его максимальное значение будет определяться нижней частотой $f_{x\,мин}$ диапазона измерения. При малых значениях $f_{x\,мин}$ не-

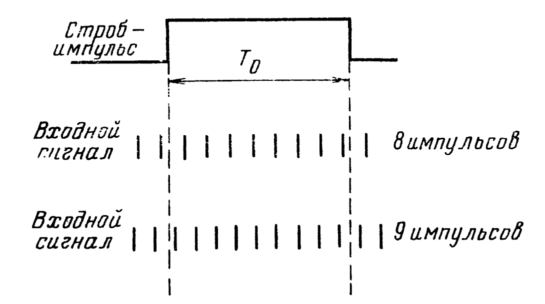


Рис. 2. Возникновение погрешности дискретизации (±1 младшего разряда).

обходимое значение T_0 может оказаться недопустимо велико. Минимальное значение частоты $f_{x\,мин}$, которое при данном значении T_0 может быть измерено с заданной относительной погрешностью δ_N, определяется по формуле

$$f_{x\,мин} = \frac{1}{\delta_N T_0}.$$

При $T_0 = 10$ с формула принимает следующий вид:

$$f_{x\,мин} = 0{,}1\,\frac{1}{\delta_N}.$$

Следовательно, минимальная измеряемая частота $f_{x\,мин}$ в соответствии с (7) при $\delta_N = 0{,}01$ (1%) будет равна 10 Гц; при $\delta_N = 10^{-4}$ минимальная $f_{x\,мин} = 10^3$ Гц; при $\delta_N = 10^{-6}$ частота $f_{x\,мин} = 10^5$ Гц.

Для уменьшения погрешности при измерении низких частот необходимо увеличивать длительность импульса T_0 (для увеличения числа импульсов N, зарегистрированных счетчиком). Однако максимальное значение T_0 не должно превышать 10 с, так как относительная нестабильность интервала T_0 при бóльших значениях T_0 может оказаться сравнимой или превышающей δ_0.

Время измерения T_0 обычно выбирают в пределах 0,01—10 с, а соответствующие частоты (100—0,1 Гц) получаются в результате деления частоты кварцевого генератора. Эта частота, как правило, сравнительно высока (1—5 МГц). Деление частоты осуществляется с помощью ряда декадных делителей, включенных последовательно.

Сигнал на выходе этих делителей появляется с некоторой задержкой, нестабильность которой вызывает погрешность установления времени измерения. Например, если (при $T_0 = 1$ с) нестабильность появления фронта управляющего импульса T_0 составляет 0,05—0,1 мкс, то минимальная погрешность измерения будет пр этом равна (0,5—1)$\cdot 10^{-7}$.

Для уменьшения погрешности установления времени измерения в низкочастотные делители частоты вводятся цепи коррекции (сброс на 9). Погрешность дискретизации при измерении низких частот может быть уменьшена при синхронизации фронта импульса T_0 (начала измерения) с измеряемой частотой. Наиболее точные результаты при измерении низких частот достигаются с помощью процентного частотомера (см. ниже).

Другой путь повышения точности при измерении низких частот — измерение не частоты (подсчет числа периодов f_x), а соответствующего f_x периода колебаний t_x. При этом структурная схема частотомера принимает вид, показанный на рис. 3.

Входной сигнал с помощью формирующего устройства и схемы управления селектором преобразуется в управляющий импульс, длительность которого T_x равна одному или 10^n периодам измеряемого сигнала ($n=1, 2, 3...$); селектор открывается на время T_x; счетчик при этом регистрирует импульсы (периоды) образцовой частоты f_0. Период t_0 импульсов частоты f_0 должен

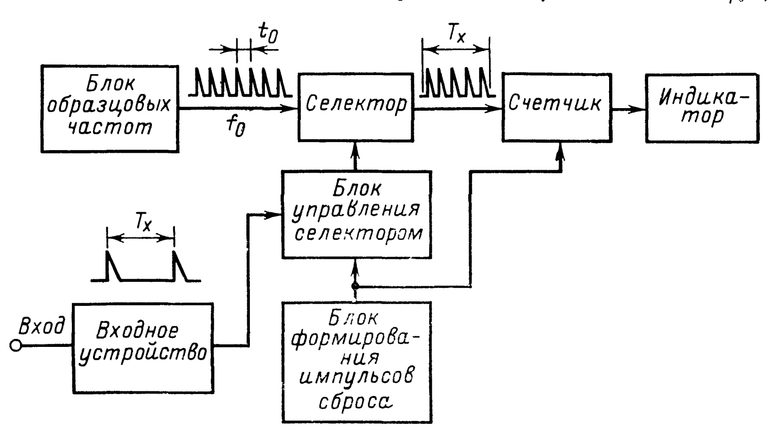


Рис. 3. Схема измерения периода.

быть равным 10^q с, где q — целое число. Для повышения точности измерений необходимо применять возможно более высокую частоту заполнения (для увеличения числа импульсов N). Результатом измерения является число

$$N = T_x/t_0 = T_x f_0.$$

При измерении периода T_x, как и при измерении частоты f_x, из-за несинхронности начала и конца измеряемого интервала T_x с импульсами частоты заполнения f_0 появляется погрешность дискретизации, обусловленная тем, что измеренный интервал T'_x равен:

$$T'_x = T_x + \Delta t_1 - \Delta t_2 = N/f_0.$$

Отсюда

$$N = f_0 T_x + \frac{\Delta t_1 - \Delta t_2}{t_0},$$

где Δt_1 и Δt_2 изменяются от 0 до t_0. Максимальное значение относительной погрешности определяется выражением

$$\delta_N = \pm \frac{1}{f_0 T_x} \pm \frac{1}{N}.$$

Погрешность измерения периода низкочастотных колебаний возникает также за счет нестабильности уровня $U_ф$ переключения входного формирующего устройства. Если уровень $U_ф$ в течение периода входного сигнала изменяется, то измеряемым интервалом оказывается не период T_x (при $n=1$), а интервал $T_2 = T_x \pm \Delta T$, где ΔT — погрешность, вызываемая изменением уровня формирования $U_ф$ на значение $\Delta U_ф$. Величины $\Delta U_ф$ и ΔT связаны выражением

$$\Delta T = \frac{\Delta U_ф}{2\pi f U_m},$$

где f — частота, а U_m — амплитуда входного сигнала.

Таким образом, погрешность ΔT прямо пропорциональна нестабильности уровня формирования и обратно пропорциональна амплитуде и частоте измеряемого сигнала.

Иногда для снижения погрешности дискретизации производят измерение не одного, а нескольких (до десяти) периодов входного сигнала; электронный счетчик подсчитывает при этом периоды частоты заполнения f_0. Число импульсов, поступивших на счетчик, равно:

$$N = f_0 T_x n,$$

где T_x — измеряемый период, с; f_0 — частота заполнения, Гц; n — число периодов усреднения.

1.2. ИЗМЕРЕНИЕ ИНТЕРВАЛОВ ВРЕМЕНИ И ДЛИТЕЛЬНОСТЕЙ ИМПУЛЬСОВ

Приборы, предназначенные для измерения периодов и интервалов времени, составляют различные группы. Это связано с тем, что, несмотря на сходство процессов измерения этих величин, определение интервалов времени имеет ряд особенностей: интервал времени может задаваться периодическими, непериодическими или однократными сигналами; интервал времени может определяться длительностью импульсов на определенном уровне амплитуды; интервалом между двумя импульсами на различных уровнях амплитуд обоих импульсов, интервалом между различными уровнями амплитуды одного и того же импульса и т. д.; интервал времени может задаваться независимыми во времени импульсами, поступающими от различных источников.

В отличие от измерителей периодов приборы для измерения интервалов времени содержат в своей схеме формирующие устройства $ФУ_1$ и $ФУ_2$. С помощью $ФУ_1$ формируется опорный импульс t_1, определяющий начало измеряемого интервала (старт); $ФУ_2$ формирует «интервальный» импульс t_2, определяющий окончание интервала (СТОП) (рис. 4).

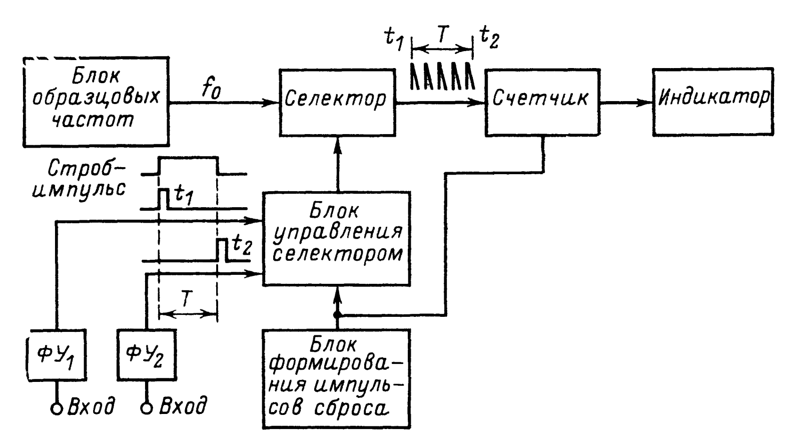


Рис. 4. Схема измерения интервала времени.

Для осуществления измерений при различных уровнях амплитуды входных сигналов формирователи $ФУ_1$ и $ФУ_2$ должны иметь регулируемые уровни срабатывания (переключения). В связи с тем, что измерители интервалов времени иногда (при однократных измерениях) не обеспечивают заданную точность измерений, то для уменьшения погрешности применяют умножение периодов. Для снижения погрешности измерения интервала времени необходимо, как и при измерении периода, повышать образцовую частоту заполнения f_0. На точность измерения интервала времени оказывает также существенное влияние нестабильность уровня формирования $U_ф$.

Погрешность $\Delta U_ф$ обусловлена нестабильностью порога срабатывания формирующего устройства. Причиной этой нестабильности являются как внешние, так и внутренние помехи. В схеме формирователя (обычно триггер Шмитта)

стабильность порога срабатывания обеспечивается с помощью температурозависимой цепи, состоящей из последовательно соединенных резистора и диода, подключенных на входе триггера. Повышение стабильности достигается также путем уменьшения ширины петли гистерезиса триггера.

При измерении длительности двухполярных импульсов время измерения ограничивается опорным и интервальным импульсами, которые формируются фронтами измеряемого сигнала. Получаемый при этом интервал, равный измеряемой длительности импульса, заполняется импульсами одной из образцовых частот f_0.

1.3. ИЗМЕРЕНИЕ ОТНОШЕНИЙ ЧАСТОТ И ПРОЦЕНТНЫЕ ЧАСТОТОМЕРЫ

Процесс измерения отношения частот сходен с процессом измерения периода. Однако в этом случае из процесса измерения исключается генератор образцовых частот, так как роль частоты заполнения f_0 выполняет одна из измеряемых частот (рис. 5).

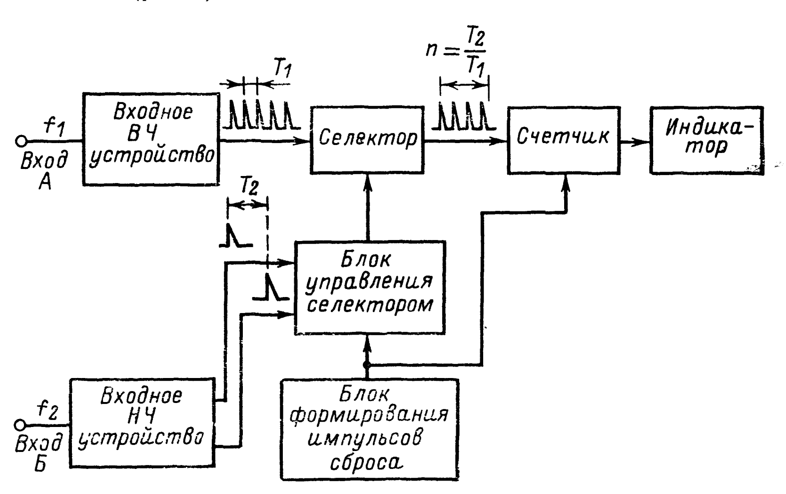


Рис. 5. Схема измерения отношения частот.

Частоты, отношение которых необходимо измерить, подают на входы *А* и *Б*, причем более высокая частота поступает на вход *А*. Период частоты следования, поданной на вход *Б*, задает время измерения, которое заполняется периодами частоты, поданной на вход *А*. Результат *N*, считываемый со счетчика, определяет отношение периодов измеряемых частот: $N=T_2/T_1$, где T_2 — период более низкой, а T_1 — более высокой частоты. Это же число *N* определяет отношение частот f_1/f_2.

Процентные частотомеры предназначены для измерения отклонения частоты f_x от номинального значения и выдачи результата измерения этого отклонения в процентах. Измерение отклонения действительного значения измеряемой частоты с указанием знака (+ или —) от ее номинального значения, устанавливаемого на приборе, производится путем преобразования этого отклонения в пропорциональный временной интервал, который затем сравнивается с периодом колебаний образцовой частоты f_0. На рис. 6 и 7 приведены структурная схема процентного частотомера и временные диаграммы процессов, происходящих в приборе (в качестве примера выбран частотомер Ф576).

Сигналы измеряемой частоты f_x, усиленные и сформированные узлом входного усилителя *У* и формирователя *Ф*, проходят через селектор C_1, открытый в исходном состоянии, и поступают на делитель частоты измерительного канала $ДЧ_1$ с коэффициентом деления n_1. С выхода генератора *Г* образцовых частот сигналы с частотой f_0 (1 МГц) поступают на узел управления *УУ* ка-

нала образцовых частот и далее на делитель частоты $ДЧ_2$ с коэффициентом деления n_2. Одновременно сигналы образцовой частоты f_0 подводятся к селектору C_2. Из колебаний измеряемой частоты f_x на выходе делителя $ДЧ_1$ формируется интервал времени T_x, образуемый числом N периодов f_x этой частоты, т. е. $T_x = n_1 t_x$.

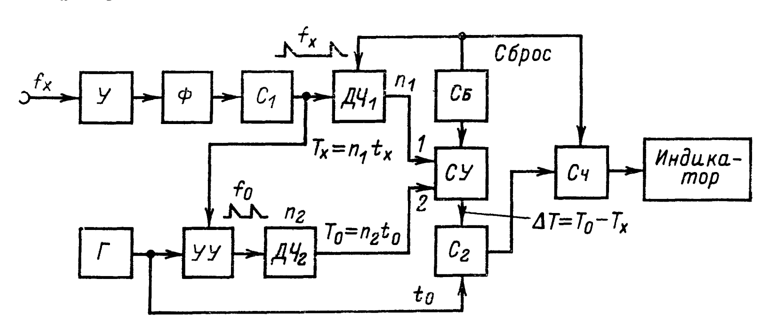


Рис. 6. Структурная схема процентного частотомера.

Аналогично из колебаний образцовой частоты f_0 на выходе делителя $ДЧ_2$ формируется интервал времени T_0, образуемый числом N_0 периодов t_0 этой частоты, т. е. $T_0 = n_2 t_0$. Для обеспечения синхронности начала формирования интервалов T_x и T_0 выходные импульсы селектора C_1 воздействуют на узел управления *УУ* и первый из этих импульсов разрешает прохождение сигналов от генератора образцовых частот на делитель $ДЧ_2$. В исходном состоянии узел управления *УУ* закрыт, а делитель $ДЧ_2$ устанавливается в 0 схемой сброса *Сб*. Выходные импульсы делителей $ДЧ_1$ и $ДЧ_2$, возникающие в моменты окон-

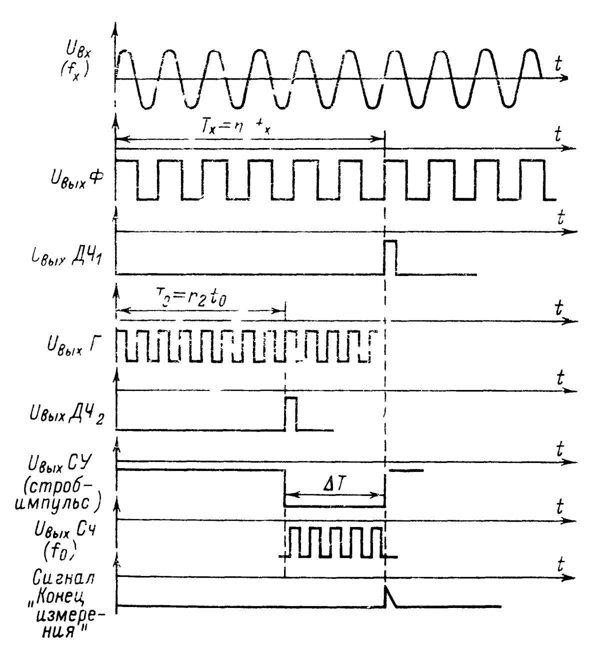


Рис. 7. Временные диаграммы процессов в процентном частотомере.

чания формирования измерительного T_x и образцового T_0 интервалов времени соответственно, поступают на входы *1* и *2* схемы управления *СУ* селектором C_2. Схема *СУ* управления открывает селектор C_2 на время, равное разности моментов поступления этих импульсов, т. е. $\Delta T = T_0 - T_x$. Интервал ΔT подвергается точному измерению путем заполнения периодами t_0 образцовой частоты f_0.

Количество импульсов N, зарегистрированное счетчиком и определяющее относительное отклонение измеряемой частоты f_x от номинального значения $f_{x\,ном}$, будет равно:

$$N = (T_0 - T_x)\, f_0 = \frac{T_0 - T_x}{t_0} = \frac{n_2 t_0 - n_1 t_x}{t_0}.$$

Если принять $n_2 = 100$, то количество зарегистрированных импульсов N будет соответствовать отклонению частоты f_x от номинального значения $f_{x\,ном}$ в процентах [1]. Знак измеряемого отклонения частоты f_x определяется первым из двух выходных импульсов делителей частоты измерительного канала и канала образцовых частот, поступающих на схему управления селектором. Если первым приходит выходной импульс делителя $ДЧ_1$, то индицируется знак «+», если выходной импульс делителя $ДЧ_2$ — знак «—».

По истечении времени индикации результата измерения импульс сброса возвращает основные узлы прибора в исходное состояние, подготавливая прибор к очередному циклу измерений.

Для снижения погрешности измерения отклонения действительного значения измеряемой частоты от ее номинального значения образцовые интервалы T_0 должны иметь значительную длительность: 0,1 или 1 с (данные относятся к частотомеру Ф576). Соответственно делители измерительного канала формируют интервалы времени T_x, пропорциональные $0{,}1 f_{x\,ном}/f_x$ или $f_{x\,ном}/f_x$, с, где f_x — действительное значение измеряемой частоты, Гц.

1.4. ВРЕМЯ-ИМПУЛЬСНЫЕ И ЧАСТОТНО-ИМПУЛЬСНЫЕ ПРЕОБРАЗОВАТЕЛИ ДЛЯ ИЗМЕРЕНИЯ НАПРЯЖЕНИЙ (ЦИФРОВЫЕ ВОЛЬТМЕТРЫ)

Цифровые вольтметры и аналого-цифровые преобразователи (АЦП) представляют собой группу цифровых измерительных приборов, предназначенных для измерения или преобразования различных видов сигналов (напряжения и тока), и могут быть классифицированы по ряду признаков: по виду измеряемых величин, по методу преобразования измеряемых величин в цифровой эквивалент, по типу используемых элементов.

Существенное отличие АЦП от собственно цифровых приборов заключается в том, что первые, будучи предназначены для использования в качестве блоков более сложных измерительных и управляющих устройств, обладают, как правило, бóльшим быстродействием, не имеют отсчетных устройств и органов управления вручную и выполняются однопредельными [1]. Основными характеристиками ЦВ и АЦП являются: разрядность, быстродействие, диапазон изменений входных и выходных величин, входное сопротивление $R_{вх}$, основная погрешность γ %, линейность преобразования, разрешающая способность, надежность [11].

Быстродействие преобразователя определяется интервалом времени, в течение которого происходит полный цикл преобразования. Быстродействие как характеристика АЦП важна при необходимости измерения либо одной быстро меняющейся во времени величины, либо множества относительно медленно меняющихся величин в ограниченное время. В последнем случае прибор снабжается соответствующими коммутирующими устройствами на входе.

Диапазон изменений входного сигнала устанавливает пределы изменений входной аналоговой величины $U_{вх}$. Основная погрешность γ определяет класс точности преобразователя и включает в себя составляющие от нелинейности, изменений напряжения питания, временного дрейфа и дополнительную погрешность от изменений температуры. У лучших образцов АЦП основная погрешность преобразования составляет менее 0,01%, а температурная погрешность менее 0,001% на 1°С в пределах 10—50°С.

Для повышения точности измерения отсчетные устройства точных моделей ЦВ содержат до семи десятичных разрядов (в старшем разряде 0 или 1) при чувствительности 1 мкВ. При некотором снижении точности чувствительность может быть достигнута в 0,1 мкВ и даже 10 нВ.

Линейность преобразования характеризуется зависимостью коэффициента пропорциональности между кодом на выходе и входным напряжением $U_{вх}$. У лучших образцов преобразователей погрешность от нелинейности $\gamma_н$ составляет 0,002%.

Разрешающей способностью называется минимальная величина на входе прибора, которая приводит к изменению результата измерения на единицу младшего разряда.

Надежность работы преобразователя, выполненного на дискретных компонентах, определяется количеством комплектующих элементов. Сравнительная оценка надежности в этом случае может быть выражена отношением количества элементов $N_э$ в схеме к числу разрядов K преобразователя $\beta = N_э/K$.

При построении ЦВ и многофункциональных цифровых приборов для измерения напряжений используют обычно схемы АЦП с промежуточным преобразованием напряжение — временной интервал (ВИМ) или напряжение — частота.

В цифровых вольтметрах, основанных на ВИМ, измеряемое напряжение $U_{вх}$ преобразуется в пропорциональный интервал времени T, который заполняется импульсами образцовой частоты f_0. По способу преобразования $U_{вх}$ в интервал T существуют два варианта ВИМ: развертывающий — ВИМ-Р и с двухтактным интегрированием — ВИМ-И. В первом случае интервал T образуется путем сравнения напряжения $U_{вх}$ с линейно-изменяющимся развертывающим напряжением, во втором — посредством двухтактного интегрирования. В первом такте конденсатор интегрирующего усилителя заряжается током, пропорциональным напряжению $U_{вх}$, в течение заданного интервала времени, во втором разряжается током, пропорциональным образцовому (опорному) напряжению U_0, до нуля за время t, которое и является результатом преобразования.

В ЦВ с частотно-импульсным преобразованием (ЧИМ) измеряемое напряжение постоянного тока $U_{вх}$ преобразуется в пропорциональную частоту f следования импульсов, которые подсчитываются в течение образцового интервала времени T_0.

Преимущественное распространение методов ЧИМ и ВИМ объясняется их высокой помехоустойчивостью. Интервал времени счета в ЧИМ и длительность первого такта интегрирования в ВИМ-И выбираются равными или кратными периоду помехи (обычно периоду сетевой частоты 50 Гц). В этом случае интеграл периодической помехи, наложенной на измеряемое напряжение постоянного тока, близок к нулю. Высокая защищенность от сетевой помехи достигается при помощи фазовой автоподстройки частоты генераторов (задающих интервал времени счета T_0 в ЧИМ или длительность первого такта интегрирования в ВИМ-И) под изменяющуюся частоту сети. При этом высокая помехозащищенность достигается без снижения быстродействия. В то же время в ВИМ-Р для защиты от помех применяют входные фильтры, значительно снижающие быстродействие приборов.

Структурная схема ЦВ, в котором реализован метод время-импульсного преобразования (развертывающий вариант ВИМ-В), приведена на рис. 8,*а*.

Генератор тактовых импульсов *ГТИ* обеспечивает синхронность работы узлов прибора. Фронт очередного тактового импульса сбрасывает показания счетчика *Сч* по результатам измерения предыдущего цикла и запускает генератор линейно-изменяющегося напряжения *ГЛИН*, с выхода которого на сравнивающие устройства — компараторы K_1 и K_2 — поступает напряжение $U_{лин}$ пилообразной формы. Компараторы имеют различные уровни срабатывания. Напряжение $U_{лин}$ начинает нарастать с некоторого начального уровня, лежащего ниже U_0. В момент, когда амплитуда напряжения $U_{лин}$ становится равной U_0, происходит срабатывание компаратора K_1 (порог срабатывания этого устройства определяется подачей потенциала U_0 на его второй вход). Сигнал с выхода компаратора K_1 — старт-импульс — опрокидывает триггер селектора, селектор открывается и с этого момента счетчик *Сч* подсчитывает импульсы частоты заполнения f_0, поступающие с генератора образцовых частот *ГОЧ*. Компаратор K_2 срабатывает, когда амплитуда напряжения $U_{лин}$ достигает зна-

чения U_0+U_x, равного сумме U_0 и входного измеряемого напряжения U_x. Возникающий в этот момент стоп-импульс возвращает триггер селектора в исходное состояние, селектор закрывается и счет импульсов прекращается. Применение двух компараторов с идентичными схемами позволяет исключить начальный нелинейный участок напряжения $U_{лин}$ и обеспечивает температурную компенсацию погрешностей самих компараторов.

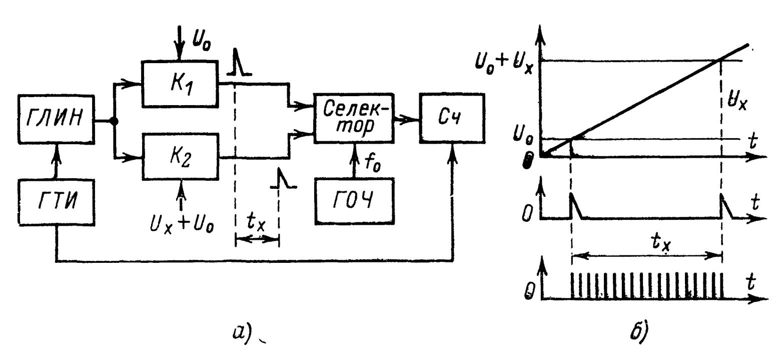


Рис. 8. Структурная схема и временные диаграммы процессов в ЦВ с время-импульсным преобразованием.

Если скорость изменения напряжения $U_{лин}$ обозначить

$$\alpha_T = \frac{dU_{лин}}{dt},$$

то интервал времени T между старт- и стоп-импульсами, пропорциональный входному напряжению U_x, будет равен $T=\frac{U_x}{\alpha_T}$. Числовой эквивалент интервала равен:

$$N = \left[\frac{T}{t_0}\right] = [Tf_0] = \left[\frac{U_x}{\alpha_T} f_0\right],$$

где t_0 — период частоты заполнения f_0, а квадратные скобки символизируют выделение целой части. Соответствующий выбор t_0 и α_T обеспечивает непосредственный отсчет результата в единицах измерения напряжения.

Первая основная погрешность — погрешность преобразования напряжения U_x в соответствующий интервал времени — определяется нелинейностью напряжения $U_{лин}$, постоянством его наклона при продолжительной работе и погрешностью схем компараторов. Второй источник погрешности — погрешность преобразования интервала T в число импульсов N может быть представлена в относительном виде выражением $\delta_N = \pm\delta_0 \pm 1/N$, где δ_0 — относительная погрешность частоты генератора образцовых частот (кварцевого генератора). Так как значение δ_0 может быть уменьшено до 10^{-5}, то погрешность δ_N определяется в основном погрешностью дискретизации, которая равна единице младшего разряда счетчика.

Увеличение интервала времени измерения T и повышение быстродействия счетчика снижают погрешность $1/N$, так как при этом увеличивается число импульсов N, зарегистрированных счетчиком.

Относительная простота практической реализации метода ВИМ-Р обеспечила его широкое распространение. Цифровые вольтметры, выполненные на основе ВИМ-Р, имеют суммарную относительную погрешность около 0,05—0,1% (при быстродействии 100—200 измерений в секунду). На рис. 8,*б* представлены временные диаграммы процесса ВИМ-Р.

На рис. 9,*а* приведена структурная схема прибора для измерения напряжения, работающего по методу двухтактного интегрирования (ВИМ-И). Временные диаграммы процессов, поясняющие принцип преобразования, представлены на рис. 9,*б*.

Процесс интегрирования осуществляется с помощью интегратора, выполненного на основе операционного усилителя *ОУ*. Весь измерительный цикл состоит из двух тактов и задается управляющими импульсами (t_1—t_3). В течение первого фиксированного по продолжительности такта ($t_и = t_2 - t_1$) замкнут ключ $Кл_1$ и происходит интегрирование напряжения U_x. В конце первого такта напряжение на выходе интегратора равно:

$$U_{вых1} = \frac{t_и}{\tau} U_x,$$

где $\tau = RC$ — постоянная времени цепи обратной связи интегратора.

В течение второго такта ($t_x = t_3 - t_2$) замкнут ключ $Кл_2$ и происходит интегрирование опорного напряжения U_0 до тех пор, пока компаратор *К* не зафиксирует уменьшение выходного напряжения *ОУ* до нуля. Ключ $Кл_1$ при этом разомкнут. Полярность напряжения U_0 противоположна полярности входного напряжения U_x. В конце второго такта напряжение на выходе интегратора равно:

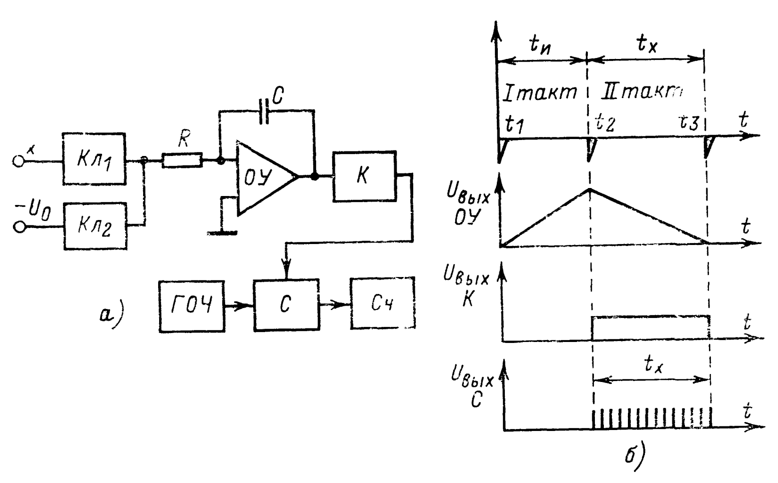


Рис. 9. Структурная схема и временные диаграммы процессов в ЦВ с двухтактным преобразованием.

$$U_{вых2} = U_{вых1} - \frac{t_x}{\tau} U_0 = 0,$$

т. е.

$$\frac{t_и}{\tau} U_x = \frac{t_x}{\tau} U_0,$$

откуда

$$t_x = \frac{U_x}{U_0} t_и.$$

Таким образом, интервал времени t_x пропорционален измеряемому напряжению и не зависит от параметров *RC*-цепи интегратора. Этим и определяется основное преимущество метода двухтактного интегрирования, не требующего использования стабильных и точных элементов [11].

Одновременно с началом второго такта интегрирования t_2 открывается селектор *С* и импульсы образцовой частоты f_0 от *ГОЧ* поступают на счетчик *Сч*. Количество импульсов, зарегистрированных счетчиком, равно $N = f_0 t_x$ и пропор-

ционально U_x. Отличительной особенностью приборов с двухтактным интегрированием является совмещение процессов преобразования и фильтрации входного сигнала.

Для наиболее эффективного подавления помех, попадающих на вход прибора и имеющих частоту сети 50 Гц (или кратные четные частоты), интервал интегрирования $t_и$ выбирается равным 20 мс. Для обеспечения максимальной помехозащищенности в приборах вводится автоматическая коррекция периода интегрирования измеряемого напряжения по частоте питающей сети.

Структурная схема прибора с промежуточным частотно-импульсным преобразованием приведена на рис. 10,*а*. Во входном блоке — *ГУН* (импульсный генератор, управляемый напряжением) происходит непрерывное преобразование аналоговой величины U_x в последовательность импульсов, частота следования которых f_x пропорциональна измеряемой величине.

Блок управления приводит счетчик *Сч* в исходное — нулевое состояние. Одновременно из выходных сигналов *ГОИВ* (генератор образцовых интервалов

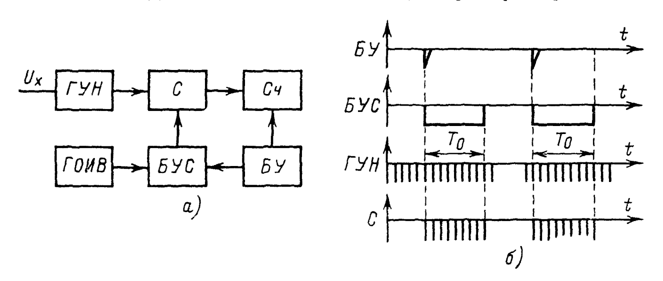


Рис. 10. Структурная схема (*а*) и временные диаграммы процессов (*б*) в ЦВ с частотно-импульсным преобразованием.

времени) в блоке управления селектором *БУС* формируется управляющий импульс длительностью T_0, который открывает селектор *С* для прохождения импульсных сигналов с выхода *ГУН* на счетчик *Сч*. Количество импульсов, поступивших на счетчик, равно:

$$N_x = T_0 f_x = \alpha T_0 U_x,$$

где $\alpha \frac{df}{dU_x}$ — коэффициент преобразования *ГУН*.

При обеспечении в блоке *ГУН* высокой линейности преобразования, т. е. постоянства α, количество импульсов N, зарегистрированных счетчиком в течение времени измерения, будет пропорционально интегралу по времени от измеряемой величины U_x за время T_0. В то же время значение интеграла от кратковременной помехи (импульсного характера), наложенной на измеряемый сигнал, оказывается близким к нулю. Этим объясняется высокая помехозащищенность приборов с частотно-импульсным преобразованием от импульсных помех. Если T_0 кратен периоду сети, то обеспечивается и помехозащищенность от сетевых наводок.

При использовании метода частотно-импульсного преобразования погрешность измерений определяется погрешностью преобразования в *ГУН*, нестабильностью *ГОИВ*, задающего измерительный интервал T_0, и погрешностью дискретизации. Временные диаграммы процессов, происходящих в цифровом приборе с ЧИМ, показаны на рис. 10,*б*.

1.5. ИЗМЕРЕНИЯ ВЕЛИЧИН *R* И *C*

Наиболее точное измерение *R* и *C* обычно производится в мостовых схемах. Однако эти измерения с достаточно высокой точностью возможны также дискретным методом.

Процесс автоматического измерения величин *R* и *C* осуществляется по схеме, в которую входит ряд основных узлов электронного частотомера: генера-

тор образцовой частоты, селектор, узел управления селектором, десятичный счетчик, устройство сброса и дополнительные узлы, показанные на рис. 11 — триггеры $Тг_1$ и $Тг_2$, ключ $Кл$, компаратор $К$ (схема сравнения), резистор R и конденсатор C.

Принцип измерения R (или C) заключается в следующем. Резистор R и конденсатор C соединяют последовательно между собой и подключают к источнику постоянного тока. Происходит заряд конденсатора C через резистор R. Продолжительность заряда конденсатора определяется значением постоянной времени τ зарядной цепи, которая равна произведению значения R и C ($\tau = RC$). Интервал времени T, пропорциональный значению τ, заполняется импульсами образцовой частоты f_0. Один из составных элементов (R или C) должен иметь известное значение [14].

Схема (рис. 11) работает следующим образом. По сигналу СБРОС прекращается индикация результата предыдущего измерения и происходит переключение триггеров $Тг_1$ и $Тг_2$ в исходное состояние, при котором ключ $Кл$ обеспечивает подключение цепи RC к источнику постоянного тока; начинается заряд конденсатора C. Одновременно с триггера $Тг_1$ снимается сигнал СТАРТ, который производит включение селектора. На счетчик поступают импульсы образцовой частоты f_0. Постепенно напряжение заряда конденсатора C достигает определенного уровня, при котором происходит срабатывание схемы сравнения $К$. Выходной сигнал схемы сравнения переключает триггер $Тг_2$ в состояние *1*, при котором на схему управления селектором поступает сигнал СТОП. Селектор закрывается и поступление импульсов образцовой частоты f_0 на счетчик прекращается. Сигналы СТАРТ и СТОП, ограничивающие полученный интервал времени, являются соответственно опорным и интервальным импульсами. Число импульсов N, зарегистрированное при этом счетчиком, будет пропорционально значению $\tau = RC$ зарядной цепи. Частота заполнения f_0 обычно является постоянной. Поэтому, задаваясь известным R (при неизвестном C или наоборот), можно по числу зарегистрированных импульсов определить неизвестный параметр:

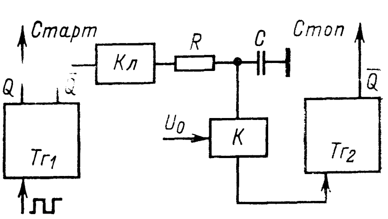


Рис. 11. Схема измерения R и C дискретным методом.

$$C_x = \frac{N_1}{\alpha f_0 R}; \quad R_x = \frac{N_2}{\alpha f_0 C},$$

где N_1 — число импульсов, зарегистрированных при измерении емкости C_x; N_2 — число импульсов, зарегистрированных при измерении сопротивления R_x; α — коэффициент пропорциональности. Погрешность измерения R_x и C_x состоит из погрешности дискретизации, погрешности генератора образцовых частот и погрешности эталонных R_0 и C_0, используемых в качестве элементов цепи RC с известными номиналами:

$$\delta_{R_x} \cong \pm\delta_0 \pm \frac{1}{N} \pm \frac{\Delta C_0}{C_0}; \quad \delta_{C_x} \cong \pm\delta_0 \pm \frac{1}{N} \pm \frac{\Delta R_0}{R_0}.$$

Глава вторая. УЗЛЫ И СТРУКТУРЫ ЦИФРОВЫХ ИЗМЕРИТЕЛЬНЫХ ПРИБОРОВ

2.1. ПРИМЕР СХЕМЫ ЦИФРОВОГО ВОЛЬТМЕТРА С ВРЕМЯ-ИМПУЛЬСНЫМ ПРЕОБРАЗОВАНИЕМ

Рассмотрим схему цифрового прибора А.1335 («Рошар», Франция), представленную на рис. 12. Прибор предназначен для измерения постоянных и переменных напряжений в диапазоне от 2 мВ до 500 В. Весь диапазон разделен на три предела: 5, 50 и 500 В. Переключение пределов может осуществляться

вручную или автоматически. При измерении постоянных напряжений предусмотрена автоматическая индикация полярности. Шкала прибора содержит четыре разряда. Прибор состоит из устройства преобразования напряжения U_x во временной интервал и цифрового измерителя временного интервала. Измеряемое напряжение U_x преобразуется в пропорциональный ему временной ин-

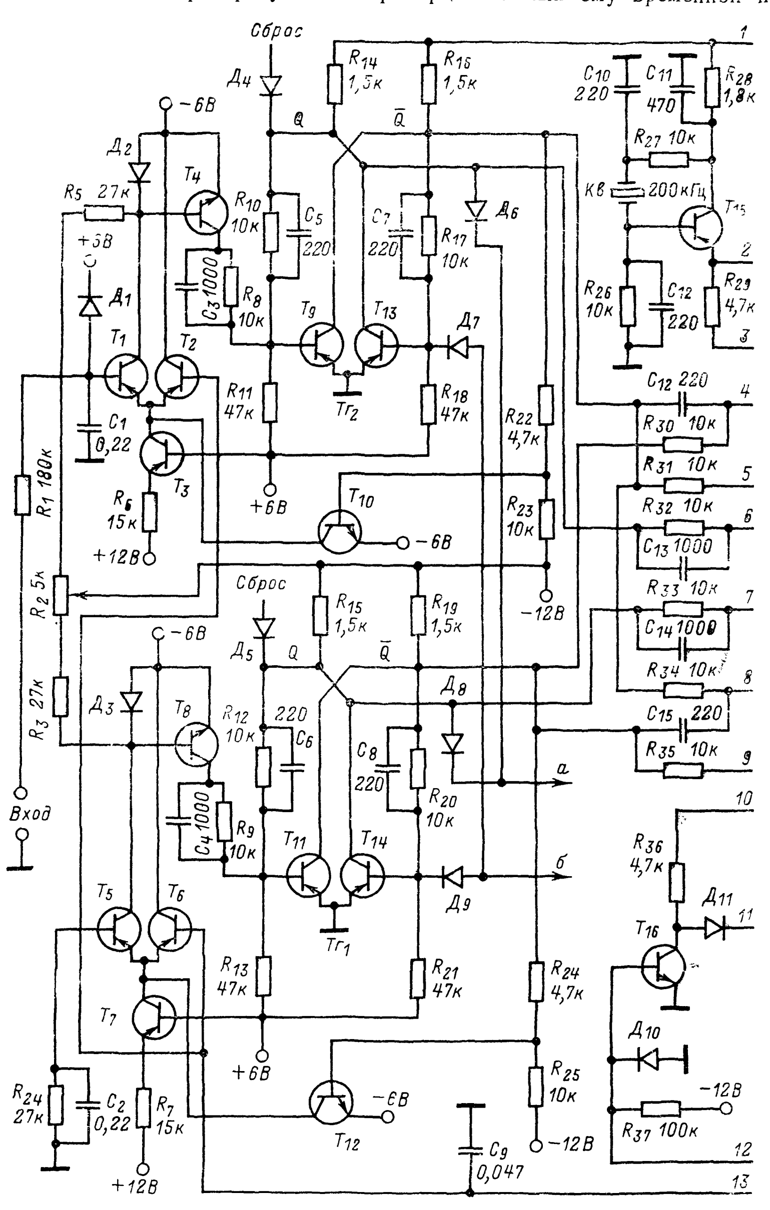
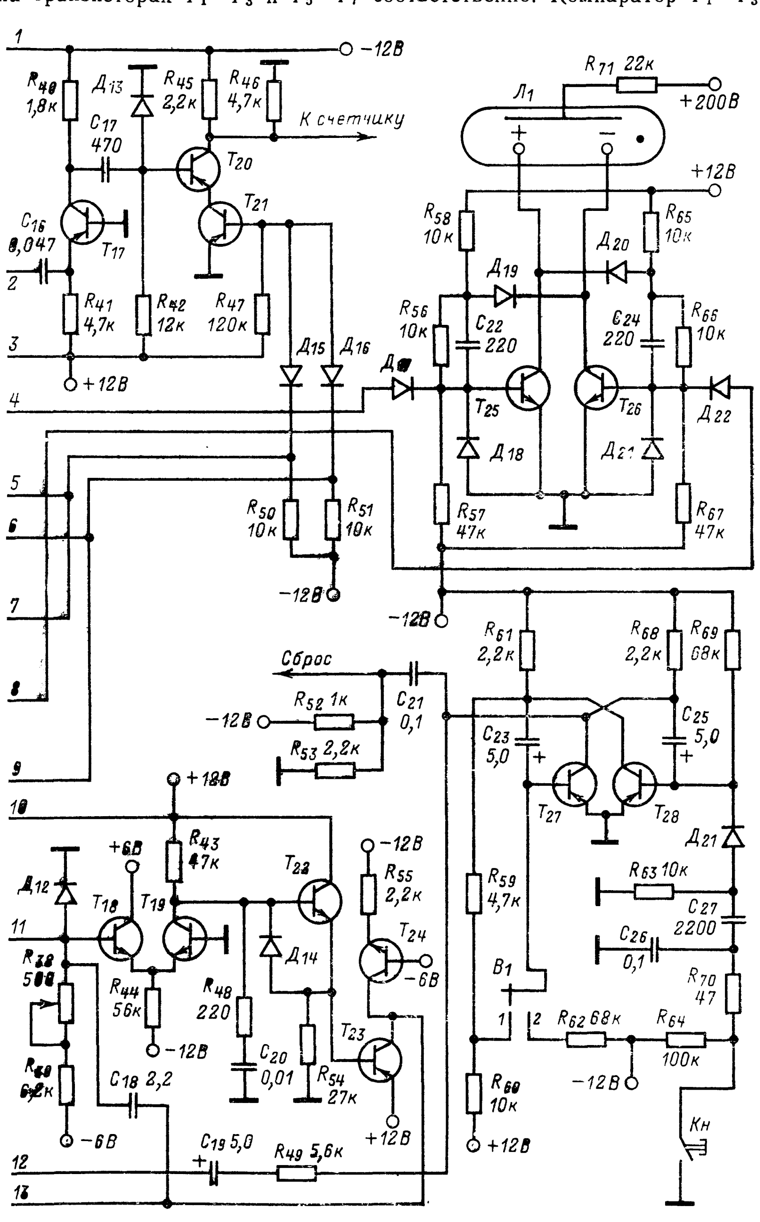


Рис. 12. Принципиальная схема цифрового вольтметра с автомати
точка *а* — к блоку автоматического переключения пределов — **вход транзистора**
разряда.

тервал T, который определяют два импульса — опорный (СТАРТ) и интервальный (СТОП). Эти импульсы выдаются сравнивающими устройствами — компараторами. Компараторы, примененные в приборе, относятся к группе амплитудно-импульсных сравнивающих устройств и выполнены по аналогичным схемам на транзисторах T_1—T_3 и T_5—T_7 соответственно. Компаратор T_1—T_3 пред-



ческой индикацией полярности.

T_4 (см. рис. 27); точка *б* — к выходу пересчетного устройства четвертого

ставляет собой несимметричный балансный усилитель (транзисторы T_1 и T_2) с источником постоянного тока (транзистор T_3) в качестве эмиттерной нагрузки.

Для сохранения идентичности параметров компараторов при изменении температурных условий транзисторы T_1, T_2, T_5 и T_6 смонтированы на общем радиаторе. Измеряемое напряжение U_x подводится к базе транзистора T_1 через RC-фильтр (R_1C_1). Диод $Д_1$ предохраняет базу транзистора T_1 от перегрузки при положительной полярности напряжения U_x. В коллекторную цепь транзистора T_1 в качестве нагрузки включены резистор R_5 и часть потенциометра R_2. Потенциометр служит для установки нуля прибора при отсутствии сигнала на входе (путем выравнивания коллекторных токов транзисторов T_1 и T_5). Для повышения быстродействия компаратора коллекторное напряжение транзистора T_1 фиксируется с помощью диода $Д_2$ на уровне —6 В при переходе T_1 в закрытое состояние. К базе транзистора T_2 подводится пилообразное линейно-возрастающее напряжение. Выходной сигнал компаратора T_1—T_3 усиливается с помощью усилителя на транзисторе T_4 и с его выхода поступает на пороговое устройство. База транзистора T_4 непосредственно соединена с коллектором транзистора T_1, а коллектор T_4 — с входом порогового устройства через согласующую RC-цепочку (R_8C_3).

В качестве порогового устройства применен триггер с коллекторно-базовыми реостатно-емкостными связями. Схема триггера выполнена на транзисторах T_9 и T_{13}. Диод $Д_4$ включен в цепь сброса. Импульс положительной полярности, поступающий в начале цикла измерения по цепи сброса (через диод $Д_4$) на коллектор T_{13}, переводит транзистор T_9 в закрытое состояние и T_{13} — в открытое. Через делитель R_{22}, R_{23}, включенный параллельно коллекторной нагрузке транзистора T_9, производится управление транзистором T_{10}, который фиксирует эмиттерное напряжение схемы сравнения (на уровне —6 В) после срабатывания порогового устройства. Для измерения напряжений обеих полярностей в описываемом приборе используется изменение полярности линейно-изменяющегося напряжения в течение рабочего хода. В зависимости от знака напряжения U_x меняется очередность срабатывания компараторов T_1—T_3 и T_5—T_7. В отличие от компаратора T_1—T_3, срабатывание которого происходит в пределах входных напряжений от —5 до +5 В, срабатывание компаратора T_5—T_7 происходит всегда в момент, когда линейно-изменяющееся напряжение проходит через нуль. Если измеряемое напряжение U_x имеет отрицательную полярность, то импульс СТАРТ выдается компаратором T_1—T_3, а импульс СТОП — T_5—T_7. При положительном значении напряжения U_x вначале произойдет срабатывание компаратора T_5—T_7 и затем T_1—T_3. Продолжительность одного цикла измерения составляет 500 мс, причем процесс измерения с учетом заполнения всех четырех разрядов счетчика длится 12,5 мс. Остальное время отводится на индикацию результата [11].

В качестве генератора, тактирующего циклы измерения, использован мультивибратор с коллекторно-базовыми емкостными связями, генерирующий импульсы с высокой скважностью. Положительный перепад коллекторного напряжения транзистора T_{27} производит установку пересчетных и пороговых устройств прибора в исходное состояние и запускает генератор линейно-изменяющегося напряжения *ЛИН*. Для получения последовательности пилообразных импульсов напряжения в схеме генератора *ЛИН* осуществляется периодический перезаряд конденсатора через нелинейные элементы. В соответствии с этим схему генератора *ЛИН* составляют: каскад, работающий в ключевом режиме (транзистор T_{16}), и интегрирующий усилитель (транзисторы T_{18}, T_{19}, T_{22}—T_{24}). В исходном состоянии транзисторы T_{16}, T_{19} и T_{23} закрыты, T_{18}, T_{22} открыты, T_{24} открыт и насыщен. К правой (на схеме) обкладке конденсатора C_{18} интегратора приложен потенциал —6 В, к левой — небольшой положительный ($\sim$ 1 В) с диода $Д_{12}$. Пилообразное напряжение изменяется в пределах от —6 В до +6 В, причем его рабочий ход начинается от точки с потенциалом +6 В. Время рабочего хода *ЛИН* (12,5 мс) определяется длительностью управляющего импульса $U_{\text{н.упр}}$. Положительный перепад выходного напряжения мультивибратора открывает транзистор T_{16}. При этом операционный усилитель на транзисторах T_{18}, T_{19}, T_{22}—T_{24} переходит в режим линейного интегратора. На базе транзистора T_{18} устанавливается потенциал, близкий к 0 В, который благодаря отрицательной обратной связи, охватывающей весь усилитель (через конденсатор C_{18}), остается неизменным в течение времени рабочего хода

ЛИН. При этом ток заряда C_{18} остается строго постоянным и на выходе генератора формируется линейно-падающее напряжение с очень малыми погрешностями нелинейности (примерно $1/K$, где K — коэффициент усиления операционного усилителя, равный 10^4—$5 \cdot 10^4$). В конце рабочего хода *ЛИН* на правой обкладке конденсатора C_{18} устанавливается потенциал —6 В. После прекращения действия управляющего импульса транзистор T_{16} закрывается. Теперь потенциал правой обкладки C_{18} становится равным +6 В благодаря перезаряду конденсатора через транзистор T_{23} и схема возвращается в исходное состояние. С помощью резистора R_{38} производится коррекция показаний прибора при измерении калибровочного напряжения. Последовательная цепь $R_{48}C_{20}$ предназначена для обеспечения устойчивости операционного усилителя в линейном режиме. На переключателе B_1 положение *1* соответствует ручному сбросу, *2* — автоматическому; кнопка *Кн* — ручному.

При измерении напряжения U_x положительной полярности компаратор T_1—T_3 работает следующим образом. Вначале транзистор T_1 закрыт, так как потенциал на его базе, равный U_x, выше напряжения, снимаемого с эмиттерной нагрузки (транзистор T_3). Транзистор T_2 открыт; пилообразное напряжение передается через эмиттерный повторитель T_2 с коэффициентом, близким к единице, на эмиттер транзистора T_1, где и происходит его сравнение с напряжением U_x. В момент равенства мгновенных значений U_x и *ЛИН* транзистор T_1 начинает открываться, а T_2 — закрываться. Переход транзистора T_1 в открытое состояние происходит по той причине, что потенциал его эмиттера становится выше потенциала базы. В то же время потенциал базы транзистора T_2 становится выше потенциала его эмиттера, который повторяет потенциал базы транзистора T_1. В результате транзистор T_2 закрывается. При этом на коллекторе транзистора T_1 возникает положительный перепад напряжения. Усиленный каскадом на транзисторе T_4 этот перепад производит переключение триггера $Тг_2$ (порогового устройства). Выходной импульс последнего управляет селектором. Одновременно с этим с делителя R_{22} и R_{23} снимается потенциал, отпирающий ключевой каскад на транзисторе T_{10}. В результате напряжение —6 В подводится к эмиттерам транзисторов T_1 и T_2 и блокирует схему сравнения на время обратного хода пилообразного напряжения.

Схема селектора представляет собой комбинированный логический элемент *И—НЕ*. Селектор выполнен на транзисторах T_{20} и T_{21}, соединенных последовательно. В исходном состоянии оба транзистора закрыты. Потенциал, запирающий транзистор T_{20}, снимается с делителя (резистор R_{42} и диод $Д_{13}$), включенного в цепь с напряжением +12 В. К базе транзистора T_{21} запирающее напряжение подводится через резистор R_{47}. Выходные сигналы кварцевого генератора, представляющие собой импульсы отрицательной полярности, могут проходить на счетчик лишь при наличии отпирающего потенциала на базе транзистора T_{21}. Выходные сигналы пороговых устройств СТАРТ и СТОП образуют на базе транзистора T_{21} перепады напряжений, отпирающих селектор на интервал времени T.

Управление селектором осуществляется по двум каналам, в которые включены диоды $Д_{15}$ и $Д_{16}$. Через резисторы R_{50} и R_{51} к диодам подведено запирающее напряжение +12 В. Катоды диодов $Д_{15}$ и $Д_{16}$ соединены с выходами триггеров (пороговых устройств) в следующем порядке. Выход $\bar{Q}$ триггера $Тг_2$ и выход Q триггера $Тг_1$ соединены соответственно с помощью резисторов R_{31} и R_{33} с диодом $Д_{15}$. Выход Q триггера $Тг_2$ и выход $\bar{Q}$ триггера $Тг_1$ соединены соответственно с помощью резисторов R_{32} и R_{35} с диодом $Д_{16}$. Формирование импульсов СТАРТ и СТОП при измерении напряжения положительной полярности проходит в следующей последовательности. При переходе триггеров $Тг_1$ и $Тг_2$ (по сигналу СБРОС) в исходное состояние на катодах диодов $Д_{15}$ и $Д_{16}$ устанавливается потенциал около —1,8 В; диоды переходят в подготовленное состояние. При срабатывании компаратора K_1 (в начале измерения) триггер $Тг_1$ переходит в единичное состояние; перепад отрицательного напряжения с выхода Q (сигнал СТАРТ) проходит через диод $Д_{15}$ на базу транзистора T_{21} и открывает его. На счетчик поступают импульсы с выхода кварцевого генератора. Одновременно с этим нулевой потенциал с выхода $\bar{Q}$ триггера $Тг_1$ закрывает диод $Д_{16}$. При срабатывании компаратора K_2 (по окончании измерения) в единичное состояние переходит триггер $Тг_2$. Возникающий при этом на выходе $\bar{Q}$ триггера $Тг_2$ нулевой потенциал (сигнал СТОП) закрывает диод $Д_{15}$.

При измерении напряжения отрицательной полярности управляющие сигналы на селектор будут передаваться через диод $Д_{16}$. Конденсаторы C_{13} и C_{14}, включенные параллельно резисторам R_{32} и R_{33}, улучшают передачу фронтов управляющих импульсов.

Автоматическое включение символов «+» и «—» индикаторной лампы производится с помощью триггера знака, собранного на высоковольтных транзисторах T_{25} и T_{26}. Коллекторы транзисторов соединены с катодами («+» и «—») индикаторной лампы. Запуск триггера (управляемый и раздельный) осуществляется перепадами выходных напряжений пороговых устройств (триггеров $Тг_1$ и $Тг_2$). Диоды $Д_{18}$ и $Д_{21}$ определяют уровень напряжения смещения. Для разделения коллекторно-базовых цепей транзисторов T_{25} и T_{26} и коммутируемого (высоковольтного) напряжения в триггер введены диоды $Д_{19}$ и $Д_{20}$.

Работа этих диодов проходит следующим образом. Допустим, что транзистор T_{25} открыт, а T_{26} закрыт. Ток от источника +12 В проходит через резистор R_{65}, диод $Д_{19}$ и открытый транзистор T_{25}. К базе транзистора T_{26} подводится только напряжение смещения около —0,7 В. Высокий потенциал с коллектора T_{26} закрывает диод $Д_{19}$. К базе транзистора T_{25} подводится отпирающий потенциал около 4 В. Таким образом цепь высокого напряжения отделена от источника с напряжением +12 В. Для управления триггером знака на его входах включены импульсно-потенциальные схемы совпадения (логические схемы *И*). Входы последних соединены с выходами триггеров пороговых устройств в следующем порядке. Выход $\bar{Q}$ триггера $Тг_1$ через резистор R_{30} и выход $\bar{Q}$ триггера $Тг_2$ через конденсатор C_{12} соединены со входом транзистора T_{25} (анод диода $Д_{17}$). Выход $\bar{Q}$ триггера $Тг_2$ через резистор R_{34} и выход $\bar{Q}$ триггера $Тг_1$ через конденсатор C_{15} соединены со входом T_{26} (анод диода $Д_{22}$).

Рассмотрим работу триггера знака. Под действием сигнала СБРОС на выходах Q триггеров поровых устройств устанавливается нулевой уровень, на выходах $\bar{Q}$ — единичный. Схемы *И* на входах триггера знака открываются при переходе триггеров $Тг_1$ и $Тг_2$ в единичное состояние (на выходах Q обоих триггеров устанавливаются высокие уровни). Очередность работы компараторов, как было сказано выше, определяется полярностью измеряемого напряжения. Так, например, при измерении напряжения положительной полярности вначале срабатывает компаратор K_1, затем K_2. При переключении тригера $Тг_1$ (при формировании сигнала СТАРТ) с диода $Д_{17}$ снимается запрет. Положительный перепад напряжения на выходе $\bar{Q}$ триггера $Тг_2$, возникающий при формировании сигнала СТОП, открывает транзистор T_{25}. На индикаторной лампе включается символ «+». По сигналу СБРОС высокий уровень с выхода $\bar{Q}$ триггера $Тг_1$ закрывает диод $Д_{17}$ и этим подтверждает включение символа «+». Если полярность измеряемого напряжения остается неизменной, то последующие переключения триггеров пороговых устройств подтвердят индикацию символа «+».

Схема индикации перегрузки счетчика вольтметра работает следующим образом (см. рис. 27). В старшем разряде прибора работает устройство пересчета на шесть (от 0 до 5). При зажигании в этом разряде цифры 5 соответствующий цифровой катод оказывается соединенным с корпусом через открытый ключевой транзистор. С этим же катодом соединен один электрод неоновой лампы *Перегрузка*; второй ее электрод соединен с делителем R_2, R_3, включенным в цепь с напряжением +200 В. Таким образом, при зажигании цифры 5 одновременно включается индикация перегрузки.

Калибровку прибора производят от внутреннего источника. С этой целью на вход компаратора K_2 (на пределе 5 В) подают постоянное (стабилизированное) напряжение отрицательной полярности 4±0,001 В; длительность соответствующего временно́го интервала T_0 регулируют переменным резистором R_{38}. Необходимо иметь в виду, что частота следования выходных импульсов кварцевого генератора составляет 200 кГц, а пересчетное устройство младшего разряда срабатывает только от четных импульсов — на индикаторе высвечиваются цифры 0, 2, 4, 6 и 8. При повторении схемы прибора точность измерений может быть повышена, если в младшем разряде счетчика применить декаду и установить частоту кварцевого генератора, равную 400 кГц.

В приборе использованы транзисторы следующих типов: N5662 — T_1, T_5; ASY27 — T_2, T_6, T_{20}, T_{21}, T_{23}; 2N1305 — T_9, T_{11}, T_{13}—T_{15}, T_{17}; 2N1711 — T_{18}; 2N1613 — T_{19}, T_{22}; 2N1990 — T_{25}, T_{26}; 2N1304 — T_{24}. Диоды OA202 — $Д_1$; TF5 — $Д_{11}$, $Д_{12}$, $Д_{14}$; OA95 — остальные.

2.2. ШИРОКОПОЛОСНЫЙ УСИЛИТЕЛЬ С АРУ

При измерении частоты амплитуда входных сигналов может иметь различные значения — от единиц милливольт до десятков вольт. Поэтому в целях улучшения условий эксплуатации (сокращения числа переключений) в частотомер вводится автоматическая регулировка усиления входных сигналов (АРУ). При этом входные сигналы в широком динамическом диапазоне амплитуд приводятся к стандартному уровню, обеспечивающему надежную работу формирователя импульсов.

Ниже описывается входной усилитель к частотомеру типа FZ74 («GRUNDIG Electronic», ФРГ), предназначенный для работы в диапазоне 500 Гц — 50 МГц. Благодаря автоматической регулировке усиления входные сигналы в диапазоне амплитуд от 10 мВ до 10 В преобразуются в последовательность импульсных сигналов амплитудой около 1,5 В. Входное сопротивление $R_{вх}$ усилителя для малых сигналов более 1 МОм, входная емкость 15 пФ; при амплитуде входных сигналов более 1 В $R_{вх}$ снижается до 100 кОм.

В усилитель входят: входной повторитель напряжения; два звена, регулирующие усиление; три усилительных элемента, в состав каждого из которых входят усилительный каскад и эмиттерный повторитель. К выходу третьего элемента подключены формировать импульсов и узел АРУ; на выходе формирователя включен эмиттерный повторитель.

Рассмотрим работу схемы усилителя (рис. 13). Напряжение входного сигнала поступает через конденсатор C_1 и параллельную цепь R_1C_2 на вход повторителя напряжения, в качестве которого используется полевой транзистор T_1 типа 2N3819 с p-каналом. В цепи затвора включен двухсторонний ограничитель на диодах $Д_1$ и $Д_2$ типа BAY68. На выходе повторителя на транзисторе T_1, параллельно нагрузке R_5, включены две схемы (транзисторы T_6 и T_7) регулировки усиления, которая осуществляется путем изменения их проводимости. Далее сигнал поступает на вход дифференциального видеоусилителя (с полосой пропускания $\geqslant$50 МГц), выполненного на ИМС типа SN7510L; на выходе последнего включен эмиттерный повторитель на транзисторе T_8. Перечисленные каскады образуют предварительный усилитель.

Для ослабления действия помех питание предварительного усилителя осуществляется от отдельного источника двухполярного напряжения 6 В, в состав которого входят два стабилизатора напряжения (транзисторы T_2—T_5). Стабилизаторы выполнены по схеме последовательного регулирования. В качестве источника опорного напряжения использованы стабилитроны типа BZY85 на 5 В (диоды $Д_3$ и $Д_4$). Сигнал с эмиттерной нагрузкой транзистора T_8 поступает на вход второго усилительного элемента, состоящего из усилительного каскада, выполненного по схеме с общим эмиттером (транзистор T_{10}), и эмиттерного повторителя (транзистор T_{12}). Сигнал с выхода транзистора T_{12} поступает на вход третьего усилительного элемента (транзисторы T_{13} и T_{14}). Питание транзисторов T_{13}—T_{14} осуществляется от двух источников напряжения: +5 и —5 В. Эмиттерная нагрузка транзистора T_{14} состоит из резисторов R_{35} и R_{36}, соединенных последовательно. С резистора R_{35} сигнал через параллельную цепь $R_{37}C_{23}$ и конденсатор C_{25} поступает на вход формирователя импульсов. Последний выполнен по схеме триггера Шмитта.

В качестве эмиттерной нагрузки в схему формирователя включен диод $Д_8$ в прямом направлении. Делитель напряжения, в который входят резисторы R_{40}, R_{42} и R_{43}, определяет следующее исходное состояние транзисторов: T_{15} закрыт, T_{16} открыт. Так как запуск формирователя осуществляется сигналами положительной полярности, то для ограничения нерабочей полуволны входного сигнала в цепь базы транзистора T_{15} включен диод $Д_7$. Под действием положительной полуволны напряжения на входе формирователя состояние транзисторов изменяется на обратное; возникающий при этом на выходе транзистора T_{16} импульс положительной полярности через эмиттерный повторитель на транзисторе T_{17} подводится к нагрузке усилителя. Для выравнивания характеристики усилителя на высоких частотах в эмиттерную цепь транзистора T_{17} включена индуктивность L_1.

С резистора R_{36} усиленный сигнал поступает в блок АРУ, на двухполупериодный детектор (диоды $Д_5$ и $Д_6$). Полученное пульсирующее напряжение сглаживается двухзвенным RC-фильтром ($R_{34}C_{21}$ и $R_{31}C_{18}$). Значение постоян-

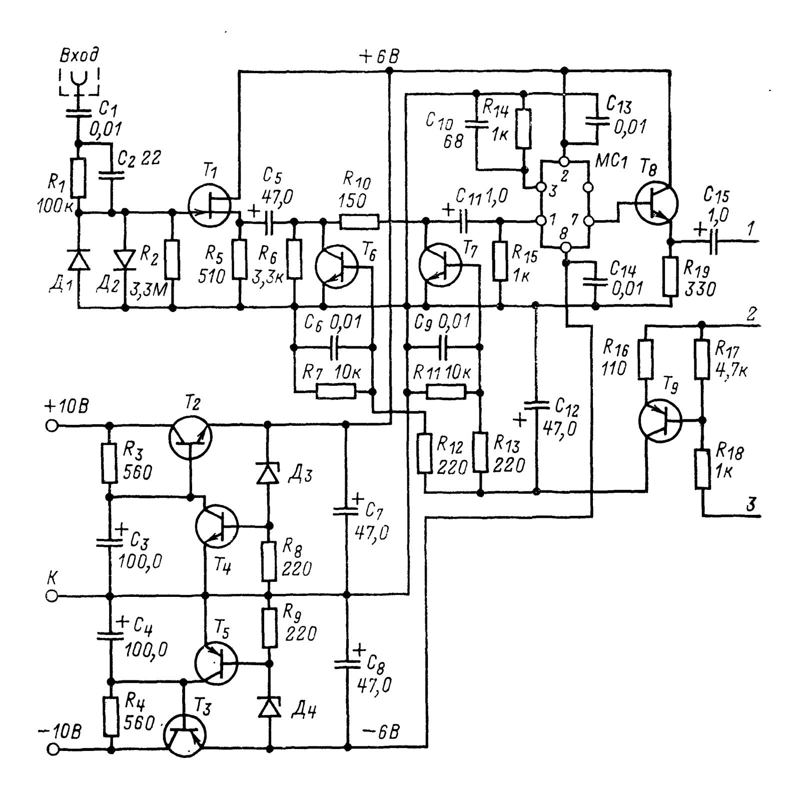
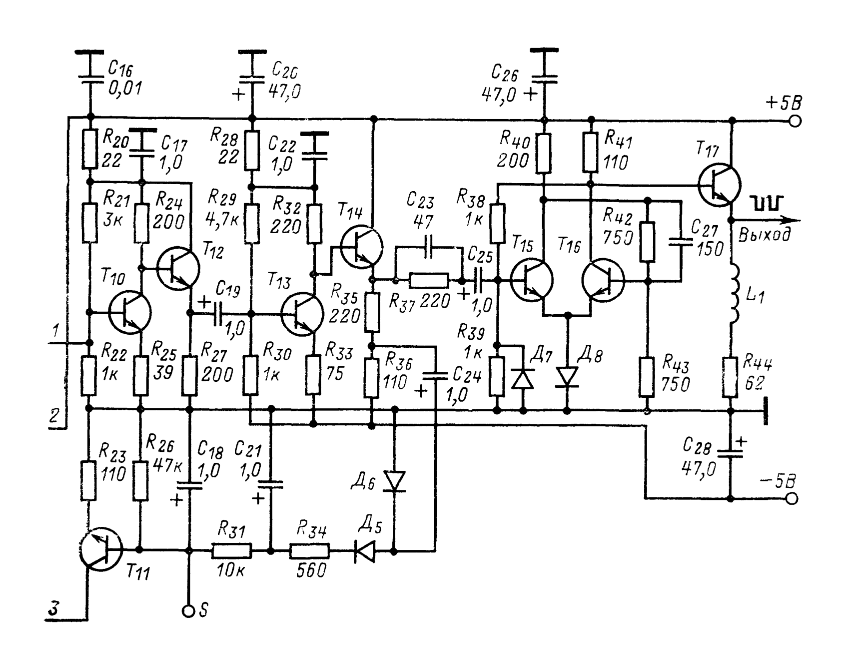


Рис. 13. Принципиальная схема

ной составляющей на выходе фильтра пропорционально амплитуде входного сигнала. Это напряжение положительной полярности подводится к базе транзистора T_{11} и выполняет роль сигнала АРУ. Сигнал АРУ постоянного тока с выхода транзистора T_{11} поступает на вход усилительного каскада на транзисторе T_9. Нагрузка последнего выполнена в виде двух параллельных RC-цепочек, подключенных к коллектору транзистора T_9 через развязывающие резисторы R_{12} и R_{13}. С помощью цепи R_7C_6 управляющее напряжение подводится к базе транзистора T_6, с помощью цепи $R_{11}C_9$ — к базе транзистора T_7. В соответствии с изменением уровня постоянной составляющей на выходе RC-фильтра происходит изменение состояния транзисторов T_6 и T_7. При увеличении амплитуды входного сигнала увеличивается проводимость транзисторов T_6 и T_7, при этом шунтируется нагрузка повторителя напряжения (транзистор T_1) и соответственно уменьшается амплитуда сигнала на входе дифференциального усилителя; наоборот, при уменьшении входного сигнала в результате уменьшения сигнала АРУ шунтирующее действие регулирующих транзисторов уменьшается.

Система АРУ обеспечивает устойчивую работу усилителя в динамическом диапазоне амплитуд входных сигналов, равном 10^4. Система АРУ может быть отключена путем соединения базы транзистора T_{11} (вывод S) с корпусом. Для развязывания по цепям питания усилительных элементов в цепь напряжения +5 В включены RC-фильтры ($R_{20}C_{16}C_{17}$, $R_{28}C_{20}C_{22}$ и C_{26}). Вывод $К$ (корпус) предварительного усилителя соединяется с «общим» проводом остальной части схемы непосредственно у блока питания прибора. Этим существенно уменьшается действие помех по цепям питания. При повторении схемы усилителя на компонентах отечественного производства вместо видеоусилителя может быть собран усилительный каскад, аналогичный каскаду на транзисторе T_{10}. Однако динамический диапазон действия АРУ при этом уменьшится до 10^3.



широкополосного усилителя с АРУ.

В усилителе применены транзисторы и диоды следующих типов: 2N3819 — T_1; BFY50 — T_2; BCY58 — T_4; BCY78 — T_5, T_9; 2N2904 — T_3; BCW59 — T_6—T_8, T_{10}—T_{13}, T_{15}—T_{16}; BSX20 — T_{14}, T_{17}; SN7510L — интегральный видеоусилитель MC_1; BZY85 (C5V6) — $Д_3$, $Д_4$; BAY68 — $Д_1$, $Д_2$, $Д_5$—$Д_8$.

2.3. ЦИФРОВЫЕ ИНДИКАТОРЫ

По принципу воспроизведения символов цифровые индикаторы могут быть разделены на две группы: с постоянным изображением цифр и их выбором при воспроизведении; с формированием изображаемой цифры из элементов (знакосинтезирующие).

Цифровые индикаторы характеризуются углом обзора показаний индикатора, долговечностью, яркостью свечения (контрастностью), значениями управляющих напряжений, потребляемой мощностью и т. д. Угол обзора определяется расположением цифр по глубине относительно окна в лицевой панели. Цифровые газоразрядные лампы типа ИН, используемые в индикаторных устройствах, обеспечивают высокую достоверность отсчета и имеют достаточную яркость изображения при малой потребляемой мощности. Высота цифр 9—40 мм. Однако у всех цифровых ламп серии ИН угловое распределение светового потока очень неравномерно, что затрудняет считывание информации. Известные неудобства связаны также с необходимостью питания лампы высоким напряжением (~200 В) и коммутации цепей этого напряжения для управления лампой. Сравнительно невелик и срок их службы — гарантированная долговечность не превышает 2000 ч.

В практике все более широкое применение находят индикаторы с бо́льшим углом обзора. Самым равномерным угловым распределением светового потока

обладают знакосинтезирующие индикаторы с расположением цифрообразующих элементов в одной плоскости. Принципы синтеза цифр из линий (сегментов) используется в электролюминесцентных (э.л.и.), вакуумных люминесцентных (в.л.и.), жидкокристаллических (ж.к.и.) и светодиодных индикаторах.

Знакосинтезирующие электролюминесцентные индикаторы имеют высоту знака 20—74 мм, сравнительно дешевы, экономичны, обладают равномерным угловым распределением светового потока, но имеют существенный недостаток — сложность схем, необходимых для согласования индикатора с низковольтными маломощными элементами логической части аппаратуры отображения информации. Это связано с высоким напряжением возбуждения — типовой режим возбуждения серийных э.л.и.: 220 В, 400 или 1200 Гц. Яркость свечения э.л.и. непостоянна и через 1000 ч составляет 35% начальной. Срок службы э.л.и. до 5000 ч.

Из сегментных цифровых индикаторов предпочтение следует отдать в.л.и., у которых угол обзора несколько хуже, чем у плоских э.л.и. Но они выгодно отличаются своими параметрами: низким напряжением питания (до 25 В), малой потребляемой мощностью (100 мВт с учетом мощности, потребляемой цепью накала), повышенной яркостью (500 кд/м^2) и высокой долговечностью (3000 ч). Границы светящихся сегментов, из которых синтезируется необходимая цифра, очень резки, что улучшает условия чтения цифр. Промышленностью серийно выпускаются в.л.и. типов ИВ-3, ИВ-3А, ИВ-6, ИВ-8, ИВ-9. ИВ-9 — это сверхминиатюрный семисегментный цифровой накальный индикатор. Напряжение, подводимое к каждому сегменту, составляет +3,15 В, а номинальный ток сегмента $I_s=19{,}5\pm2$ мА; номинальная яркость свечения сегментов 3000 кд/м^2. Управление индикатором заключается в исключении (гашении) сегментов, не участвующих в синтезе индицируемого знака.

Вакуумная лампа ИВ-3 относится к группе сегментных люминесцентных индикаторов. По конструкции лампа представляет собой многоанодный триод с положительной сеткой и оксидным катодом прямого накала. В качестве анодов используются десять сегментов, расположенных в одной плоскости и покрытых люминофором. Каждый сегмент имеет отдельный вывод, который подключается к общему источнику питания. Из девяти сегментов образуют десятичную цифру при зажигании соответствующей комбинации элементов; десятый сегмент используется в качестве запятой при индикации разряда. Использование девяти сегментов увеличивает достоверность отсчета путем обнаружения ошибки, которая может возникнуть при выпадении или добавлении одного сегмента. Индикация осуществляется через боковую поверхность баллона лампы. Цвет индицируемых цифр — зеленый. Основные эксплуатационные данные индикатора: напряжение накала (постоянное или переменное) 0,85 В; ток накала 47—53 мА; яркость свечения в импульсном режиме 280 кд/м^2; напряжение анода не более: 20 В—переменное, 25 В—постоянное, 70 В—импульсное; ток анода суммарный 0,5 мА; напряжение сетки не более: 20 В — переменное, 25 В — постоянное, 70 В — импульсное; ток сетки 3 мА; долговечность не менее 3000 ч.

Жидкокристаллические индикаторы составляют отдельную группу цифровых сегментных индикаторов. По сравнению с другими типами индикаторных устройств ж.к.и. обладают рядом преимуществ: имеют малую потребляемую мощность (от единиц до десятков микроватт на квадратный сантиметр) и низкие управляющие напряжения, определяющие их совместимость с МОП — схемами (от единицы вольт до 10—20 В), а также высокую технологичность, низкую стоимость и т. д. В современных ж.к.и. используется эффект динамического рассеяния света в нематических жидких кристаллах, возбуждаемых электрическим полем и работающих в режиме отражения; при этом пленки жидких кристаллов меняют свою прозрачность вследствие образования рассеивающих центров и движения вещества мезофазы. На этом принципе основано управление жидкокристаллическим элементом (ж.к.э.). Жидкокристаллический элемент, представляющий собой один из сегментов ж.к.и., подключается к источнику питания через последовательный токоограничивающий резистор. Параллельно сегменту включается транзисторный ключ. Находясь в режиме насыщения, ключ шунтирует электроды ж.к.э. и напряжение, подаваемое на электроды, пренебрежимо мало (остаточное напряжение транзистора). Если же ключ разомкнут, то все напряжение источника питания подается на электроды ж.к.э. В результате в электродах происходит динамическое рассеяние света.

Ячейка ж.к.и. состоит из двух плоских стеклянных пластин; на внутренней поверхности каждой из них нанесены электроды: электрод, задающий конфигурацию изображаемого знака или его фрагмента (сегмента) и выполненный из электропроводной прозрачной пленки (SnO_2 или In_2O_3); электрод, представляющий собой зеркальный слой отражающего материала (Al, Ni, Cr). С помощью диэлектрической прокладки толщиной 12—20 мкм, расположенной по периметру ячейки, между пластинами образована полость, заполненная жидкокристаллическим материалом — ж.к.м. В качестве ж.к.м. используется композиция из двух нематических мезофаз: МББА (67%) и ЭББА (33%) — метокси- и этоксибензилиденбутиланилин. Во избежание воздействия на жидкий кристалл влаги и окружающего воздуха, вызывающих сокращение срока службы ж.к.и., введена герметизация полости ячейки. Современные ж.к.и. имеют напряжение возбуждения 15—20 В переменного тока, потребляемую мощность 10—20 мкВт/см^2, контрастность 7—20, быстродействие по включению 20—50 мс, по выключению — 50—100 мс.

На базе полупроводниковой технологии разработаны источники света — светодиоды, в которых осуществляется генерация инфракрасного излучения при торможении носителей заряда в базе и преобразование этого излучения в видимое. Генерация света в светодиоде происходит в люминофоре вблизи поверхности *p-n* перехода, откуда он распространяется прямолинейно во всех направлениях. Конструкция светодиода выполняется таким образом, что излучение выводится вдоль оптической оси при минимальных потерях. Для изготовления светодиодов используют соединения фосфид — арсенид галлия, фосфид галлия, арсенид галлия — алюминий, а также карбид кремния и арсенид галлия.

На базе светодиодов выполнен семисегментный цифровой индикатор типа КЛ104А с общим катодом, оформленный в корпусе с линзой. Максимальный диаметр линзы 16 мм. Размер цифр 7×12 мм. Цвет свечения — желтый. Постоянное прямое напряжение 6 В. Постоянный прямой ток через элемент 10 мА. Постоянное обратное напряжение 10 В.

Применение индикаторов, синтезирующих изображение арабских цифр из сегментов, приводит к усложнению схем управления. Например, при использовании семисегментного индикатора необходимо реализовать семь функций четырех двоичных переменных, причем реализация каждой функции может по-

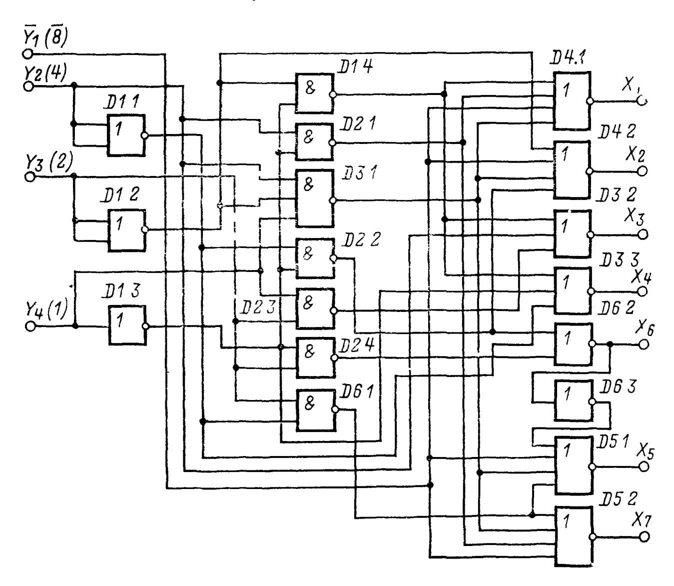


Рис. 14. Схема дешифратора для семисегментного индикатора, работающая на зажигание.

Y_1 и Y_2—Y_4 — соответственно инверсный и прямые выходы счетной декады; X_1—X_7 — выходы для управления сегментами

Рис. 15. Схема дешифратора для семисегментного индикатора, работающая на гашение.

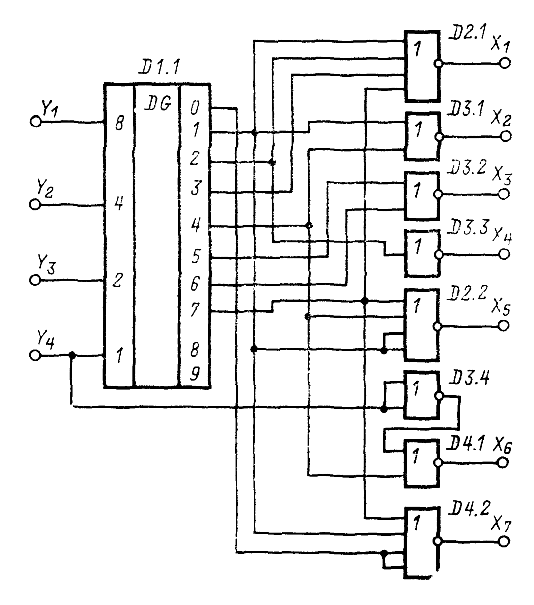


Рис. 16. Схема дешифратора для семисегментного индикатора с промежуточной десятичной дешифрацией.

требовать от 4 до 25 диодов. При этом общая структура построения схемы управления такова: двоично-десятичный код декады вначале преобразуется в десятичный код, а затем в код индикатора. Дешифратор, построенный в соответствии с приведенной выше структурой, содержит 12 корпусов интегральных микросхем серии К155, семь германиевых диодов и семь резисторов. По аналогичной структуре может быть выполнен дешифратор, в котором управление индикатором производится гашением сегментов, не входящих в контур цифры. Количество элементов в этом случае будет составлять: восемь корпусов интегральных микросхем серии К155, семь диодов и семь резисторов.

Ниже приведены схемы управления (дешифраторы), предназначенные для преобразования выходных сигналов счетных декад (в коде 8-4-2-1) в код семисегментного индикатора. У схем (рис. 14—16) число входов уменьшено до четырых, что облегчает их использование в схемах динамической индикации.

На рис. 14 представлена схема дешифратора, работающего на зажигание элементов синтезируемой цифры, т. е. с дешифрацией логической 1.

Схема дешифратора, работающего на гашение (с дешифрацией логическим 0), показана на рис. 15. Схемы совпадения в приведенных дешифраторах работают при наличии на входе высокого уровня напряжения, а схемы сборки — при низком уровне напряжения на входе, т. е. функция И реализуется по уровню 1, а функция ИЛИ — по уровню 0. Схемы дешифраторов содержат по шесть корпусов ИМС, причем один из них используется на 75%.

На рис. 16 приведен дешифратор, выполненный по двухступенчатой схеме, т. е. с промежуточной десятичной дешифрацией. В качестве десятичного дешифратора используется ИМС типа К155ИД1. Схема работает на гашение неиспользуемых элементов индикатора. Дешифратор содержит четыре корпуса ИМС, причем один из них использован на одну треть. Схемы дешифраторов выполнены на ИМС серии К155 [6].

2.4. ПЕРЕСЧЕТНЫЕ ДЕКАДЫ И СХЕМЫ УПРАВЛЕНИЯ ЦИФРОВЫМИ ИНДИКАТОРАМИ

Рассмотрим пересчетную декаду с сегментным индикатором ИВ-3 [5]. Счетная часть декады (рис. 17) выполнена на интегральных ИМС серии К133 (*D1—D4*). В соответствии с двоично-десятичным кодом 8-4-2-1 триггеры в декаде соединены в следующем порядке. Триггеры $Тг_1$—$Тг_3$ управляются по счетному входу *С*, поэтому выходы $\bar{Q}$ триггеров $Тг_1$ и $Тг_2$ соединены соответственно со входами *С* триггеров $Тг_2$ и $Тг_3$. Триггер $Тг_4$ управляется по раздельным входам; для этого выход $\bar{Q}$ триггер $Тг_3$ соединен со входом $К_3$ триггера $Тг_4$, а вход J_1 последнего — с выходом $\bar{Q}$ триггера $Тг_1$; выход *Q* триггера $Тг_4$ — со входом $У_{ст}$ *О* триггера $Тг_2$. В исходное, единичное состояние триггеры устанавливаются импульсом сброса, который подается на входы $У_{ст}$ *1* всех триггеров. В дешифраторе осуществляется преобразование двоично-десятичного кода непосредственно в код индикатора. Для некоторого упрощения схемы управления для синтеза цифр используют семь элементов индикатора.

Управление индикатором заключается в исключении элементов, не участвующих в образовании цифры, и осуществляется транзисторами T_1—T_9, работающими в ключевом режиме. Для управления по эмиттерам ключевые транзисторы объединены в две группы: T_1, T_5, T_8, T_9 и T_2—T_4, T_7. Транзисторы первой группы эмиттерами соединены через резистор R_{16} с выходом *Q*, транзисторы второй группы — через резистор R_7 с выходом $\bar{Q}$ триггера $Тг_3$. Эмиттер транзистора T_6 соединен с общим проводом схемы. Ключевые транзисторы переходят в открытое состояние при условии, если на их эмиттеры поступает нулевой потенциал, а на базы от диодно-резистивных цепей — потенциал логической 1. Количество элементов в схеме управления предельно сокращено за счет взаимной минимизации всех семи переключательных функций, определяющих гашение сегментов; использование многоступенчатого дешифрирования; одновременного использования ключевых транзисторов, как элементов совпадения по базе и эмиттеру; использования шунтовой схемы управления индикатором.

Рассмотрим работу схемы управления. В соответствии с исходным состоянием триггера $Тг_3$ на эмиттерах ключевых транзисторов первой группы устанавливается потенциал — логическая 1, у транзисторов второй группы — ло-

гический 0. До поступления на вход счетчика четвертого импульса транзисторы первой группы закрыты и в работе схемы управления не участвуют. При образовании цифр от 0 до 3 участвуют транзисторы второй группы и транзистор T_6. С четвертого по седьмой импульс триггер $Тг_3$ будет находиться в нулевом состоянии, и в работе будут принимать участие транзисторы первой группы и транзистор T_6. Под действием восьмого импульса триггер $Тг_3$ вновь переключится в единичное состояние. При индикации цифры 0 необходимо исключить сегмент *Ж*. Соответствующий ключевой транзистор T_4 открыт высоким потенциалом, который подводится к его базе с выхода *Q* триггера $Тг_2$ через резистор R_4; диод $Д_7$ закрыт высоким потенциалом с выхода *Q* триггера $Тг_4$ и в работе не участвует. Для индикации цифры 1 из общего контура

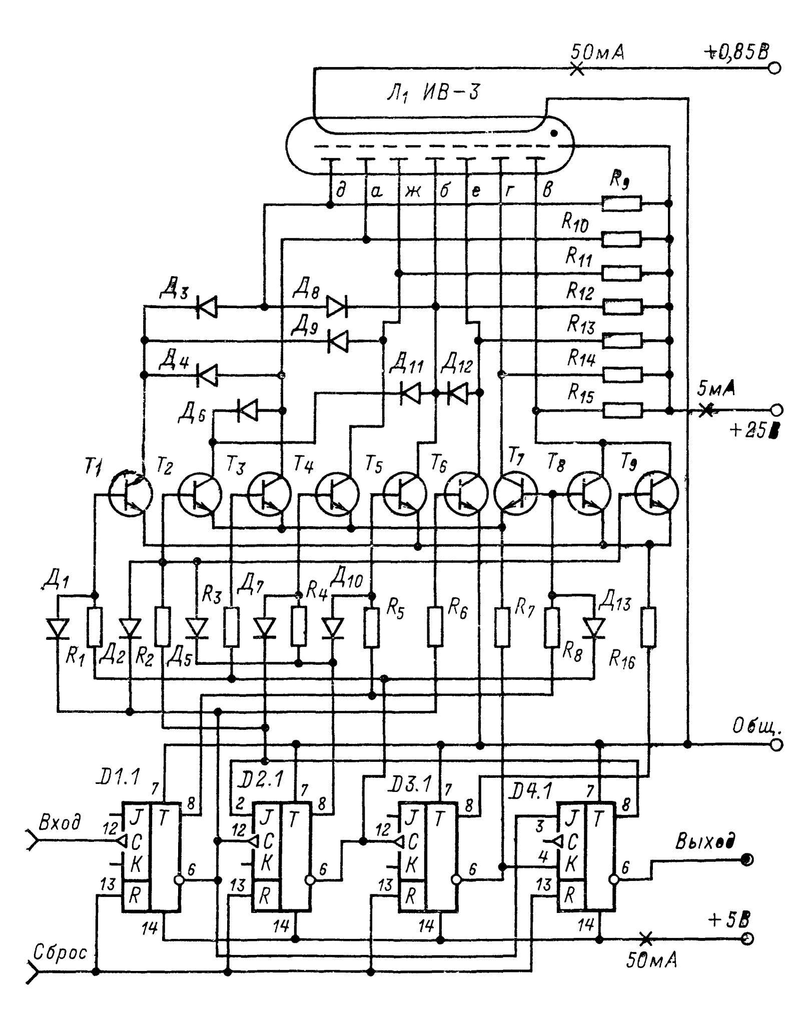


Рис. 17. Принципиальная схема декады с индикатором ИВ-3.

цифры должны быть исключены сегменты *а, б, д, е, ж*. Транзистор T_2 открыт высоким потенциалом с выхода *Q* триггера $Тг_4$; при этом сегмент *а* (через диод $Д_6$), сегмент *б* (через диод $Д_{11}$) и сегмент *д* (через диоды $Д_8$ и $Д_{11}$) оказываются соединенными с корпусом через открытый транзистор T_2. Сег-

мент *ж* исключается с помощью открытого транзистора T_4. Транзистор T_6 открыт высоким потенциалом с выхода $\bar{Q}$ триггера $Тг_1$; при этом исключается сегмент *е*. Оставшиеся сегменты *в* и *г* образуют цифру 1.

Выбранные сопротивления резисторов позволяют использовать схему управления описанной декадой также с триггерами других серий, например К130, К136, К155, К217 и т. д., имеющих питание +3÷9 В. Наибольшее быстродействие декады достигается при использовании триггеров типа К1ТК301 (до 30 МГц при подборе ИМС). В декаде может быть использован индикатор ИВ-6, имеющий бóльшие размеры цифр. При этом необходимо увеличить напряжение накала до 1,2 В и уменьшить сопротивление резисторов R_9—R_{15} до 10 кОм; потребляемая мощность возрастает с 400 до 600 мВт. Декада выполнена на плате с печатным монтажом, имеющей размеры 100×50 мм.

В схеме декады использованы: диоды $Д_1$, $Д_2$, $Д_3$, $Д_7$, $Д_{10}$, $Д_{13}$ — Д18, остальные — КД503А; транзисторы T_1—T_9 — КТ315В; резисторы R_1—R_6, R_8 — 24 кОм, R_7, R_{16} — 1 кОм; R_9—R_{15} — 5,1 кОм.

В ряде случаев в цифровых приборах необходимо использовать пересчетные декады реверсивного типа.

Рассмотрим быстродействующую реверсивную декаду с цифровой индикацией, в которой счетчик и дешифратор выполнены на ИМС серии К133. В отсчетном устройстве декады применен низковольтный сегментный индикатор типа ИВ-9. Питание схемы декады и индикатора осуществляется от общего источника с напряжением +5 В. Включение сегментов индикатора производят

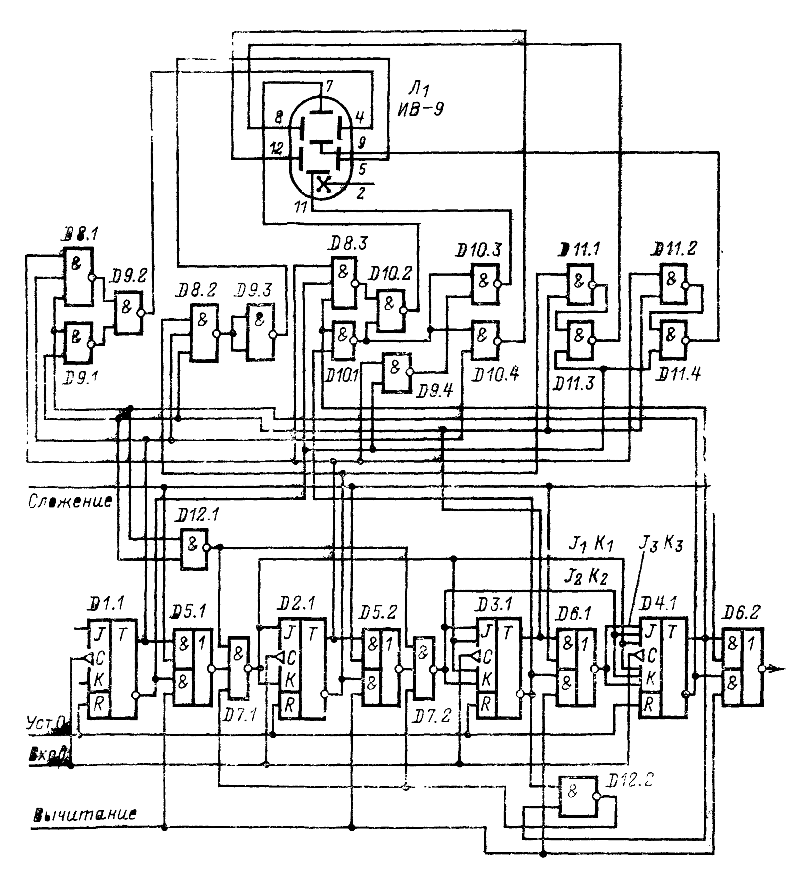


Рис. 18. Функциональная схема реверсивной счетной декады.

непосредственно микросхемы дешифратора. Схема реверсивной счетной декады представлена на рис. 18 [17]. Она содержит синхронный реверсивный счетчик, собранный на *J—K*-триггерах (К1ТК331). Управление работой счетчика осуществляется при помощи логических схем *2И—НЕ* (К1ЛБ333), *3И—НЕ* (К1ЛБ334) и *2И—2ИЛИ—НЕ* (К1ЛР331), используемых в качестве ключей реверса между разрядами и цепей обратной связи, раздельных для режимов сложения и вычитания. Переключение режимов счетчика производится с помощью команд СЛОЖЕНИЕ и ВЫЧИТАНИЕ. В целях расширения возможностей реверсивной декады, в частности для управления цифро-аналоговым преобразователем, счетчик декады (элементы *D1—D4*) выполнен в соответствии с самодополняющимся двоично-десятичным кодом с весами 1-2-4-2. Для упрощения функциональной схемы элементы, выполняющие логические операции, обозначены *D5.1—D12.2*.

Элементы счетчика включены в следующем порядке. Выходы Q и $\bar{Q}$ триггера $Тг_1$ подключены к входам элемента *D5.1*, выход которого соединен с одним из входов элемента *D7.1*. Для повышения быстродействия декады в ее работе используется режим подготовки триггеров к запуску. С этой целью у триггера $Тг_2$ образуют дополнительный счетный вход путем объединения входов J_1 и K_1 (входы *3—9*); у триггера $Тг_3$ образуют два дополнительных счетных входа J_1K_1 и J_2K_2 (входы *4—10*); у триггера $Тг_4$ — три дополнительных счетных входа J_1K_1, J_2K_2 и J_3K_3 (входы *5—11*). Выход элемента *D7.1* подключен к входам J_1K_1 триггеров $Тг_2$—$Тг_4$.

Выходы Q и $\bar{Q}$ триггера $Тг_2$ подключены к входам элемента *D5.2*; выход элемента *D7.2* соединен с входами J_2K_2 триггеров $Тг_3$ и $Тг_4$. Выходы Q и $\bar{Q}$ триггера $Тг_3$ подключены к входам элемента *D6.1*; выход последнего соединен с входами J_3K_3 триггера $Тг_4$. На выходе декады включен элемент *D6.2*. В цепи обратной связи входят элементы *D12.1* и *D12.2*. Входы элемента *D12.1* подключены к выходам Q и $\bar{Q}$ триггеров $Тг_3$ и $Тг_4$ соответственно; входы элемента *D12.2* — к выходам $\bar{Q}$ и Q тех же триггеров соответственно. Выходы элементов *D12.1* и *D12.2* — к входам *D7.1* и *D7.2*. Потенциалы шин *Сложение* и *Вычитание* подаются на входы различных схем *И*, входящих в состав элементов *D5.1*, *D5.2*, *D6.1* и *D6.2*. Счетные входы (вход *12*) всех триггеров объединены (синхронная схема запуска).

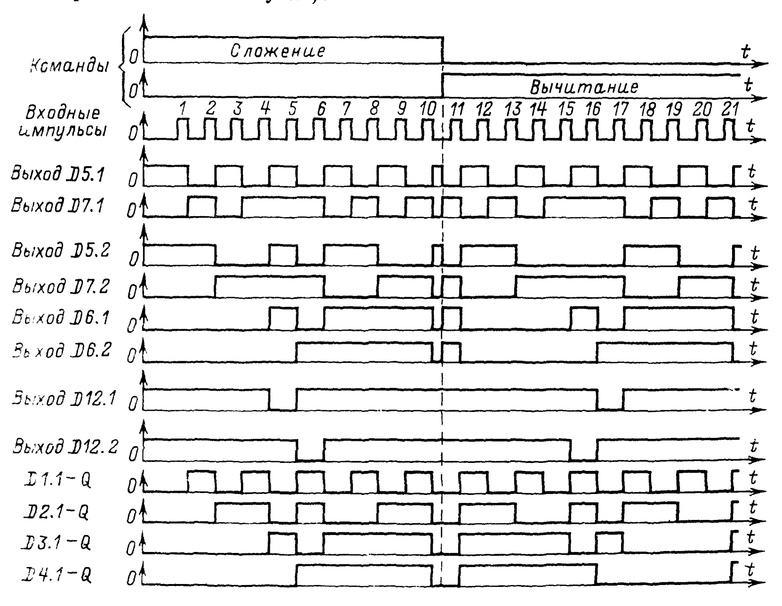


Рис. 19. Временные диаграммы процессов в счетчике реверсивной декады.

Установка декады в исходное состояние осуществляется импульсом сброса, который подается на входы *Уст.0* (вход *2*) всех триггеров. Рассмотрим работу счетчика в режиме СЛОЖЕНИЕ. В этом режиме происходит последовательное накопление импульсов. На шину *Сложение* подается потенциал логической 1, на шину *Вычитание* — уровень логического 0. На рис. 19 представлены временные диаграммы процессов, происходящих в счетной части декады в режимах СЛОЖЕНИЯ и ВЫЧИТАНИЯ. Первый счетный импульс переключает в состояние 1 только триггер $Tг_1$, так как остальные триггеры блокированы по входам J_1K_1 нулевым потенциалом (0÷+0,3 В), который снимается с выхода элемента *D7.1*. После окончания первого импульса в подготовленное состояние (по входам J_1K_1) переходят триггеры $Tг_2$—$Tг_4$. Вторым импульсом будут переключены только триггеры $Tг_1$ и $Tг_2$, так как нулевой потенциал с выхода элемента *D7.2* удерживает в исходном состоянии триггеры $Tг_3$ и $Tг_4$. Третий импульс переключает только триггер $Tг_1$; при этом в подготовленное состояние переходят триггеры $Tг_2$ и $Tг_3$ (по входам J_1K_1 и J_2K_2). Четвертый импульс переключит триггеры $Tг_1$ и $Tг_2$ в состояние 0, $Tг_3$ — в состояние 1 (+2,4÷3,6 В). На выходе элемента *D12.1* устанавливается потенциал логического 0. К переключению подготовлены триггеры $Tг_2$—$Tг_4$. Пятый импульс устанавливает в единичное состояние триггеры $Tг_1$, $Tг_2$, $Tг_4$ и нулевое — $Tг_3$. На выходах элементов *D6.2* и *D12.1* устанавливается потенциал логической 1; на выходе элемента *D12.2* — логического 0. Шестой импульс переключает триггеры $Tг_1$ и $Tг_2$ в состояние 0, $Tг_3$ — в состояние 1. Триггер $Tг_4$ по входам J_3K_3 закрыт нулевым потенциалом с выхода элемента *D6.1*. На выходе элемента *D12.2* восстанавливается потенциал логической 1. Седьмой импульс переключает триггер $Tг_1$ и элемент *D7.1* в состояние 1. Восьмой импульс переключает триггер $Tг_1$ в состояние 0 и триггер $Tг_2$ в состояние 1. Триггеры $Tг_3$ и $Tг_4$ закрыты по входам J_2K_2 нулевым уровнем с выхода элемента *D7.2*. Девятый импульс переключает в состояние логической 1 триггер $Tг_1$ и элемент *D7.1*; в декаде устанавливается состояние 1111. В результате в подготовленное состояние по входам J_1K_1 переходят триггеры $Tг_2$—$Tг_4$, по входам J_2K_2 — триггеры $Tг_3$, $Tг_4$, по входам J_3K_3 — триггер $Tг_4$. Десятый импульс переводит триггеры $Tг_1$—$Tг_4$ в исходное (нулевое) состояние. Перепад напряжения 1—0 на выходе элемента *D6.2* является сигналом переноса в следующий разряд.

В режиме вычитания на шину *Сложение* подается уровень логического 0 и на шину *Вычитание* — уровень логической 1. При этом в подготовленное состояние переходят триггеры $Tг_2$—$Tг_4$. С поступлением первого импульса декада переходит из состояния 0000 в состояние 1111. На выходе элемента *D6.2* возникает импульс переноса. До поступления пятого импульса происходит последовательное вычитание импульсов. В результате действия пятого импульса устанавливается состояние декады 1101; триггеры $Tг_2$—$Tг_4$ находятся в подготовленном состоянии; на выходе элемента *D12.2* устанавливается нулевой уровень. С приходом шестого импульса в состояние 0 переходят триггеры $Tг_1$, $Tг_2$ и $Tг_4$, в состояние 1 — триггер $Tг_3$. На выходах элементов *D12.1* и *D12.2* устанавливаются логические уровни соответственно 0 и 1. Далее декада работает аналогично двоичному счетчику в режиме вычитания. Девятый импульс устанавливает триггер $Tг_1$ в состояние 1, $Tг_2$ — в состояние 0; состояние декады 1000.

Десятый импульс переводит декаду в состояние 0000. Одиннадцатый импульс вновь переключает декаду в состояние 1111 и на выходе элемента *D6.2* возникает импульс переноса. Так как состояние триггеров изменяется только в момент действия счетного импульса, то число, записанное в счетчике, сохраняется в момент перехода из режима сложения в режим вычитания или наоборот. Прямой и инверсный коды счетчика импульсов поступают на дешифратор. В дешифраторе, собранном на элементах *D8.1—D11.4*, происходит преобразование двоично-десятичного кода счетчика в семеричный код ИВ-9. К выводам сегментов, соединенным внутри лампы, подводится напряжение питания коде 1-2-4-2, имеют вид:
+3,15 В, а к противоположным выводам сегментов подключены выходы элементов *D9.2—D11.4*. При нулевом уровне на выходе одного из элементов зажигается соответствующий сегмент. Логические уравнения, описывающие порядок включения сегментов при работе счетчика декады в самодополняющемся

$$y_4=\overline{ab\bar{d}}\cdot\overline{c\bar{d}};\ y_5=a\bar{b}c;\ y_7=\overline{a\bar{b}d}\cdot\overline{\bar{c}d};\ y_8=\overline{\bar{a}b}\cdot\overline{\bar{b}d};\ y_9=\overline{\bar{a}b}\cdot\overline{bc};\ y_{11}=\overline{\bar{a}b}\cdot\overline{\bar{c}d};\ y_{12}=\overline{a\cdot\bar{c}d},$$

где $\bar{a}$, $\bar{b}$, $\bar{c}$ и $\bar{d}$ — инверсные выходы триггеров счетчика (индекс при переменной y соответствует номеру штырька индикатора ИВ-9).

Благодаря синхронному режиму работы счетчика быстродействие декады превышает 5 МГц. Для построения реверсивной декады требуется 12 корпусов ИМС серии К133 или К155. Монтаж декады выполнен на печатной плате размерами 70×90 мм. Потребляемая мощность не превышает 1,2 Вт.

На рис. 20 приведена схема декады, выполненная на *D*-триггерах и отличающаяся отсутствием специального дешифратора. Счетную часть декады составляют шесть триггеров (ИМС типа К155ТК2). Первый триггер *D1.1* делит

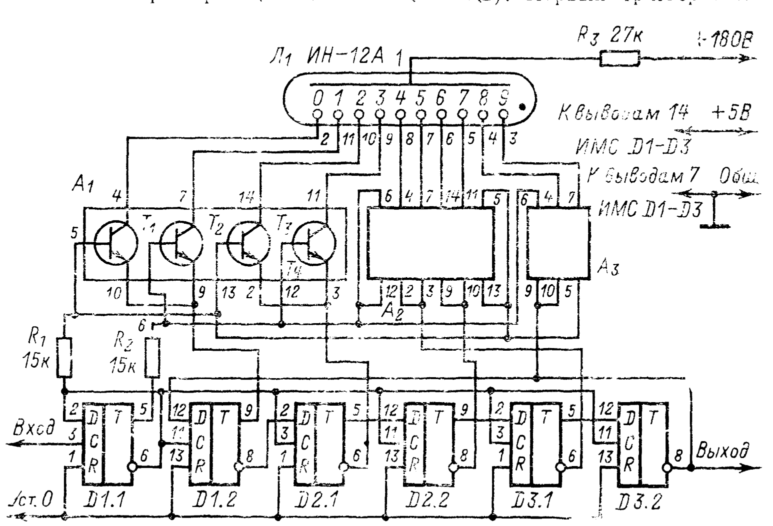


Рис. 20. Принципиальная схема декады на *D*-триггерах.

на два частоту следования входных импульсов. Для получения счетного режима триггера *D1.1* его вход *D* соединяют с выходом $\bar{Q}$. Пять остальных триггеров соединены в кольцевой сдвигающий регистр, вход которого (вход *D* триггера *D1.2*) подключен к выходу (выход $\bar{Q}$ триггера *D3.2*) перекрестной связью. Для осуществления синхронного запуска счетные входы *C* триггеров *D1.2—D3.2* соединены параллельно и подключены к выходу $\bar{Q}$ триггера *D1.1*. Все триггеры переключаются по положительному фронту (0—1) входных импульсов. После действия импульса *Уст.0* триггеры счетчика переключаются в исходное состояние, при котором на выходах *Q* всех триггеров устанавливается нулевой потенциал, а на выходах $\bar{Q}$ — высокий. При поступлении на вход декады четных импульсов на выходах $\bar{Q}$ триггеров *D1.2—D3.2* поочередно устанавливается логический ноль.

Роль схемы управления цифровым индикатором $Л_1$ выполняют микросхемы A_1—A_3 (ИМС типа К166НТ1А), содержащие по четыре высоковольтных транзистора. Каждый транзистор включен в цепь соответствующего катода индикатора и работает в ключевом режиме. Транзисторы управляются по базовым и эмиттерным цепям. Эмиттеры транзисторов T_1, T_2 и T_3, T_4 соответственно объединены и подключены к выходу *Q* триггера *D1.2* и $\bar{Q}$ триггера *D2.1*. Базы транзисторов T_1, T_3 и T_2, T_4 также объединены и через резисторы R_1, R_2 подключены к выходам $\bar{Q}$ и *Q* триггера *D1.1*.

Работа схемы управления индикатором заключается в следующем. После импульса *Уст.0* на выходе $\bar{Q}$ триггера *D1.1* устанавливается уровень логической 1, а на выходе *Q* триггера *D1.2* — нулевой уровень. Транзистор T_1 открыт и на индикаторе высвечивается цифра 0. Цифры *1, 2, 3* (и остальные) погашены, так как соответствующие ключевые транзисторы закрыты: на базе и эмиттере транзистора T_2 одинаковые, нулевые потенциалы; на базе и эмиттере

транзистора T_3 единичные потенциалы; на базе транзистора T_4 нулевой потенциал, на эмиттере — единичный. После поступления на вход декады первого информационного импульса триггер *D1.1* переходит в единичное состояние, к базе транзистора T_1 подводится нулевой потенциал, транзистор закрывается и цифра 0 гаснет; к базе транзистора T_2 подводится единичный потенциал, транзистор открывается и зажигается цифра *1*. После поступления на вход декады второго импульса триггер *D1.1* возвращается в исходное состояние и логический нуль с триггера *D1.2* (выход *Q*) сдвигается на триггер *D2.1* (выход $\bar{Q}$). При этом открывается транзистор T_3 и зажигается цифра *2*. При поступлении на вход декады последующих импульсов поочередно зажигаются цифры *3, 4* и т. д.

Если декада будет использована при построении цифровой шкалы многодиапазонного трансивера, передатчика или приемника, то при этом должна быть предусмотрена возможность установки счетчика в исходные состояния *0—9*. Возможность установки счетчика в любое исходное состояние обеспечивается комбинацией подачи импульса *Уст.0* на выводы *1, 4* триггеров *D1.1*, *D2.1*, *D3.1* и *10, 13* триггеров *D1.2*, *D2.2*, *D3.2*. В табл. 2.1 приведены исходные состояния счетчика, определяемые подачей импульса *Уст.0* на один из входов каждого триггера. Например, для установки счетчика в исходное состояние *5* необходимо подать импульс *Уст.0* на вывод *4* триггера *D1.1*, на выводы *10* триггеров *D1.2*, *D2.2*, на выводы *1* триггеров *D2.1*, *D3.1* и на вывод *13* триггера *D3.2* [7].

Таблица 2.1

Микросхема	Исходные состояния счетчика									
	0	1	2	3	4	5	6	7	8	9
D1.1	1	4	1	4	1	4	1	4	1	4
D1.2	13	13	10	10	10	10	10	10	10	10
D2.1	1	1	4	4	1	1	1	1	1	1
D2.2	13	13	13	13	10	10	13	13	13	13
D3.1	1	1	1	1	1	1	4	4	1	1
D3.2	13	13	13	13	13	13	13	13	10	10

Проверка работоспособности декады производится в следующем порядке. Вначале цепь *Уст.0* необходимо отключить от блока управления и подключить к источнику +5 В через резистор сопротивлением 1 кОм. При кратковременном замыкании цепи *Уст.0* на корпус все триггеры устанавливаются в исходное состояние, которое может быть определено с помощью тестера; на выводах *5* и *9* ИМС *D1—D3* должен быть логический нуль, а на выводах *6* и *8* — единица. При этом на индикаторной лампе высвечивается 0. При подаче на вход декады (вывод *3* триггера *D1.1*) одиночного импульса на индикаторе зажигается цифра *1*, после подачи второго — цифра *2* и т. д. Для сокращения размеров счетного блока его рекомендуется выполнять с четным количеством декад на общей печатной плате. При этом полностью используются транзисторы ИМС К166НТ1А.

Из изложенного видно, что при использовании статических методов индикации устройства управления цифровыми индикаторами занимают примерно 20—30% оборудования. Введение динамической индикации состояний пересчетных устройств позволяет свести к минимуму число дешифраторов и высоковольтных ключей.

Рассмотрим структурную схему динамической индикации, в которой реализован метод опроса (рис. 21). Сущность этого метода заключается в следующем. При последовательном соединении *n* пересчетных декад (или разрядов), работающих в двоично-десятичном коде, осуществляется деление частоты входных сигналов в 10^n раз. Состояние каждой пересчетной декады необходимо индицировать на цифровой газоразрядной лампе. Для этого каждая декада и соответствующая индикаторная лампа последовательно во времени подключа-

ются к общему дешифратору. Если частота последовательного переключения пересчетных декад превышает $24 \times n$ Гц, то этим обеспечивается свечение цифр индикатора, воспринимаемое оператором как непрерывное. При динамической индикации в каждый разряд входит, помимо делителя частоты, схема управления *СУ*, схема совпадения *СС* и цифровая индикаторная лампа.

Делители частоты и схемы совпадения (CC_1—CC_n и CC_0) выполняются на ИМС, схемы управления — на дискретных компонентах. В состав каждой схемы совпадения *СС* входят четыре схемы с двумя входами, выполняющие ло-

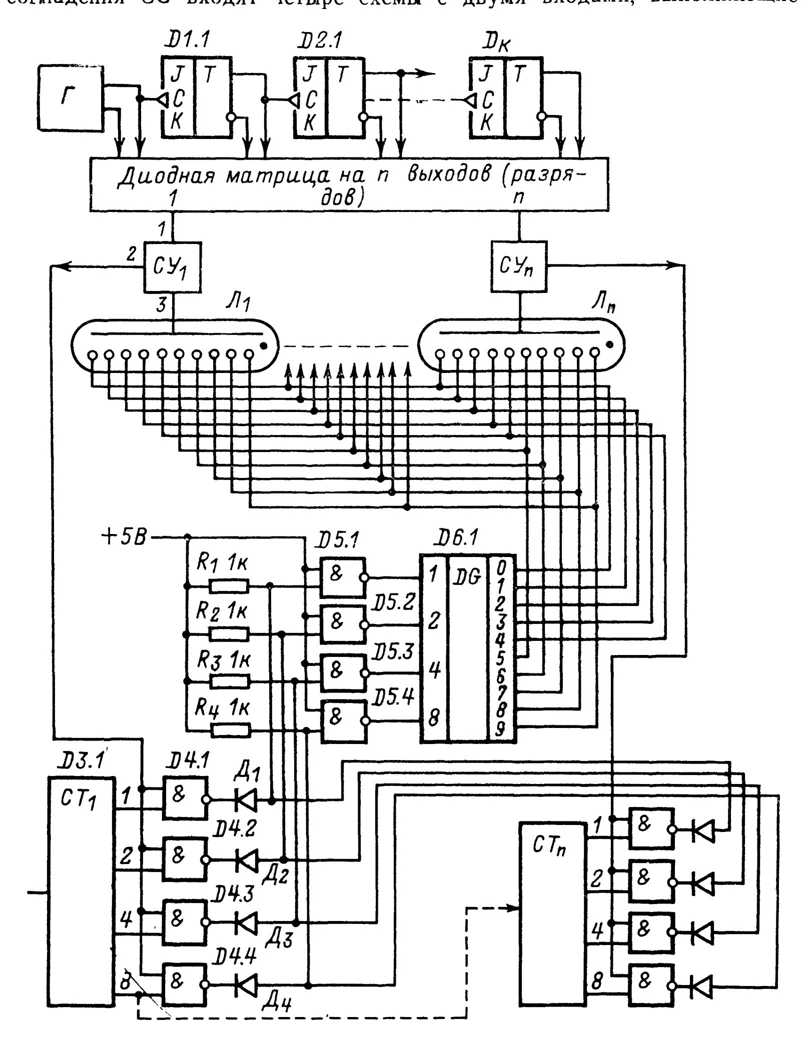


Рис. 21. Схема динамической индикации для пересчетных устройств на ИМС.

гическую операцию И-НЕ. Первые входы схем И-НЕ объединены и подключены к одному из выходов схемы управления *СУ*, вторые входы подключены к потенциальным выходам делителей частоты. Схемы И-НЕ, входящие в состав схемы CC_0, открыты по первому входу потенциалом +5 В; вторые входы подключены к выходам схем совпадения CC_1—CC_n.

Диоды, включенные на выходах схем совпадения, предназначены для устранения взаимного влияния схем совпадения различных разрядов и в момент переключения ламп. Частота следования импульсов опроса, поступающих на входы схем управления *СУ*, определяется тактовым генератором, в который входит мультивибратор и триггеры $Тг_1$—$Тг_к$. Триггеры образуют двоичную пересчетную схему, которая делит частоту мультивибраторов в $2^к$ раз. Количество триггеров *К* определяется числом разрядов и находится с ним в соотношении $2^{к+1}n$. Двоичный код генератора такта дешифруется диодной матрицей на *n* выходов, на которых последовательно во времени появляется импульс опроса схем управления *СУ* с уровнем логической 1.

Уровень *1*, возникающий на выходе *2* схемы управления, поступает на объединенные входы соответствующей схемы совпадения и открывает ее. На выходах схемы совпадения устанавливается код пересчетной декады. Одновременно высокое напряжение с выхода *1* схемы управления подается на анод соответствующей индикаторной лампы. С выхода схемы совпадения код декады поступает на инвертирующую схему совпадения $СС_0$ и затем на дешифратор *ДШ*. В дешифраторе происходит преобразование двоично-десятичного кода в десятичный. К выходам *ДШ* подключены катоды индикаторных ламп. В результате совпадения во времени импульсов напряжений на аноде и выбранном катоде индикатора к соответствующему промежутку анод—катод оказывается приложенным напряжение зажигания $U_з$. Аналогичные процессы происходят в каждом разряде при поступлении импульса опроса на вход соответствующей схемы управления.

На рис. 22 приведен вариант реализации принципиальной схемы *СУ*. Транзисторы T_1 и T_2 выполняют функцию высоковольтного ключа для управления индикатором по анодной цепи: резистор R_1 в коллекторной цепи транзистора T_1 является общим для всех схем управления. С эмиттерной нагрузки транзистора T_3 снимается сигнал для управления схемой совпадения *СС*. Для предохранения транзисторов от пробоя к схеме подводится напряжение +55 В. Необходимо отметить, что количество соединений в цепях индикации предельно сокращено и ограничивается десятью информационными проводниками, так как одноименные катоды всех индикаторных ламп соединены параллельно [15].

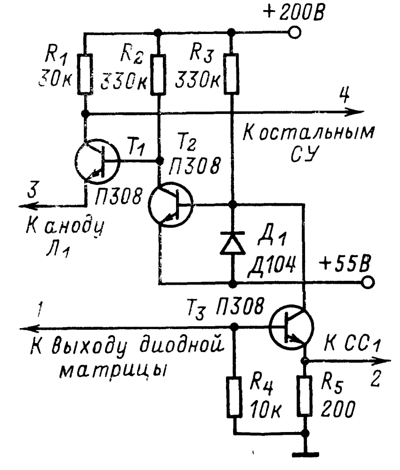


Рис. 22. Схема управления для одного элемента (разряда) при динамической индикации.

Дополнительным преимуществом применения динамической индикации является импульсный режим работы индикаторных ламп, значительно повышающий срок их службы. При среднем значении тока 1 мА обеспечивается достаточная яркость и полное свечение цифровых катодов.

Приведенная схема динамической индикации может быть существенно упрощена, если в качестве дешифратора *ДШ* применить ИМС типа К155ИД1 (преобразователь двоично-десятичного кода в десятичный и схема управления индикатором типа ИН), а счетную часть каждой декады выполнить на ИМС типа К155ИЕ2 (двоично-десятичный четырехразрядный счетчик). Вместо тактового генератора может быть использован делитель частоты (10—1 кГц), выполненный также на К155ИЕ2; диодная матрица в этом случае заменяется на ИМС К155ИД1.

Диоды $Д_1$—$Д_4$ (рис. 21) могут быть исключены, если в качестве схемы совпадения *D1.1—D1.4* будет использована ИМС с открытыми выходами, как, например, К1ЛБ558.

2.5. СХЕМЫ ФОРМИРОВАНИЯ ОБРАЗЦОВЫХ ИНТЕРВАЛОВ ВРЕМЕНИ

Формирователь строб-импульса на ИМС. В качестве образцовых интервалов времени T_0 в частотомерах обычно используются выходные сигналы декадных делителей частоты кварцевого генератора. Временной интервал T_0 (строб-импульс), необходимый для управления селектором, формируется в блоке управления. Ниже описывается блок управления селектором (рис. 23), выполненный на ИМС серий К155 и К133. Его схему составляют инверторы *D1.1* и *D1.2*, *D*-триггеры *D2.1* и *D2.2*, логический элемент *D3.1* (3И-НЕ) и входные формирователи *У1* и *У2*. Элемент *D3.1* выполняет роль селектора. Фронт и срез строб-импульса формируется перепадами выходных напряжений триггеров *D2.1* и *D2.2*. Срабатывание обоих триггеров происходит при перепаде 0—1 напряжения на входе *C*. Для обеспечения необходимой очередности переключения этих триггеров выход *Q* триггера *D2.1* соединен с *D*-входом триггера *D2.2*. После действия импульса сброса (*Уст.0*) устанавливаются следующие состояния ИМС. Триггер *D2.1* открыт по *D*-входу уровнем логической единицы; триггер *D*2.2 закрыт по *D*-входу логическим нулем с выхода *Q* триггера *D2.1*; на вход *2* элемента *D3.1* подается логический нуль с выхода *Q* триггера *D2.1*; на вход *13* — логическая единица с выхода $\bar{Q}$ триггера *Д2.2*; на вход *1* — импульсы измеряемой частоты. Логический нуль на входе *2* элемента *D3.1* запрещает прохождение на счетчик импульсов измеряемой частоты. Формирование строб-импульса осуществляется в следующей последовательности. Фронт очередного после сброса выходного импульса декадного делителя (опорный импульс) устанавливает триггер *D2.1* в единичное состояние. При этом формируется фронт строб-импульса; на вход *2* элемента *D3.1* поступает логическая единица, разрешающая прохождение импульсов измеряемой частоты, а триггер *D2.2* подготовлен к переключению (по *D*-входу). При поступлении на входы *C* ИМС *D2* второго импульса (интервальный импульс) в единичное состояние переходит триггер *D2.2*; на вход *13* элемента *D3.1* подается логический нуль, который запрещает дальнейшее прохождение импульсов измеряемой частоты. Формируется срез строб-импульса.

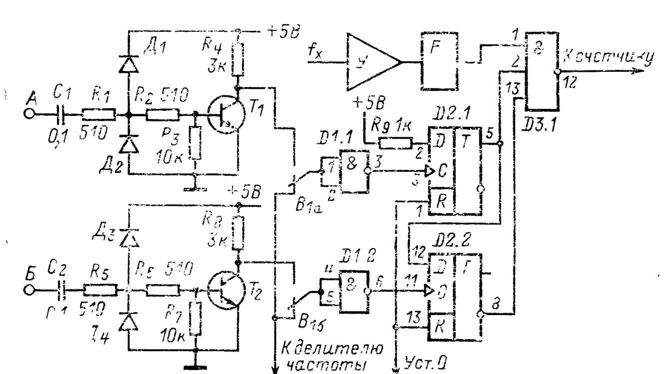


Рис. 23. Схема блока управления селектором на ИМС.

Инверторы *D1.1* и *D1.2* служат для развязывания по входам *C* триггеров *D2.1* и *D2.2* и согласования полярности запускающих сигналов. При формировании строб-импульса внешними сигналами (при измерении временных интервалов) управление триггерами *D2.1* и *D2.2* осуществляется раздельно. С этой целью входы инверторов *D1.1* и *D1.2* с помощью переключателя B_1 подключаются к выходам формирователей, выполненных на транзисторах T_1 и T_2. В исходном состоянии эти транзисторы закрыты. Входные сигналы в виде импульсов положительной полярности и амплитудой 1—10 В подводятся к входам *А* и *Б*. При превышении входным сигналом уровня +6 В происходит его ограничение диодом $Д_1$. Резистор R_2 служит для ограничения тока базы транзистора T_1 при положительном значении входного сигнала. Диод $Д_2$ ограничивает сигнал отрицательной полярности. В схеме (рис 23) использованы следующие

элементы. Транзисторы T_1, T_2 — КТ312В, диоды $Д_1$—$Д_4$ — КД503Б; элементы $D1.1$—$D1.2$ — К155ЛА3; $D2.1$, $D2.2$ — К155ТМ2; $D3.1$ — К133ЛА4.

Делитель частоты с переменным коэффициентом деления. При измерении низких частот точность результата может быть повышена двумя способами — увеличением длительности стробирующего интервала T_0 или измерением периода T_x. Запуск формирователя строб-импульса осуществляется с помощью делителей частоты; делители в свою очередь могут быть декадные или с переменными коэффициентами деления. В обоих случаях длительность строб-импульса будет равна интервалу времени между двумя очередными импульсами, поступающими с выхода делителя. При использовании декадных делителей частоты увеличение интервала T_0 происходит декадно, ступенями в 10, 100 и более раз. Быстродействие прибора при этом соответственно снижается. При необходимости изменения длительности образцовых интервалов T_0 ступенями в достаточно широких пределах применяется делитель частоты с коэффициентом деления N, где N — любое целое число от 1 до 11.

Делитель (рис. 24) состоит из четырех триггеров и трех схем совпадения, выполненных на дискретных компонентах. Триггеры $Тг_1$, $Тг_2$ управляются по счетному входу C, $Тг_3$, $Тг_4$ — по раздельным входам J и K. Для обеспечения

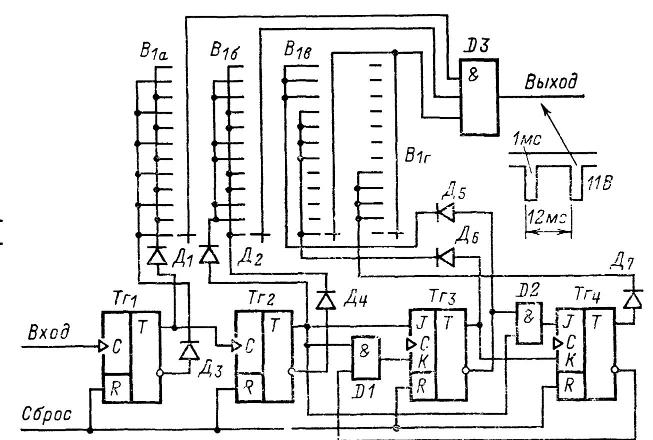


Рис. 24. Схема делителя частоты с коэффициентом N.

коэффициента пересчета $K_{сч}=12$ триггеры соединены между собой в следующем порядке: выход Q триггера $Тг_1$ соединен с входом C триггера $Тг_2$; соответствующий выход триггера $Тг_2$ соединен с входом J триггера $Тг_3$ и через схемы совпадения $D1$ и $D2$ соответственно с входом K триггера $Тг_3$ и входом J триггера $Тг_4$. Выход Q триггера $Тг_3$ соединен с входом K триггера $Тг_4$. В исходное, нулевое состояние триггеры устанавливаются импульсом сброса на нулевом уровне. Триггеры $Тг_3$ и $Тг_4$ взаимно блокируют друг друга: вход K триггера $Тг_3$ закрыт низким уровнем с выхода $\bar{Q}$ триггера $Тг_4$; вход J триггера $Тг_4$ закрыт низким уровнем с выхода $\bar{Q}$ триггера $Тг_3$. При поступлении входных сигналов происходит последовательное переключение триггеров.

На рис. 25 приведены временные диаграммы процессов в схеме делителя. Триггеры $Тг_1$ и $Тг_2$ переключаются, как в обычном двоичном счетчике. По четвертому импульсу триггеры $Тг_1$ и $Тг_2$ переходят в состояние 0, $Тг_3$ — в состояние 1. После переключения триггера $Тг_3$ снимается запрет с входа J триггера $Тг_4$. По шестому импульсу триггер $Тг_1$ переходит в состояние 0, $Тг_2$ — в состояние 1. Восьмой импульс переключает триггеры $Тг_1$ и $Тг_2$ в состояние 0, $Тг_4$ — в состояние 1. Теперь снимается запрет с входа K триггера $Тг_3$. Десятый импульс переключает триггер $Тг_1$ в состояние 0, $Тг_2$ — в состояние 1. Двенадцатый импульс устанавливает все четыре триггера в исходное состояние. Так как описываемый делитель предназначен для запуска формирователя строб-импульса, то с его выходов должны сниматься сигналы, формирующие фронт и срез строб-импульса. Первый из них (опорный) снимается с выхода $\bar{Q}$ триг-

гера $Tг_1$. С целью развязывания выхода триггера $Tг_1$ от схемы совпадения коллекторная нагрузка соответствующего транзистора составлена из двух резисторов. С точки их соединения снимается импульс, формирующий фронт строб-импульса. Интервальный импульс снимается с выхода схемы совпадения $D3$. Схема $D3$ выполнена на диодах $Д_1$—$Д_7$. Переключатель B_1 коммутирует выходы триггеров на входы схемы совпадения: в соответствии с выбранным коэффициентом деления N на выходе схемы $D3$ выделяется импульс положительной полярности. Рассмотрим, как осуществляется формирование импульса на выходе схемы $D3$ при коэффициенте $N=5$. В этом случае роль входов схемы совпадения выполняют диоды $Д_1$, $Д_4$ и $Д_6$. Эти диоды подключены к выходам Q триггеров $Tг_1$ и $Tг_3$ и выходу $\bar{Q}$ триггера $Tг_2$, на которых в результате действия пятого импульса устанавливается потенциал —12 В. При поступ-

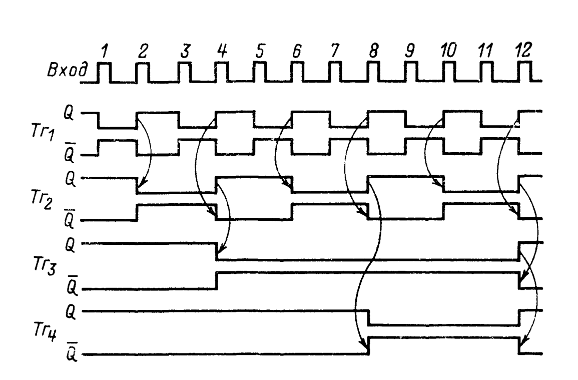


Рис. 25. Временные диаграммы процессов в делителе с коэффициентом N.

лении шестого импульса триггеры $Tг_1$ и $Tг_2$ меняют свое состояние; перепад напряжения 1—0, возникающий при этом на выходе схемы $D3$, используется в качестве интервального импульса. Таким образом, полученный интервал T_0 определяется выбранным коэффициентом N. Пользуясь приведенной выше временной диаграммой, можно проанализировать состояния триггеров и работу схемы совпадения $D3$ для остальных коэффициентов. Описанный делитель частоты применен в частотомере A.1336 («Рошар», Франция). Схема реализована на транзисторах 2N1305 (структуры *p-n-p*) и диодах OA95.

2.6. СХЕМЫ АВТОМАТИЧЕСКОГО ПЕРЕКЛЮЧЕНИЯ ПРЕДЕЛОВ ИЗМЕРЕНИЙ

У большинства современных цифровых приборов выбор необходимого предела измерения осуществляется вручную. При этом для сокращения времени измерения необходимо заранее знать порядок измеряемой величины. Процесс измерения существенно упрощается при введении в схему прибора автоматического коммутатора пределов измерения.

Цифровые частотомеры с автоматической коммутацией пределов измерений могут быть разделены на две группы. К одной из них относятся приборы, цикл работы которых составляет два этапа — предварительный выбор необходимого предела и измерение. Эта группа приборов не позволяет существенно сократить время измерения. Другую группу составляют приборы с одновременным выбором предела. Ниже рассматривается работа цифрового частотомера, у которого выбор предела осуществляется непосредственно в процессе измерения.

Принцип действия автоматического коммутатора пределов заключается в подсчете числа периодов N измеряемой частоты f_x в течение времени выбора предела $T_{выб}$. Далее полученное число сравнивается с предельными числами n_i, выбранными для каждого из пределов, и в зависимости от результата сравнения устанавливается образцовый интервал T_0, соответствующий необходимому пределу измерения [1]. Число импульсов N, набранное счетчиком за время $T_{выб}$, сравнивается с числом n_i для каждого предела. При этом выбирается предел измерения, для которого разность $n_i—N$ положительна и минимальна.

Структурную схему управления прибором (рис. 26), имеющим три предела измерения, составляют: входное формирующее устройство *Ф*, счетчик импульсов *Сч*, генератор образцовой частоты *Г*, делители частоты *ДЧ*, триггеры *D3.1*, *D5.1*, *D9.1*, *D10.1*, логические схемы И (*D2.1*, *D11.1—D13.1*, *D14.1*), логические схемы ИЛИ (*D4.1*, *D8.1*), схемы сравнения (*D6.1*, *D7.1*), схема задержки *З* и ключи $Кл_1$—$Кл_3$. Синусоидальные колебания или импульсные сигналы, частота следования которых f_x подлежит измерению, подаются на вход формирователя *Ф*. С выхода последнего импульсы прямоугольной формы поступают на вход схемы *D2.1*, выполняющей роль селектора, и далее на счетчик *Сч*.

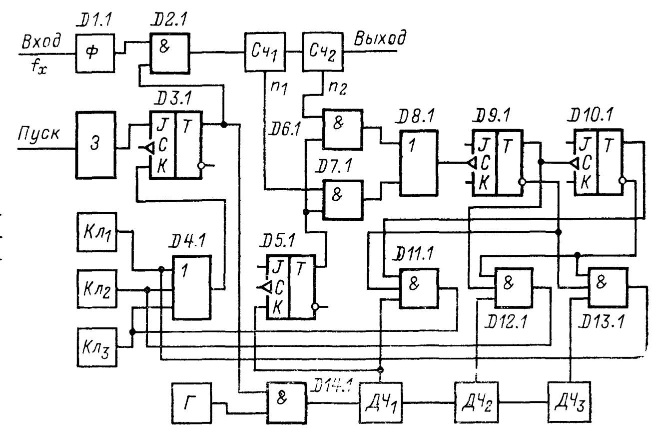


Рис. 26. Структурная схема частотомера с автоматическим переключением пределов измерений.

Триггер *D3.1* работает в качестве формирователя строб-импульса, длительность которого соответствует выбранному образцовому интервалу T_0. Триггеры *D9.1* и *D10.1* образуют счетчик пределов. В зависимости от состояния этого счетчика будет открыта одна из схем совпадения — *D11.1*, *D12.1* или *D13.1* и будет включен соответствующий предел измерения. Триггер *D5.1* управляет работой схем сравнения *D6.1*, *D7.1*. Так как счетчик импульсов задает предельные числа для первого n_1 и второго n_2 пределов, то для выделения управляющих сигналов и передачи их на счетчик пределов входы схем сравнения *D6.1*, *D7.1* подключены к выходам соответствующих разрядов счетчика *Сч*, а выходы схем *D6.1*, *D7.1* — через схему ИЛИ (*D8.1*) к счетчику пределов. С помощью схемы совпадения *D14.1* обеспечивается синхронность работы счетчика *Сч* и делителя частоты T_{03}. По сигналу ПУСК производится общий сброс схемы и через время задержки, определяемой схемой *З*, триггер *D3.1* переключится в единичное состояние. При этом открываются схемы *D2.1* и *D14.1*. Счетчик *Сч* начинает подсчитывать число периодов измеряемой частоты f_x, а импульсы образцовой частоты f_0 поступают на блок делителей частоты *ДЧ*. Частоты f_{01}—f_{03}, периоды которых задают образцовые интервалы T_{01}—T_{03}, снимаются с выходов соответствующих делителей частоты *ДЧ* и подводятся к схемам *D11.1—D13.1*. Схемы сравнения *D6.1*, *D7.1* открыты напряжением с выхода *Q* триггера *D5.1* [4].

Время, в течение которого происходит выбор пределов, ограничивается образцовым интервалом T_{03}. Выходной импульс делителя частоты T_{03}, определяющий окончание соответствующего интервала, переключает триггер *D5.1* из исходного единичного состояния в нулевое; низкий уровень с выхода *Q* триггера *D5.1* закрывает схемы *D6.1*, *D7.1*. Если число *N*, набранное счетчиком *Сч* за время T_{03}, окажется меньше предельного для первого предела, то на вход схемы *D7.1* сигнал не поступит и счетчик пределов останется в исходном состоянии 00, соответствующем первому пределу. Выходными уровнями триггеров *D9.1* и *D10.1* схемы совпадения *D11.1* и *D12.1* закрыты, *D13.1* подготовлена к работе. Импульс с выхода делителя частоты T_{01}, пройдя через схемы

D13.1 и *D4.1*, поступит на вход *К* триггера *D3.1* и вернет его в исходное нулевое состояние. Схемы *D2.1* и *D14.1* закрываются, прекращается счет периодов частоты f_x, делители частоты *ДЧ* отключаются от генератора *Г*. Ключ $Кл_3$ включает децимальную точку, обозначающую первый предел измерения, ключи $Кл_1$ и $Кл_2$ будут закрыты.

Включение второго предела измерения осуществляется следующим образом. Если число импульсов *N*, зафиксированных счетчиком *Сч* за время $T_{выб}$, превысит n_1, то на вход схемы сравнения *D7.1* поступит импульс, который пройдя схему *D8.1*, установит состояние счетчика пределов 10. Теперь схемы совпадения, коммутирующие пределы, перейдут в следующие состояния: *D11.1* и *D13.1* закрыты, *D12.1* открыта. Выходной импульс делителя частоты T_{02} через схемы *D12.1* и *D4.1* устанавливает нулевое состояние триггера *D3.1*. Схемы *D2.1* и *D14.1* закрываются. Ключ $Кл_2$ включит соответствующую дециметровую точку, ключи $Кл_1$ и $Кл_3$ закрываются.

Переход на третий предел измерения произойдет в том случае, если число *N*, набранное счетчиком за время $T_{выб}$, превысит предельное число n_2. При этом на выходах схем сравнения *D6.1* и *D7.1* появятся импульсы, которые установят счетчик пределов в состояние 01, соответствующее третьему пределу измерения. В этом случае к работе будет подготовлена схема совпадения *D11.1*, схемы *D12.1* и *D13.1* будут закрыты; выходной импульс делителя частоты T_{03}, пройдя через схемы *D11.1* и *D4.1*, переключит триггер *D3.1* в нулевое состояние. Схемы *D2.1* и *D14.1* закрываются. Ключ $Кл_1$ будет открыт, ключи $Кл_2$ и $Кл_3$ закрыты.

Таким образом, в частотомере осуществляется автоматический выбор необходимого предела за фиксированный интервал времени, в данном случае T_{03}.

Автоматическая коммутация пределов измерений в цифровом вольтметре позволяет осуществлять непрерывный контроль изменяющегося напряжения U_x, подводимого к его входу. На рис. 27 приведена схема блока автоматической коммутации пределов измерения, входящего в цифровой вольтметр типа А-1335 (см. рис. 12). Блок работает с предварительным выбором предела. В течение одного измерительного цикла осуществляется выбор предела, в течение последующего цикла производится измерение. Для предотвращения перегрузки схемы сравнения напряжение U_x приводится к номинальному уровню 5 В, при этом обеспечиваются условия для числового представления U_x на четырехразрядном счетчике. Для расширения пределов измерения напряжения U_x используется входной делитель с постоянным входным сопротивлением.

Входной делитель представляет собой цепь последовательно соединенных резисторов. На пределах 50 и 500 В происходит соответственно десятикратное (относительно предыдущего предела) деление напряжения, подведенного к входу [11]. Включение соответствующего предела измерения может производиться вручную или автоматически. В последнем случае необходимый предел устанавливается в соответствии с напряжением U_x. Так как срабатывание схемы автоматического коммутатора происходит при наличии перегрузки счетчика, то включение пределов осуществляется в следующем порядке: вначале включается наиболее чувствительный предел —5 В, затем по мере необходимости предел 50 В и далее — 500 В. На каждом из пределов целая часть числа отделяется соответствующей децимальной точкой (запятой), например 5.000; 50.00 или 500.0 В. В соответствии с количеством пределов в блок входят три коммутирующих каскада, выполненных на транзисторах T_3, T_7 и T_{10}. С помощью этих каскадов производится подключение входа компаратора K_2 к входному делителю в точках, соответствующих установленным пределам (*а* — к выходу схемы ИЛИ и выходам компараторов, *б* — к выходу пересчетного устройства четвертого разряда).

Коммутацию пределов производят электромеханические реле P_1—P_3, включенные в коллекторные цепи транзисторов T_3, T_7 и T_{10}. С целью повышения быстродействия реле (при размыкании) их обмотки шунтированы диодами $Д_1$, $Д_3$ и $Д_5$. Для управления коммутирующими каскадами в схему блока введено переключающее устройство с тремя устойчивыми состояниями, выполненное на транзисторах T_2, T_6 и T_9. Коллекторные и базовые цепи этих транзисторов соединены между собой таким образом, что переход одного из них в закрытое состояние приводит к открыванию остальных. Коллекторы транзисторов T_2, T_6 и T_9 соединены

соответственно с базами транзисторов T_3, T_7 и T_{10} при помощи резисторов R_4, R_{19} и R_{25}. Например, если транзистор T_2 открыт, то транзистор T_3 закрывается напряжением +12 В через резистор R_5 (сопротивлением 33 кОм). Если же транзистор T_2 закрыт, то потенциал —12 В с его коллектора через резистор R_4 сопротивлением 6,8 кОм открывает транзистор T_3. Диоды $Д_2$, $Д_4$, $Д_6$ и $Д_7$

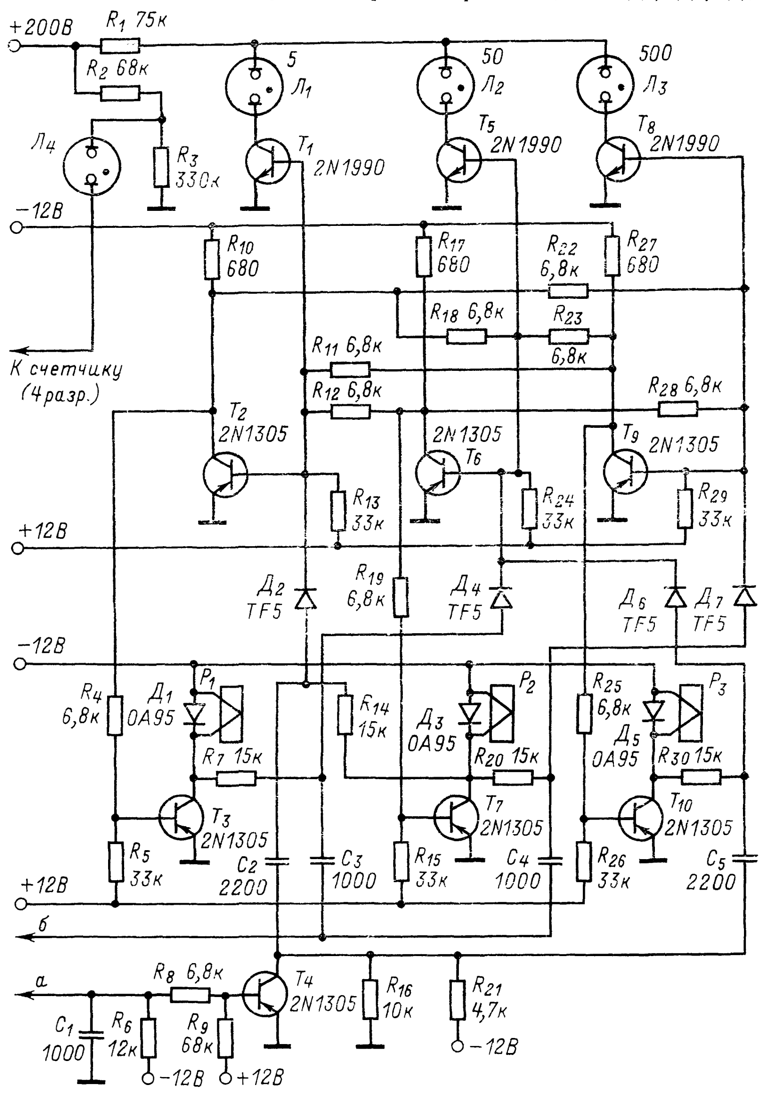


Рис. 27. Принципиальная схема блока автоматической коммутации пределов в цифровом вольтметре.

совместно с резисторами R_7, R_{14}, R_{20} и R_{30} и конденсаторами C_2—C_5 образуют импульсно-потенциальные схемы совпадения, с помощью которых обеспечивается очередность включения пределов измерения.

Работа схемы автоматического коммутатора пределов осуществляется следующим образом. Допустим, что в момент включения прибора транзисторы T_2

и T_6 окажутся открыты, а T_9 закрыт. Отрицательный потенциал с коллектора последнего через резистор R_{25} откроет транзистор T_{10}. При этом включится реле P_3 и соединит входной делитель с компаратором K_2. Прибор подготовлен к работе на пределе 500 В. При этом состояние диодов, входящих в схемы совпадения, будет следующее: диоды $Д_2$ и $Д_7$ закрыты напряжением —12 В с коллектора транзистора T_7, диод $Д_4$ закрыт соответствующим напряжением с коллектора транзистора T_3, диод $Д_6$ открыт, так что его анод соединен с коллектором открытого транзистора T_{10}.

При помощи усилительного каскада на транзисторе T_4 производится включение более чувствительных пределов, т. е. после предела 500 В включается предел 50 В и т. д. В начале цикла измерения импульс СБРОС закрывает транзистор T_4 — точка a (общая для резисторов R_6 и R_8) соединяется с корпусом через диоды $Д_6$ и $Д_8$ в схемах компараторов (см. рис. 12). В таком состоянии транзистор T_4 находится в течение всего времени измерения. Сигнал СТОП (окончание счета), возникающий на выходе порогового устройства одного из компараторов, восстанавливает отрицательный потенциал на базе транзистора T_4, последний открывается, импульс с его выхода проходит через конденсатор C_2 или C_5 и подготовленный диод ($Д_2$ или $Д_6$) и производит включение предела 5 В или 50 В. Логический 0, возникающий на выходе $\bar{Q}$ триггера $Тг_4$ декады третьего разряда и на выходе схемы ИЛИ пересчетного устройства четвертого разряда, при прохождении импульсов через эти устройства поступает на вход транзистора T_4 и блокирует его. В результате происходит фиксирование включенного предела.

Допустим, что напряжение, измеряемое на включенном ранее пределе 500 В, уменьшилось до 50 В. Сигналом СТОП снимается блокировка входа транзистора T_4, последний открывается и его выходной импульс проходит через конденсатор C_5 и подготовленный диод $Д_6$ и закрывает транзистор T_6. При этом открывается транзистор T_7 и реле P_2 включает предел 50 В. Импульс СБРОС в начале следующего цикла измерения закрывает транзистор T_4, а нулевой уровень с выхода схемы ИЛИ четвертого разряда поддерживает это состояние при работе на установленном пределе. Измеряемое напряжение будет представлено на отсчетном устройстве прибора в виде числа 50.00. После включения предела 50 В с диодов $Д_2$ и $Д_7$ снимается запрет, диоды $Д_4$ и $Д_6$ закрываются.

При дальнейшем уменьшении напряжения U_x до значения 5 В (на пределе 50 В) прекращается счет импульсов в четвертом разряде счетчика. В результате снимается блокировка транзистора T_4 и последний (под действием импульса СТОП) вновь открывается. Импульс с выхода транзистора T_4, пройдя через конденсатор C_2 и диод $Д_2$, закроет транзистор T_2 и откроет транзистор T_3. Включается предел 5 В. В подготовленное состояние перейдет диод $Д_4$, диоды $Д_2$, $Д_6$ и $Д_7$ закрываются. Результат измерения будет представлен числом 5.000.

Повышение напряжения U_x относительно 5 В приведет к перегрузке счетчика, признаком которой служит появление импульса переполнения на выходе четвертого разряда. Нулевой уровень с выхода схемы ИЛИ четвертого разряда закрывает транзистор T_4, а положительный фронт импульса переполнения через конденсатор C_3 и диод $Д_4$ закроет транзистор T_6. Вновь включается предел 50 В. Одновременно с этим импульс переполнения с уровнем логического 0 подводится через диоды $Д_7$ и $Д_9$ (см. рис. 12) к входам пороговых устройств компараторов. В случае измерения напряжения U_x отрицательной полярности импульс переполнения произведет переключение порогового устройства $Тг_1$ компаратора на транзисторах T_5—T_7 (см. рис. 12). При положительной полярности напряжения U_x переключится пороговое устройство $Тг_2$ компаратора на T_1—T_3. В обоих случаях будет сформирован импульс отрицательной полярности СТОП. Если и после перехода на предел 50 В будут иметь место признаки перегрузки, то теперь импульс переполнения пройдет через конденсатор C_4 и диод $Д_7$ на базу транзистора T_9 и закроет его; произойдет включение предела 500 В. Таким образом, при переходе на менее чувствительный предел управляющими сигналами будут импульсы переполнения счетчика.

Роль децимальных точек выполняют неоновые индикаторные лампочки $Л_1$—$Л_3$. Включение соответствующих лампочек производят высоковольтные транзисторы T_1, T_5 и T_8, базы которых соответственно соединены с базами

транзисторов T_2, T_6 и T_9. Например, на пределе 500 В индикатором включения предела служит лампочка $Л_3$. Один из ее электродов соединен с коллектором транзистора T_8. Ко второму электроду через ограничивающий резистор R_1 сопротивлением 75 кОм подводится напряжение +200 В. Положительный потенциал базы транзистора T_9 открывает транзистор T_8. В результате понижения потенциала первого электрода $Л_3$ последняя зажигается.

В заключение рассмотрим работу схемы ИЛИ в четвертом разряде и выделение импульса переполнения. В четвертом разряде счетчика вольтметра используется устройство пересчета на шесть. Схема устройства (рис. 28,*а*) выполнена на трех триггерах. Триггеры $Тг_1$ и $Тг_2$ включены по счетному входу,

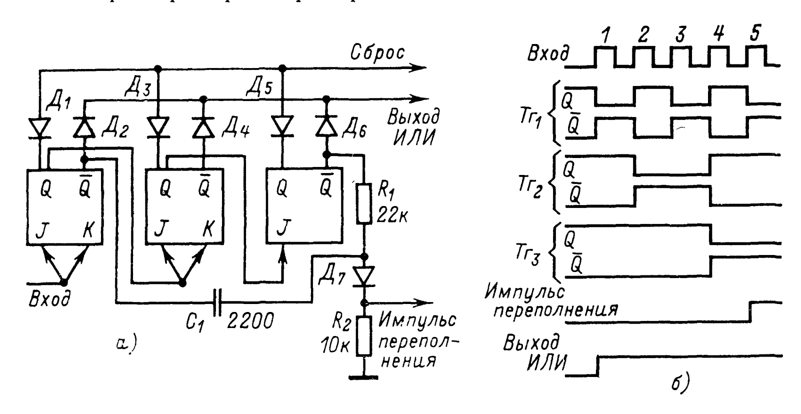


Рис. 28. Устройство пересчета на шесть.
а — структурная схема; *б* — временные диаграммы.

выход Q триггера $Тг_1$ соединен со счетным входом триггера $Тг_2$, а соответствующий выход триггера $Тг_2$ — с единичным входом триггера $Тг_3$. Импульс СБРОС подают на выходы Q всех трех триггеров через диоды $Д_1$, $Д_3$ и $Д_5$. Схема ИЛИ выполнена на диодах $Д_2$, $Д_4$ и $Д_6$, подключенных к выходам $\bar{Q}$ триггеров $Тг_1$—$Тг_3$. При переключении триггеров устройства под действием входных импульсов (с 1-го по 5-й импульс) на выходе схемы ИЛИ устанавливается нулевой уровень. К выходу $\bar{Q}$ триггера $Тг_3$ подключена цепь, состоящая из последовательно соединенных резисторов R_1, диода $Д_7$ и резистора R_2. К аноду диода $Д_7$ через конденсатор C_1 подключен выход $\bar{Q}$ триггера $Тг_1$. До поступления четвертого импульса триггер $Тг_3$ находится в нулевом состоянии и диод $Д_7$ закрыт отрицательным напряжением с выхода $\bar{Q}$ этого же триггера. Четвертый импульс переключает триггер $Тг_3$ в единичное состояние, с диода $Д_7$ снимается запрет и пятый импульс проходит через диод $Д_7$ на выход пересчетного устройства в виде импульса переполнения счетчика. Временна́я диаграмма работы схемы рис. 22,*а* показана на рис. 28,*б*.

2.7. ЦИФРОВОЙ МУЛЬТИМЕТР С АВТОМАТИЧЕСКИМ ВЫБОРОМ ПРЕДЕЛА ИЗМЕРЕНИЙ

Описываемый ниже автоматический цифровой мультиметр выполнен на интегральных микросхемах, в число которых входят БИС S190, микросхемы со средним уровнем интеграции CD4054, CD4056, операционные усилители и аналоговые ключи. Прибор предназначен для измерения постоянных напряжений в пределах от +0,5500 до 550.0 В с разрешающей способностью 0,1 мВ (при входном сопротивлении 10 МОм), переменных напряжений от 0.5500 до 550.0 В (при входном сопротивлении 90 кОм), постоянного тока от 0.5500 до 550.0 мА с разрешающей способностью 0,1 мкА, переменного тока от 0.5500 до 550.0 мА и сопротивлений от 0.5500 до 550.0 кОм (с ручным переключением предел расширяется до 5.500 МОм). Измерение переменных напряжений и токов производится в диапазоне частот от 10 Гц до 20 кГц с погрешностью ±1%±1 мл.

разряда; погрешность при измерении постоянного напряжения составляет $\pm 0{,}2\% \pm 1$ мл. разр.; постоянного тока и сопротивлений $\pm 0{,}5\% \pm 1$ мл. разр.

Прибор имеет один вход, общий для всех измерений. Переключение прибора на измерение *U*, *I* или *R* производится ручным переключателем. Измерение каждой из этих величин осуществляется на четырех пределах (с автоматическим переключением); пределы измерений установлены следующие: 0—0,5; 0,5—5; 5—50; 50—500. Устройство индикации выполнено в виде семисегментных индикаторов на жидких кристаллах; максимальные показания счетчика — 550.0; быстродействие — три измерения в секунду. Перегрузка прибора на предельном диапазоне измерения, например при измерении сопротивления и разомкнутом входе, автоматически индицируется миганием результата с частотой примерно 3 Гц.

Структурную схему прибора (рис. 29) составляют следующие блоки: *1* — входной делитель напряжения; *2* — преобразователь сопротивления в напряжение; *3* — преобразователь тока в напряжение; *4* — источник двухполярного опорного напряжения; *5* — блок реле выбора предела измерения; *6* — дешифратор в семисегментный код; *7* — блок управления и цифровой автоматики (БИС S190); *8* — буферные каскады на комплементарных МОП-ИС; *9* — транзисторные ключи управления индикатором; *10* — индикатор; *11* — интегратор; *12* — буферный усилитель; *13* — компаратор; *14* — стабилизированный блок питания.

Временная последовательность измерительного процесса определяется блоком управления и цифровой автоматики. Блок управления выполняет следующие функции: формирует цифровой код, соответствующий значению входного напряжения, сигналы управления индикатором автоматического выбора пределов, полярности и индикации перегрузки, генерирует сигналы управления АЦП с двухтактным интегрированием и коррекции дрейфа нуля.

Структурная схема БИС S190 представлена на рис. 30. В нее входят: *1* — формирователи сигналов, управляющих индикацией предела (положением запятой); *2* — логическое устройство управления коммутатором (мультиплексором); *3* — генератор 1 Гц—10 кГц; *4* — тактовый генератор 10 Гц—100 кГц; *5* — логическая схема для определения и индикации полярности; *6* — формирователи сигналов управления индикатором; *7* — мультиплексор; *8* — запоминающее устройство; *9* — четырехразрядный счетчик; *10* — трехразрядный реверсивный счетчик. Частота выходных сигналов генератора *4* устанавливается с помощью *RC*-цепочки. Счетчик *9* заполняется импульсами генератора *4*. При подаче на вход *К* строб-импульса информация счетчика переписывается в запоминающее устройство *8*. Через мультиплексор и выходные формирователи эта информация поступает на выходы *А—Г* микросхемы и используется для управления индикатором. С выходов *Е—И* снимаются сигналы для управления индикацией предела, т. е. положением децимальной точки. С выхода *Л* снимается сигнал для управления индикатором полярности.

В аналоговой части прибора основным узлом является аналого-цифровой преобразователь (АЦП). Схему АЦП составляют интегратор, усилитель-ограничитель, преобразующий пилообразное напряжение интегратора в импульсный сигнал прямоугольной формы, и схема сравнения, выходной сигнал которой изменяется скачком при каждом переходе через нуль выходного напряжения интегратора.

Все каскады АЦП выполнены на операционных усилителях. В работе АЦП используется метод двухтактного интегрирования, обеспечивающий достаточно высокую точность и помехоустойчивость. Цикл измерений в описываемом приборе состоит из двух тактов и фазы коррекции дрейфа нуля. На рис. 31 приведены временные диаграммы процессов, происходящих в АЦП при измерении постоянных напряжений U_x отрицательной и положительной полярности. Для подавления наиболее распространенных помех частотой 50 Гц длительность первого такта интегрирования установлена 100 мс. Максимальная емкость счетчика равна 10 000 импульсов. К началу очередного цикла измерения в счетчике записано число 7000. В начале первого такта на выходе *М* ИМС S190 формируется потенциал логической 1, замыкающий ключ $Кл_1$. При этом на вход интегратора подается постоянное измеряемое напряжение U_x (в примере рис. 31 — сначала отрицательной полярности); счетчик *9* начинает заполняться импульсами генератора *4*. В начале первого такта конденсатор $C_и$ разряжен и напряжение на выходе интегратора $U_и=0$. Под действием напряжения U_x проис-

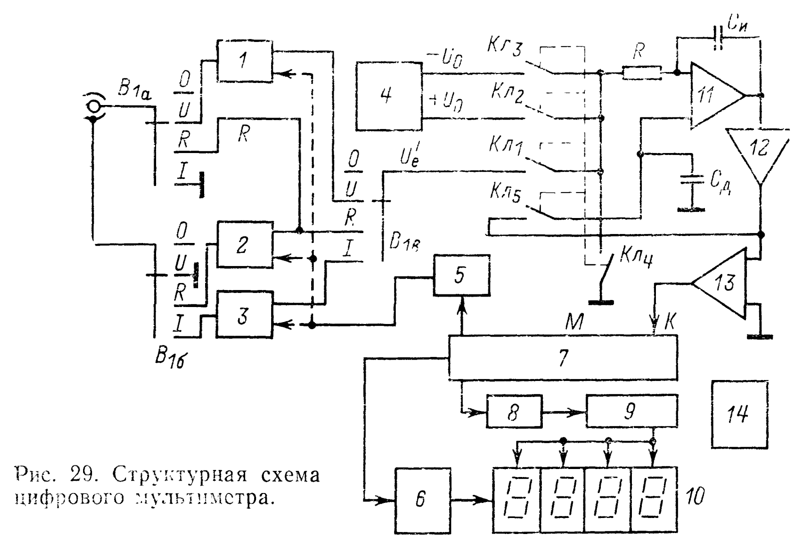


Рис. 29. Структурная схема цифрового мультиметра.

ходит заряд конденсатора $C_и$, поэтому в момент окончания первого такта напряжение на выходе интегратора будет равно:

$$U_и = (T/RC_и)\,U_x.$$

К этому же времени на счетчик поступит 3000 импульсов. В момент перехода счетчика из состояния 9999 в 0000 сигнал с выхода схемы сравнения АЦП, соответствующий полярности измеряемого напряжения U_x, запоминается в логической схеме 8 (вход *К* ИМС S190).

Потенциал на выходе *М* становится равным нулю и ключ $Кл_1$ отключает напряжение U_x от интегратора. Сигнал с выхода *П* логической схемы 8 (ИМС S190) открывает ключ $Кл_2$, подключающий на вход интегратора опорное напряжение U_0 положительной полярности (т. е. полярности, обратной напряжению U_x). Начинается второй такт измерения, во время которого происходит разряд конденсатора $C_и$ интегратора до нулевого уровня. Как только выходное напряжение интегратора $U_и$ становится равным нулю, срабатывает схема сравнения, напряжение на входе *К* становится равным логическому нулю, на выходе *О* формируется сигнал с уровнем логической 1 и поступление импульсов на счетчик прекращается. Одновременно в логической схеме 8 формируется строб-импульс (рис. 31), переписывающий состояние счетчика в запоминающее устройство; ключ $Кл_3$ замыкается. При этом на вход счетчика подается нулевой уровень, вход интегратора подключается к корпусу через ключ $Кл_4$ и начинается фаза коррекции дрейфа нуля.

Интервал *T* (длительность первого такта) определяется числом импульсов $N=3000$. За время t_x (длительность второго такта) счетчик заполнится до значения *n*, поэтому

$$\frac{t_x}{T} = \frac{U_x}{U_0}.$$

Так как частота импульсов генератора 4 стабилизирована и величины *N* и U_0 постоянны, то количество импульсов *n*, поступивших на счетчик к концу второго такта, пропорционально напряжению U_x, т. е. $n = \frac{N}{U_0}U_x$. Отношение N/U_0 определяет коэффициент пропорциональности между этими величинами и является числом постоянным. Поэтому, заменив его *K*, получим $n=KU_x$, откуда $U_x=n/K$. Для представления коэффициента *K* в виде целого числа значение напряжения U_0 выбрано равным $\pm 0{,}3$ В. Так как БИС S190 рассчитана на $N=3000$, то в данном случае $K=3000/0{,}3=10\,000$. Максимальное входное

напряжение интегратора равно 0,6 В, что соответствует цифровому коду 6000

По окончании цикла измерения вся схема переходит в фазу автоматической коррекции дрейфа нуля интегратора *11* и усилителя *12* (см. рис. 29). Конденсатор $C_д$ запоминает напряжение дрейфа интегратора и усилителя. Во время измерений это напряжение, зафиксированное на конденсаторе $C_д$, продол-

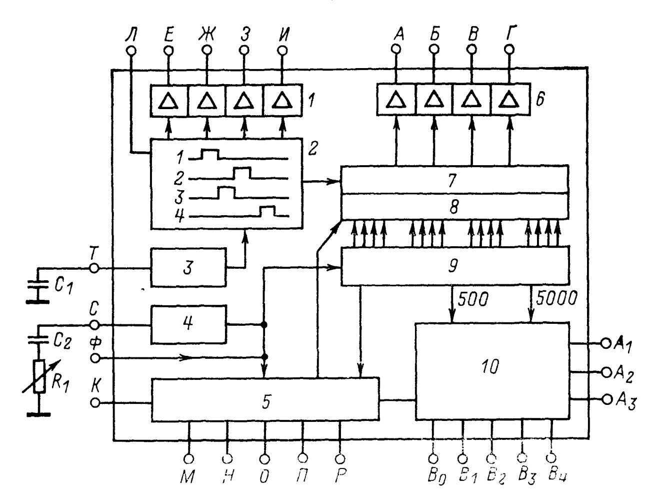


Рис. 30. Структурная схема БИС S190.

жает подаваться на неинвертирующий вход интегратора. Корректирующий конденсатор в фазе коррекции заряжается или разряжается до тех пор, пока выходное напряжение интегратора $U_и$ не станет равным нулю. Во время первого и второго тактов интегрирования напряжение на конденсаторе $C_д$ остается постоянным и компенсирует дрейф нуля аналоговых узлов прибора. Выше было отмечено, что длительность второго такта определяется значением измеряемого напряжения U_x.

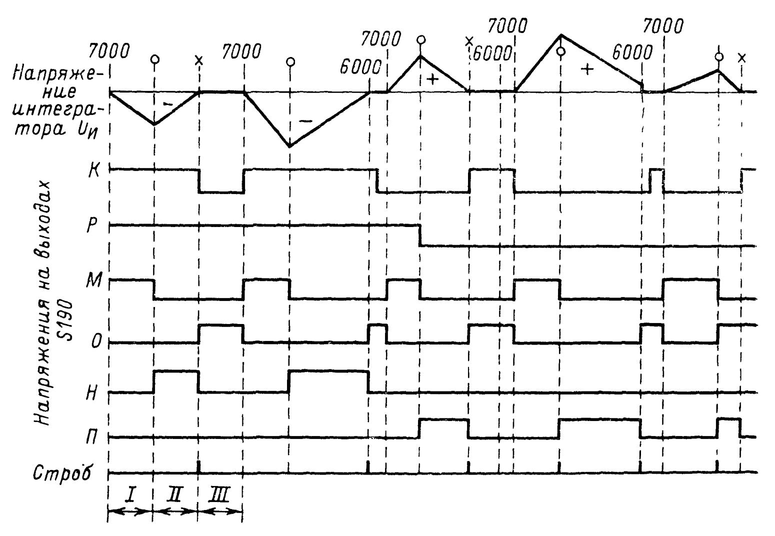


Рис. 31. Временные диаграммы процессов в АЦП.

Второй цикл измерения на рис. 31 соответствует максимальному отрицательному напряжению U_x, а третий — некоему положительному значению U_x. Во втором также интегрирования при наличии перегрузки по входу (четвертый цикл на рис. 31) конденсатор интегратора не успевает полностью разрядиться, поэтому, как только на счетчик поступит 6000 импульсов (независимо от состояния схемы сравнения), начинается фаза коррекции дрейфа нуля. При этом обеспечивается исходное состояние интегратора к началу следующего цикла измерения, а счетчик устанавливается в состояние, соответствующее поступлению 7000 импульсов. Если индицируемый код $n \geqslant 5500$ или $n < 500$, то происходит автоматическое переключение предела измерений. При $n \geqslant 5500$ число, записанное в реверсивном счетчике *10*, увеличивается на 1, а при $n < 500$ — уменьшается на 1.

Блок автоматического выбора предела измерений управляется по входам A_1—A_3. Переключение пределов измерений осуществляется с помощью электромеханических реле. В соответствии с количеством пределов измерений в приборе применены реле P_1—P_4. По числу видов измеряемых величин в каждом реле содержится по четыре группы контактов. Обмотки реле включены в коллекторные цепи ключевых транзисторов, входящих в транзисторную матрицу типа TCA871. Переключение пределов измерений осуществляется при изменении состояния выходов B_0—B_3 ИМС S190. При этом происходит срабатывание соответствующего реле. Применение реле вместо бесконтактных полупроводниковых ключей вызвано, во-первых, необходимостью коммутировать значительные токи — до 0,55 А; во-вторых, большой разброс остаточных параметров ключей вносит погрешность при измерении малых сопротивлений и изменяет коэффициент деления входного делителя.

В приборе применен четырехразрядный индикатор на жидких кристаллах (ЖК) типа FAN41310R. Так как (ЖК) индикаторы не могут работать в мультиплексном режиме, то перед каждым разрядом индикатора включается комплементарная интегральная МОП-схема типа CD4056, представляющая собой дешифратор, совмещенный с запоминающим устройством. Переключение децимальных точек осуществляет ИМС типа CD4054. При измерении постоянного напряжения индикация полярности производится с помощью двух светодиодов с разным цветом свечения: отрицательная полярность отмечается красным свечением (светодиод типа CQY26), положительная — зеленым (светодиод типа CQY28). Включение светодиодов производят ключевые транзисторы BC309 и BC237 (по сигналу на выходе *P* ИМС S190).

Для уменьшения тока, потребляемого от входного делителя, и уменьшения разряда запоминающего конденсатора $C_д$ (во время первого и второго тактов преобразования) во входную цепь АЦП и в цепь коррекции дрейфа включены преобразователи входного сопротивления. Каждый из преобразователей состоит из истокового повторителя на полевом транзисторе типа IMF6485 и усилительного каскада на биполярном транзисторе типа BC309.

Постоянная времени интегрирования выбрана такой, чтобы за время первого такта интегрирования (100 мс) операционный усилитель не вышел из линейного режима преобразования. Максимальное напряжение на выходе интегратора равно

$$U_и = \frac{100}{68 \cdot 0,22} \cdot 0,6 = 4\,\text{В}.$$

Здесь T — в миллисекундах, R — в килоомах, C — в микрофарадах, U — в вольтах.

Точность прибора определяется стабильностью опорного напряжения U_0 (±300 мВ). Источник напряжения U_0 (1—6,4 В) выполнен на операционном усилителе TAA761A и стабилитроне 1N4583. Ток через стабилитрон задается резистором R сопротивлением 47 кОм. При этом обеспечивается минимальный температурный коэффициент напряжения стабилитрона (±0,001%). С помощью делителя опорное напряжение уменьшено до +300 мВ. Для получения двухполярного напряжения U_0 включены два операционных усилителя типа TAA761A. Оба усилителя имеют коэффициент передачи, равный единице. Установка опорного напряжения (обеих полярностей) производится с помощью потенциометров

Преобразователь сопротивления в напряжение выполнен на операционном усилителе типа TCA335A с отрицательной обратной связью Измеряемое сопротивление R_x включается в цепь обратной связи При измерении R_x в качестве опорного используется стабилизированное напряжение —1 В

При измерении переменных напряжений и токов используется точный измерительный выпрямитель, выполненный на операционных усилителях типа TAA761A Применение операционных усилителей существенно уменьшает погрешность преобразования и компенсирует неидеальность характеристик диодов в области малых напряжений Преобразователь тока в напряжение выполнен на операционном усилителе TAA761A, на входе которого включен шунт Измеряемый ток протекает по шунту и создает на нем падение напряжения U_R С помощью резистора R=10 кОм это напряжение с номинальным уровнем 55 мВ подается на инвертирующий вход ОУ

Блок питания, являющийся источником стабилизированного напряжения ±6 В, выполнен на двух интегральных стабилизаторах напряжения типа TDB7806

В качестве аналоговых ключей $Кл_1$—$Кл_5$, предназначенных для подключения ко входу интегратора соответствующих сигналов, используются ИМС типа CD4066RCA

2.8. ПРЕОБРАЗОВАТЕЛЬ ТОК — НАПРЯЖЕНИЕ — ЧАСТОТА

Преобразователь ток — напряжение — частота (ТНЧ) предназначен для измерения постоянного тока в диапазоне от 0,1 мкА до 1 А Пределы измерения 1, 10, 100 и 1000 мА Основная погрешность измерений не превышает 0,1% В работе преобразователя использован частотно-импульсный метод, который заключается в следующем При измерении тока I_x на образцовом резисторе входного шунта создается падение напряжения U_x, пропорциональное измеряемому току Далее полученное напряжение преобразуется в пропорциональное значение частоты с последующим измерением средней частоты за определенный интервал времени Отличительной особенностью описываемого преобразователя является измерение двухполярного сигнала (с автоматическим определением полярности); структура преобразователя обеспечивает нулевое значение частоты выходных сигналов при входном токе $I_x=0$ Отсчет результата измерения производится по индикатору цифрового частотомера При времени измерения 1 с предельное значение измеряемой величины будет представлено четырехразрядным числом, при 0,1 с — трехразрядным Выбор пределов измерения производится вручную

Структурную схему преобразователя (рис 32,*а*) составляют *1* — входной шунт, *2* — усилитель, *7* — определитель и индикатор полярности, *8* — фазоинвертор, узлы *3*—*6*, *9*—*11* и делитель R_1R_2 входят в состав преобразователя напряжения в частоту Образцовые резисторы R_6—R_9 входного шунта (рис 32,*б*) подобраны с таким расчетом, чтобы падение напряжения на них (при предельном значении измеряемого тока) составляло 100 мВ Усилитель A_1, выполненный на операционном усилителе по неинвертирующей схеме, имеет коэффициент усиления, равный пяти Диоды $Д_1$, $Д_2$ защищают вход усилителя от перегрузок [8]

При измерении постоянных напряжений низкого уровня (0—10—100 мВ) наиболее высокие значения точности, быстродействия и разрешающей способности достигаются при преобразовании напряжения U_x в цифровой эквивалент Преобразование постоянного напряжения в разнополярные сигналы осуществляется в модуляторе (узлы *3*, *4* на рис 32,*а*), который является входным узлом преобразователя напряжения в частоту (ПНЧ) Остальные узлы ПНЧ — интегратор *5*, *6*, схема сравнения *9*, формирователь опорного напряжения *10*, делитель опорного напряжения R_1, R_2 — обеспечивают заданную точность измерений и линейность частоты полученных сигналов Коммутация напряжения U_x в модуляторе осуществляется линейными ключами *3*, в качестве которых применены полевые транзисторы Высокое входное сопротивление полевых транзисторов способствует разделению цепей измеряемого и управляющего сигналов, повышению чувствительности и расширению динамического диапазона преобразования Коммутирующее напряжение $U_м$, представляющее собой раз-

нополярные сигналы, синхронные с выходной частотой, подаются на затворы транзисторов T_1 и T_2 (рис. 32,*в*).

При положительной полярности напряжения $U_м$ открывается транзистор T_1, измеряемое напряжение поступает на инвертирующий вход усилителя A_2 модулятора и после усиления выделяется на выходе усилителя в противофазе. Отрицательный полупериод управляющего напряжения открывает транзистор T_2, измеряемое напряжение подается на неинвертирующий вход усилителя A_2 и после усиления выделяется на его выходе в той же фазе. Таким образом, под воздействием коммутирующего напряжения $U_м$ на выходе модулятора формируется двухполярное напряжение импульсной формы, амплитуда которого пропорциональна входному напряжению Интегратор A_4 выполнен на операционном усилителе, в цепь обратной связи которого включена интегрирующая RC-цепь. Эмиттерный повторитель A_3 повышает входное сопротивление интегратора и соответственно точность выполнения интегрирования.

С выхода интегратора полученное линейно-изменяющееся напряжение $U_и$ поступает на один из входов схемы сравнения A_5. На второй вход этой схемы подается пороговое напряжение $U_п$. В момент достижения выходным напряжением $U_и$ интегратора уровня $U_п$ изменяется полярность напряжения на выходе схемы сравнения и одновременно изменяется полярность порогового напряжения $U_п$ и измеряемого напряжения U_x на выходе усилителя A_2 модулятора. Далее процесс преобразования повторяется с переменой знака интегрирования. Выходные сигналы формирователя опорного напряжения $U_п$ представляют собой разнополярные импульсы строго определенной амплитуды. В соответствии с частотно-импульсным методом, используемым в ПНЧ, увеличение напряжения U_x приводит к уменьшению периода импульсной последовательности, т. е. увеличению выходной частоты.

На рис. 32,*б* приведены временные диаграммы процессов в ПНЧ. Формирователь опорного напряжения U_0 выполнен на основе диодного моста (диоды $Д_7$—$Д_{10}$). Напряжение U_0 представляет собой разнополярные импульсы со стабильной амплитудой. Стабилизация осуществляется стабилитроном $Д_{11}$, включенным в диагональ моста. Импульсные сигналы, снимаемые с выхода схемы сравнения (A_5), переключают ветви моста. Сигналы положительной полярности ограничиваются при открытых диодах $Д_7$—$Д_{10}$, отрицательные — при открытых $Д_8$ и $Д_9$. Последовательность импульсных сигналов, ограниченных таким образом, поступает на делитель R_{60}—R_{61}, с которого снимается пороговое напряжение $U_п$, и на вход эмиттерного повторителя, собранного по схеме составного транзистора (транзисторы T_9, T_{10}). Определитель полярности выполнен на микросхеме A_6. Для более четкого определения полярности при измерении малых входных сигналов на выходе A_6 включено пороговое устройство, собранное на туннельном диоде $Д_{12}$. Для усиления по току полученного сигнала служит эмиттерный повторитель, выполненный на транзисторе T_3. Индикатором полярности измеряемого постоянного напряжения U_x служит знаковая лампа ИН-15А.

Включение символов «+» или «—» производят транзисторы T_7 и T_8, работающие в ключевом режиме. Потенциал баз транзисторов T_7, T_8 фиксирован на уровне +2 В. Управление транзисторами производится по цепям эмиттеров. С этой целью эмиттеры T_7, T_8 подключены к эмиттерным нагрузкам транзисторов T_4 и T_5. Так как в описываемом устройстве нулевому входному напряжению соответствует нулевая частота выходных сигналов, то для выполнения этого условия коммутирующее напряжение $U_м$ должно инвертироваться в зависимости от полярности измеряемого напряжения U_x. С этой целью в схему преобразователя введен фазоинвертор (транзистор T_6). Последовательность импульсных сигналов, управляющих фазоинвертором, снимается с выхода схемы сравнения (A_5) и через параллельную RC-цепь подводится к базе транзистора T_6.

Для питания фазоинвертора используются напряжения, снимаемые с коллекторов транзисторов T_4 и T_5. При подаче положительного напряжения на коллектор транзистора T_6 и отрицательного на его эмиттер каскад работает как обычный эмиттерный повторитель — полярность входной импульсной последовательности повторяется на выходе T_6. При изменении полярности питающих напряжений каскад становится инвертирующим усилителем, у которого резистор R_{34} выполняет роль коллекторной нагрузки. В результате выходное напряжение инвертируется относительно входного [8]. Для установления необ-

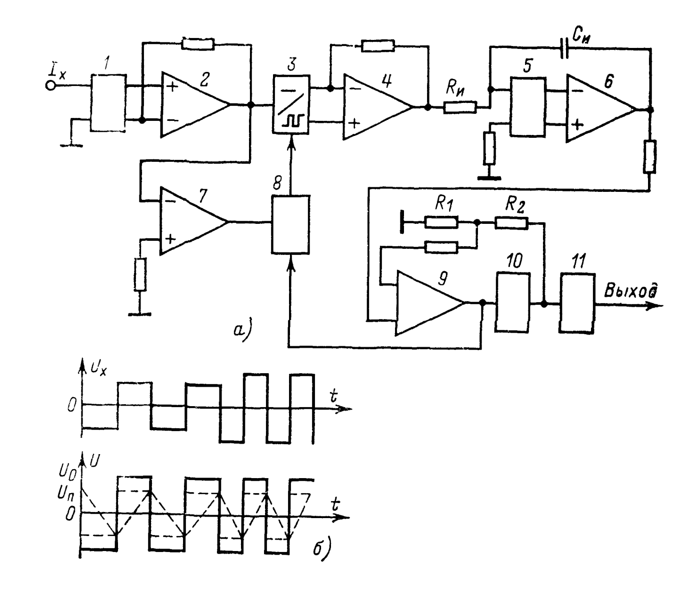


Рис. 32. Преобразователь ток — напряжение — частота.

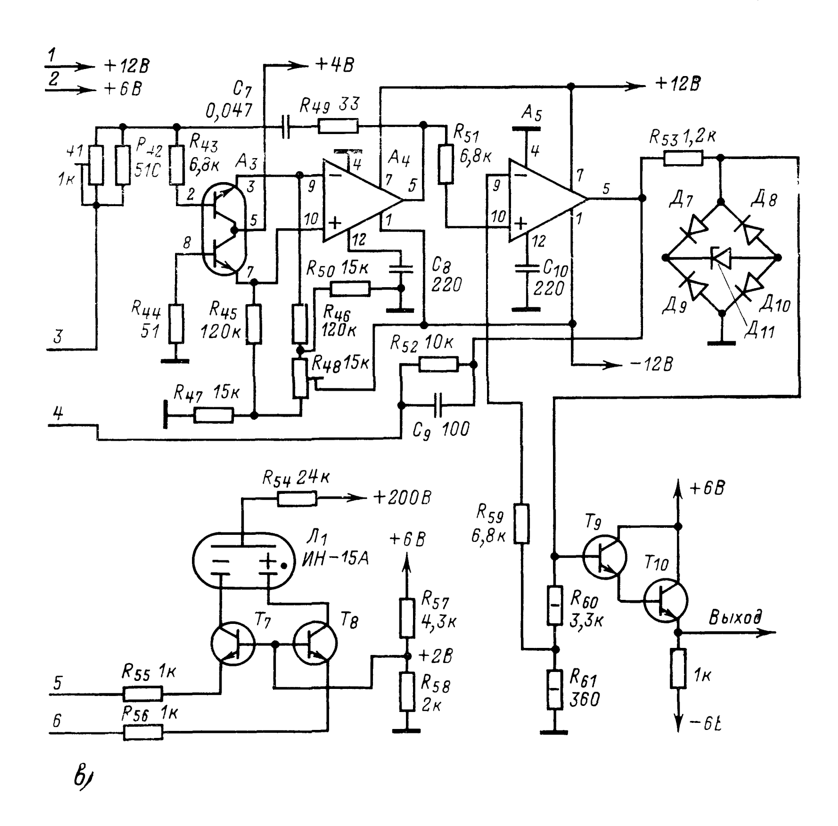
а — структурная схема; *б* — временные диаграммы процессов; *в* — принципи

ходимых режимов ИМС последние снабжаются подстроечными элементами — переменными резисторами.

При настройке преобразователя на вход усилителя A_1 подают напряжение +100 мВ, что соответствует выходной частоте 10 000 Гц. Коррекция коэффициента усиления производится с помощью резистора R_3. Выравнивание показаний при смене полярности тока осуществляется изменением напряжения смещения (с помощью резистора R_{21}).

Настройка преобразователя на каждом пределе сводится к точному подбору сопротивлений резисторов R_6—R_9. Самовозбуждение усилителя модулятора A_2 устраняют подбором конденсатора C_2, разбалансировку — резистором R_{13}. Выравнивание амплитуд разнополярного сигнала на выходе усилителя A_2 модулятора (около 400 мВ относительно нулевой линии) производят с помощью резистора R_{15}. Резистором R_{29} устанавливают соответствие переключения символов «+» и «—» изменению полярности напряжения U_x. Входной усилитель A_1 и определитель полярности A_6 выполнены на ИМС К1УТ401А, усилитель A_2 модулятора, интегратор A_4 и схема сравнения A_5 — на ИМС К1УТ401Б, эмиттерный повторитель A_3 — ИМС К1КТ011Д. Транзистор T_1 — КП301И, T_2 — КП303Г, T_3—T_5 — МП16Б, T_6, T_9, T_{10} — КТ312В, T_7, T_8 — П308. Диоды $Д_1$, $Д_2$ — КД503Б, $Д_3$, $Д_4$ — Д220, $Д_5$ — Д818Е, $Д_6$ — Д814Б, $Д_7$—$Д_{10}$—$Д_{18}$, $Д_{11}$ — КС133А, $Д_{12}$ — АИ301В, $Д_{13}$ — Д223.

Описанный выше преобразователь ТНЧ может быть использован и для измерения напряжений постоянного тока. В этом случае на вход модулятора (с помощью переключателя) подключают входной повторитель с высоким входным сопротивлением (ИМС типа К284УД1). Для расширения пределов измерения на входе повторителя включают высокоомный частотно-компенсированный де-



в)

…альная схема преобразователя ТНЧ.

литель напряжения с общим сопротивлением 2,2 МОм. Диапазон измерений постоянных напряжений от 0.1 мВ до 1000 В (верхние пределы 1, 10, 100 и 1000 В).

Глава третья. МНОГОФУНКЦИОНАЛЬНЫЙ РАДИОЛЮБИТЕЛЬСКИЙ ЦИФРОВОЙ ИЗМЕРИТЕЛЬНЫЙ ПРИБОР

3.1. НАЗНАЧЕНИЕ, ХАРАКТЕРИСТИКИ И СТРУКТУРА ПРИБОРА

Описываемый ниже прибор позволяет измерять следующие величины: частоту и период синусоидальных и импульсных сигналов, интервалы времени, длительности импульсов обеих полярностей, отношение частот, число импульсов (суммирование), напряжение постоянного тока, емкость конденсаторов, сопротивление резисторов.

Встроенный в прибор осциллограф может быть использован для настройки узлов прибора и контроля их работы, а также для исследования формы электрических процессов путем визуального наблюдения и измерения их временных и амплитудных значений.

Прибор имеет режим контроля и может служить источником образцовых частот f_0, устанавливаемых декадными ступенями в пределах от 1 Гц до 10 МГц. Результат измерения воспроизводится на шестиразрядном индикаторе с высвечиванием децимальных точек (запятой) для отделения целой части результата.

В приборе предусмотрены режимы автоматического, ручного и дистанционного управления. При автоматической работе происходит периодическое повторение циклов измерений, продолжительность которых определяется суммарной длительностью интервалов измерения T_0 и индикации; последний интервал может регулироваться в пределах от 0,1 до 5 с. Индицируется такое предельное значение измеряемой величины.

При ручном управлении измерение производится однократно; после каждого измерения сброс показаний и пуск прибора осуществляется с помощью кнопки *Пуск*. Для дистанционного управления прибором на выносном пульте помещена дополнительная кнопка *Пуск*. Измерения производят однократно.

Технические характеристики прибора: диапазон измеряемых частот 0—35 МГц при действующем значении входного напряжения 50 мВ — 50 В; время счета при измерении частоты 0,01—0,1 — 1—10 с; δ_0 — нестабильность частоты кварцевого генератора, $\delta_0 \leqslant \pm 3 \cdot 10^{-7}$ (за 8 ч). Погрешность измерения среднего за время измерения значения частоты δ_f определяется

$$\delta_f = \delta_0 \pm \frac{1}{N}.$$

Прибор измеряет один или средний из десяти периодов в диапазоне частот 0,1 Гц—100 кГц при действующем значении входного напряжения 0,5—50 В; периоды образцовых частот f_0, используемых для заполнения измеряемого периода, имеют длительности: 0,1—1—10—10^2—10^3—10^4—10^5—10^6 мкс; интервалы времени от 10 мкс до 10^2 с (между фронтами импульсов); полярность импульсов отрицательная, амплитуда 0,1—10 В, длительность фронта не хуже 0,1 мкс; длительности импульсов обеих полярностей в пределах от 10 мкс до 10^2 с при амплитуде 0,5—50 В. Погрешность измерений равна $\pm 3 \cdot 10^{-7}$ ± 1 период образцовой частоты f_0 (при крутизне фронта измеряемого импульса не менее 10 В/мкс). Прибор измеряет отношения частот от 1:1 до 10^6:1; диапазон более низкой из сравниваемых частот 0,1 Гц—100 кГц.

Встроенный осциллограф имеет следующие характеристики: полоса пропускания усилителей вертикального и горизонтального отклонения луча от 20 Гц до 2 МГц; диапазон частот непрерывной развертки от 20 Гц до 250 кГц; при

временных измерениях для получения яркостных меток используются образцовые частоты 10 и 100 кГц, 1 и 10 МГц.

Измерительным цифровым прибором определяют емкость конденсаторов в пределах от 1000 пФ до 9,9 мкФ и сопротивление резисторов от 1000 Ом до 9,9 МОм; постоянное напряжение положительной полярности в пределах от 5 мкВ до 100 В.

Прибор сохраняет свои технические характеристики при работе от внешнего генератора с частотой 2 МГц напряжением 0,5—3 В.

Питание осуществляется от сети переменного тока частотой 50 Гц, напряжением 220 В±10%. Потребляемая мощность около 30 Вт. Габаритные размеры 310×300×140 мм.

Основным параметром, определяющим сложность схемы и конструкции, является верхний предел измеряемых частот, поэтому для некоторого упрощения прибора в нем использован метод прямого счета и предусмотрено быстродействие пересчетной декады младшего разряда до 35 МГц.

На рис. 33 приведена структурная схема, включающая в себя следующие основные узлы и блоки: входной широкополосный усилитель с аттенюатором и входом *Вход А*; высокочастотное формирующее устройство; входное низкочастотное устройство с аттенюатором и входом *Вход Б*; селектор; формирователь строб-импульса с входами A_2 (*Пуск*) и $Б_2$ (*Останов*) для измерений временных интервалов; хронизатор; формирователь импульса сброса; декадный делитель; термостатированный кварцевый генератор с частотой 2 МГц; блок образцовых частот (каскады умножения и деления частоты кварцевого генератора); электронный счетчик с индикацией; индикатор предела измерения; преобразователь напряжения в частоту (ПНЧ) с аттенюатором и входом *Вход U*; блок дискретного умножения частоты; блок вычитания частоты f_0 ПНЧ; блок автоматического определения полярности входного напряжения, логические схемы И (*D1.1—D4.2*); осциллографический блок; измеритель *R* и *C*; блок питания с преобразованием частоты. С помощью логических схем *D1.1—D2.1* коммутируются образцовые частоты f_0 (1 Гц—1 кГц) на входе декадного делителя при частотных измерениях; с помощью *D2.2—D4.2* — образцовые частоты (1 Гц—1 МГц) коммутируются на входе высокочастотного формирующего устройства при контроле и временных измерениях. Логические схемы *D1.1—D4.2* выполнены на трех ИМС К2ЛБ174 и одной К2ЛБ172. Схемы *D1.2*, *D2.1* и *D4.1* входят в блок определения полярности измеряемого напряжения.

3.2. БЛОК ОБРАЗЦОВЫХ ЧАСТОТ

Для обеспечения высокой точности при измерении частот и временных интервалов в описываемом приборе используется ряд образцовых частот в пределах от 1 Гц до 10 МГц. Периоды частот 1 Гц—1 кГц используются в качестве образцовых интервалов времени T_0 при измерении частот. Для получения этих частот применяется декадное деление и умножение фиксированной частоты кварцевого генератора. К генератору образцовой частоты f_0 предъявляются высокие требования в отношении стабильности частоты генерируемых колебаний, поэтому в цифровых приборах в качестве генераторов образцовой частоты f_0 используют в основном генераторы с кварцевой стабилизацией.

Кварцевый генератор частотомера является внутренним источником образцовой частоты $f_0=2$ МГц. С целью устранения влияния окружающей среды на работу генератора в нем применен вакуумный кварцевый резонатор типа С1 с малым температурным коэффициентом частоты (ТКЧ). Помимо того, кварцевый генератор помещен в термостат, обеспечивающий постоянство рабочей температуры. Генератор выполнен на интегральной микросхеме типа К1УС221Б, представляющей собой двухкаскадный усилитель постоянного тока (рис. 34). Резонатор включен в цепь положительной обратной связи — между коллектором выходного каскада (выводы *8, 9*) и базой входного каскада (вывод *4*). Сигнал, снимаемый с выхода генератора, близок по форме к синусоидальному.

Для согласования генераторов с нагрузкой введен каскад на транзисторе T_1 (КТ312В), выполняющий одновременно роль формирователя прямоугольных импульсов. Последние необходимы для запуска делителей частоты. При

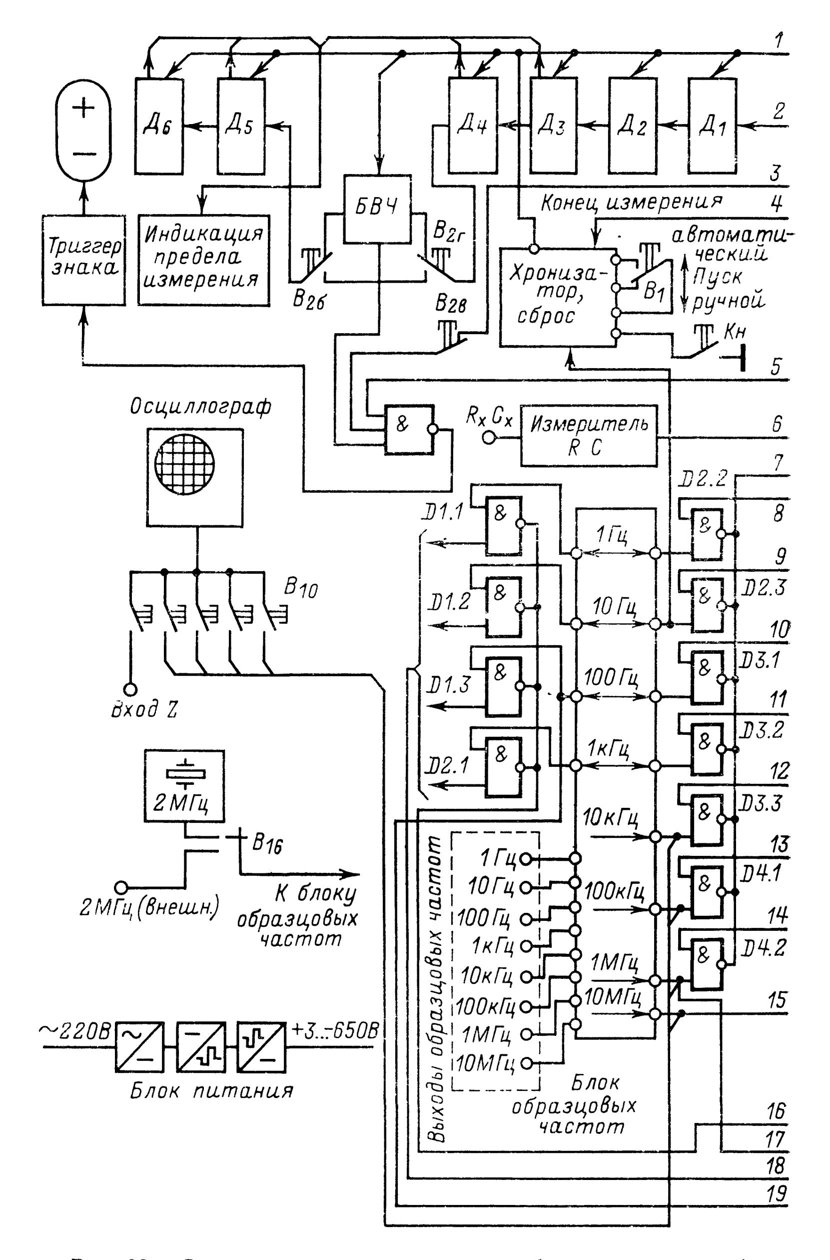
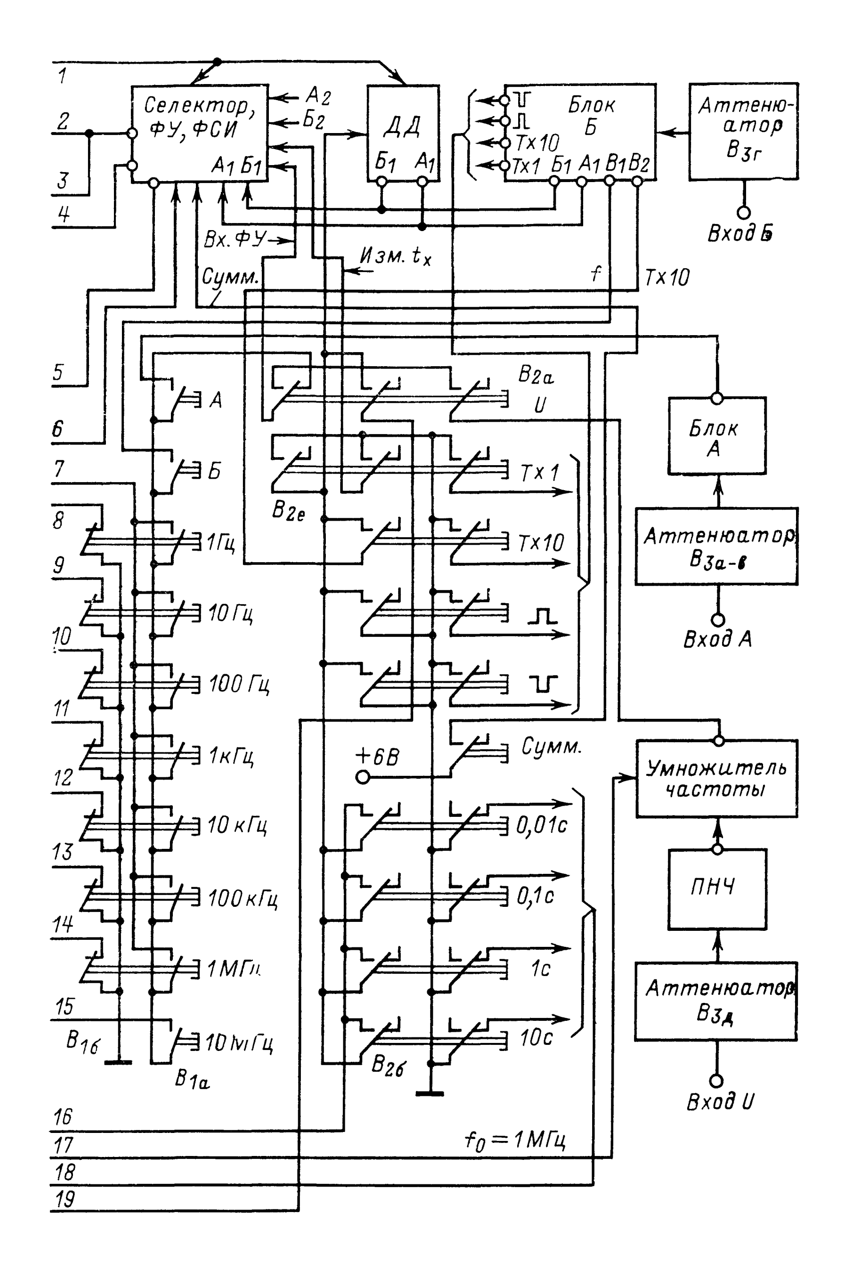


Рис. 33. Схема соединений узлов комбинированного цифрового

помощи переключателя B_{16} вход формирователя может быть подключен к внешнему источнику образцовой частоты $f_0=2$ МГц. Базовый делитель R_1, R_2 уменьшает амплитуду сигнала на входе формирователя. Образцовая частота 1 МГц получается путем деления на два частоты кварцевого генератора с помощью триггера $Тг_1$ (ИМС типа К2ТК171Б), подключенного к выходу форми-



прибора.

рователя. В качестве образцового интервала времени длительностью 0,1 мкс используется период частоты 10 МГц. Умножение частоты генератора до 10 МГц происходит в каскаде, выполненном на транзисторе T_2. Каскад умножения представляет собой резонансный усилитель сигналов низкого уровня в режиме *C*.

Потенциал базы транзистора T_2 стабилизирован при помощи двух кремниевых диодов $Д_1$ и $Д_2$ (КД503А), включенных в прямом направлении. Резистор R_5 в цепи эмиттера обеспечивает стабилизацию по постоянному току при работе в широком диапазоне температур. В коллекторную цепь транзистора T_2 (П416Б) включен параллельный контур L_1C_3, настроенный на частоту 10 МГц, который повышает коэффициент усиления каскада и улучшает форму генерируемого сигнала; выходное напряжение снимается со вторичной обмотки L_2.

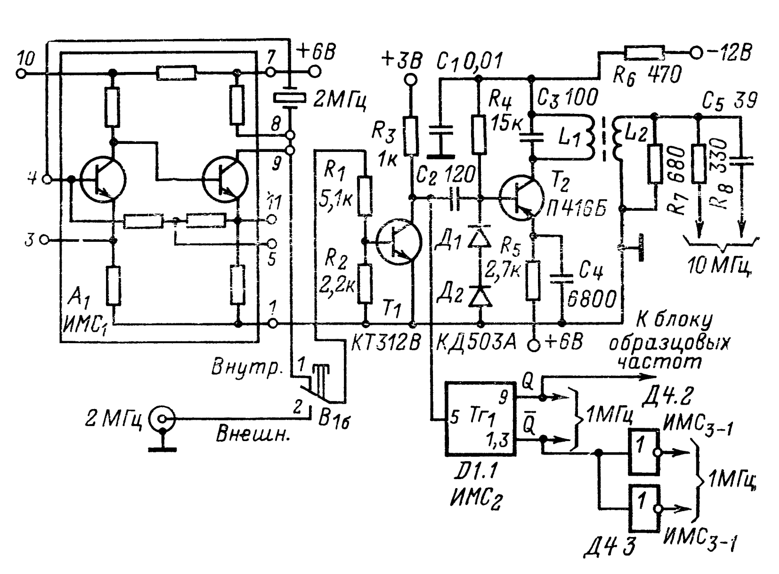


Рис. 34. Схема кварцевого генератора 2 МГц и умножителя частоты 2 МГц.

Обе обмотки заключены в броневой сердечник типа СБ-1а и имеют следующие данные: L_1=2,1; L_2=0,5 мкГн; L_1 содержит 12 витков провода ПЭЛШО-0,25; L_2 — 5 витков провода ПЭВ-2-0,51. Емкость конденсатора C_3=100 пФ обеспечивает стабильную работу каскада умножения при смене транзистора T_2. Для уменьшения влияния внешней нагрузки на контур вторичная обмотка шунтируется резистором R_7. Напряжение, снимаемое со вторичной обмотки через конденсатор C_5, используется при контроле прибора, а напряжение, поступающее через резистор R_8, — в качестве образцовой частоты 10 МГц. Фильтр R_6C_1 служит для развязывания коллекторной цепи умножителя от источника питания.

К выходу Q триггера $Тг_1$ подключены шесть последовательно соединенных декадных делителей частоты ДЧ с общим коэффициентом пересчета $K_{сч}=10^6$. Кварцевый генератор, умножитель и делители частоты образуют блок образцовых частот f_0. Все делители собраны по аналогичной схеме. Делитель представляет собой счетчик импульсов, имеющий десять устойчивых состояний (рис. 35,*а*). Импульс на выходе делителя появляется только после поступления на его вход десяти импульсов. Схему делителя составляют четыре триггера в интегральном исполнении К2ТК171Б(А). Коэффициент пересчета $K_{сч}=10$ обеспечивается путем введения в схему делителя дополнительных связей: с выхода $\bar{Q}$ триггера $Тг_4$ на вход J триггера $Тг_2$ и с выхода Q триггера $Тг_1$ на вход K триггера $Тг_4$. Кроме того, вход J триггера $Тг_4$ соединен с выходом Q триггера $Тг_3$. При помощи этих связей осуществляется управление триггером $Тг_4$ по восьмому и десятому импульсам, а также передача запрещающего сигнала на триггер $Тг_2$ на время действия десятого импульса. Делитель имеет код 1-2-4-8.

В исходном состоянии на выходах Q всех триггеров делителя устанавливается низкий потенциал. Запуск делителя осуществляется импульсами поло-

жительной полярности с амплитудой 2,6 В. По мере поступления импульсов на вход делителя происходит последовательное переключение триггеров. Под действием восьмого импульса триггеры $Тг_1$—$Тг_3$ переходят в состояние 0, триггер $Тг_4$ — в состояние 1. Низкий уровень с выхода $\bar{Q}$ триггера $Тг_4$ по одной из дополнительных связей поступает на вход J триггера $Тг_2$ и этим предотвращает переключение последнего по десятому импульсу. Десятый импульс пере-

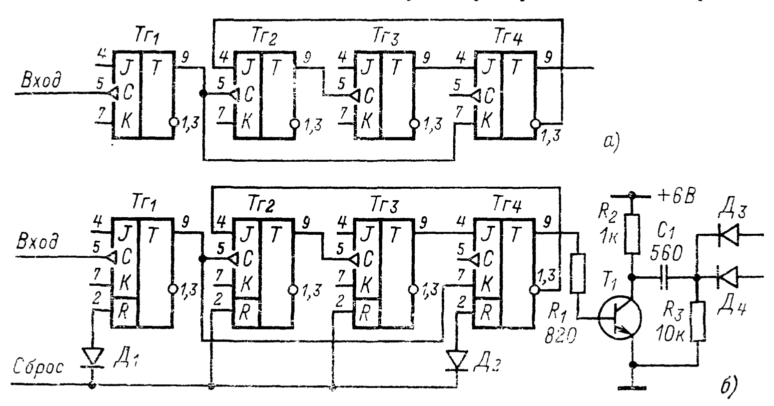


Рис. 35. Схемы делителей частоты на ИМС серии К217.
а — делитель частоты ДЧ; *б* — декадный делитель *ДД*.

ключает триггер $Тг_1$, и по второй из дополнительных связей триггер $Тг_4$ в состояние 0. Одновременно снимается запрет с триггера $Тг_2$. На этом заканчивается формирование импульса на выходе Q триггера $Тг_4$. Срез выходного импульса производит запуск следующего делителя. Делитель подготовлен к очередному циклу работы.

Выходные сигналы делителей частоты используются: для запуска последующих каскадов деления частоты; для контроля прибора; в качестве образцовых частот при различных временны́х измерениях; в качестве образцовых интервалов времени T_0 при частотных измерениях. При одновременном использовании в различных цепях одних и тех же частот возникает необходимость развязывания между собой этих цепей. Для этого в цепи выходных сигналов делителей частоты включены инвертирующие каскады, в качестве которых применены ИМС типа К2ЛБ174, содержащие в общем корпусе три схемы И-НЕ. В цепи сигналов, используемых для контроля прибора, включены схемы *D2.2*—*D4.2*. Выходы этих схем подключены к общей шине, которая через переключатель $В_{1а}$ подсоединена ко входу формирующего устройства (см. рис. 33). В исходном состоянии (при отсутствии измерений) схемы И закрыты; их управляющие входы соединены через контакты переключателя $В_{1б}$ с корпусом прибора. Для включения сигналов той или иной частоты на управляющий вход соответствующей схемы И необходимо подать разрешающий уровень (или отсоединить от корпуса).

В соответствии со структурной схемой прибора запуск формирователя строб-импульса осуществляется с помощью декадного делителя (ДД). По своей схеме (ДД) аналогичен описанному выше делителю частоты. Для получения образцовых интервалов времени длительностью 10; 1; 0,1 или 0,01 с на вход ДД подаются импульсные сигналы, следующие соответственно с частотой 1, 10, 100 Гц или 1 кГц. Указанные частоты снимаются с выходов соответствующих делителей частоты и подводятся через логические схемы *D1.1*—*D2.1* к декадному делителю.

Структурная схема ДД приведена на рис. 35,*б*. В отличие от делителей частоты, входящих в блок образцовых частот, ДД имеет цепь сброса, назначение которой заключается в следующем. Интервал между сигналами СБРОС и СТАРТ (начало измерения) является «мертвым», т. е. неиспользуемым, и может достигать 10 с при измерении частоты (при использовании интервала

$T_0=10$ с). Мертвое время в приборе возникает за счет несинхронности во времени импульсов сброса и выходных импульсов делителей частоты, на входы которых поступает сигнал от кварцевого генератора. Для сокращения мертвого времени вводится сброс на 9 триггеров декадного делителя.

Импульс с выхода ДД поступает в момент перехода его схемы из состояния 9 в 0 (или 10). Если счетчик и схема управления прибора приводятся в исходное состояние в момент, когда триггеры декадного делителя находятся в состоянии 0 или 1, то начало измерения наступит через 1 T или 0,9 T соответственно, где T — выбранный образцовый интервал времени. Если же сигнал СБРОС поступит в момент, когда декадный делитель находится в состоянии 9, то мертвое время сократится до 0,1 T. Сброс ДД производится подачей нулевого уровня через диоды $Д_1$—$Д_2$ на входы *2* триггеров $Тг_1$ и $Тг_4$ и непосредственно на входы *8* у $Тг_2$ и $Тг_3$. После сброса исходное состояние схемы ДД будет 1001.

Для согласования ДД с формирователем строб-импульса, выполненным на дискретных компонентах, на выходе ДД включен усилительный каскад на транзисторе T_1 (КТ312В). Последний работает в режиме переключения. Резистор R_1 служит для согласования выходных уровней декадного делителя и транзистора T_1. На выходе транзистора T_1 включены дифференцирующая цепь (R_3C_1) и два диода $Д_3$ и $Д_4$ (Д18). С помощью последних осуществляется передача выходных сигналов ДД на входы A_1 и B_1 формирователя строб-импульса. Сигналы на анодах диодов $Д_5$ и $Д_6$ представляют собой импульсы отрицательной полярности с крутым фронтом и амплитудой ~ 4 В.

Декадный делитель используется также в режиме измерения периода. В этом случае для повышения точности измеряется средний из десяти периодов ($T\times 10$). На вход ДД подается предварительно сформированный импульсный сигнал, период которого T_x подлежит измерению. Интервал времени между двумя очередными импульсами на выходе ДД и, следовательно, период T_x будет увеличен в 10 раз, поэтому погрешность измерения уменьшится в 10 раз. При измерении длительности импульсов различной полярности (или периода T_x) декадный делитель отключается и его вход через переключатель B_{2e} соединяется с корпусом.

3.3. ВХОДНЫЕ УСТРОЙСТВА ЧАСТОТОМЕРА ДЛЯ ИЗМЕРЕНИЙ ЧАСТОТ И ВРЕМЕННЫХ ИНТЕРВАЛОВ

Входное устройство частотомера составляют широкополосный усилитель, формирователь счетных импульсов и селектор. Входное устройство выполняет следующие функции: ограничивает и усиливает входные сигналы измеряемых частот и обеспечивает надежную работу формирователя во всем диапазоне частот, длительностей и амплитуд; преобразует измеряемые сигналы, которые могут быть различны по форме, амплитуде и полярности, в последовательность импульсов, нормированных по амплитуде и фронту, без изменения частоты их повторения и обеспечивает надежную работу узлов прибора, связанных с входным устройством. На рис. 36 представлена схема входного высокочастотного устройства (блок А).

Усилитель. Усилитель предназначен для повышения чувствительности прибора до 35 мВ и увеличения его входного сопротивления. Частотный диапазон усилителя 20 Гц — 36 МГц. На частоте 5 МГц коэффициент усиления усилителя равен 30. Для расширения динамического диапазона входных сигналов служит аттенюатор B_3, представляющий собой частотно-компенсированный делитель напряжения. Переключатель аттенюатора (B_3) имеет ряд положений: 1:1, 1:10, 1—100, Ф, $\perp$. В предпоследнем положении входной сигнал (действующее напряжение от 500 мВ до 2 В) поступает непосредственно на вход формирователя, минуя усилитель.

Схему усилителя составляют следующие каскады: входной эмиттерный повторитель (транзистор T_2), балансный усилитель (транзисторы T_4 и T_5) и выходной эмиттерный повторитель (транзистор T_7). Вход и выход усилителя закрытые. Параллельная RC-цепь (R_1C_1) определяет входное сопротивление усилителя ($R_{вх}=100$ кОм, $C_{вх}=50$ пФ). На входе усилителя включен двухсторонний ограничитель (диоды $Д_1$ и $Д_2$), предотвращающий смещение рабочей точки

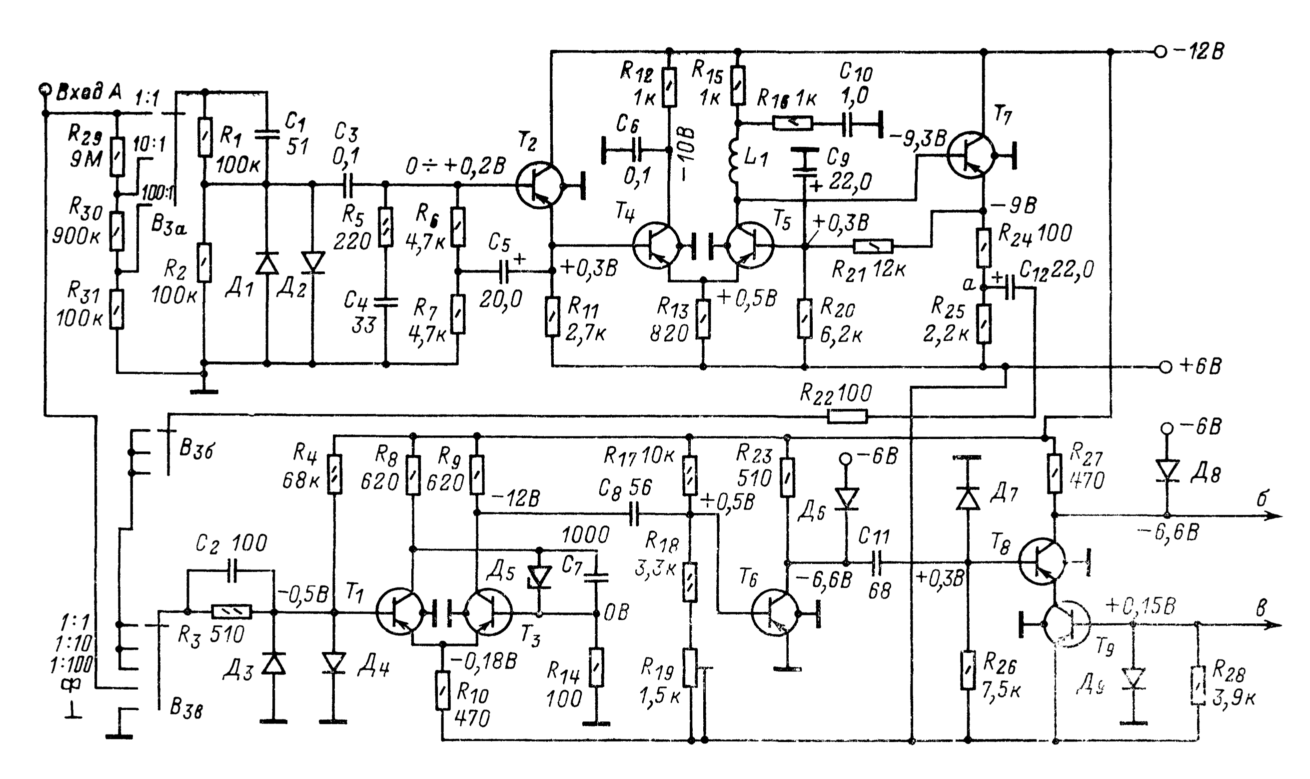


Рис. 36. Принципиальная схема входного высокочастотного устройства.

транзистора T_2 на нелинейный участок характеристики при поступлении на вход сигналов с большой амплитудой.

Последовательная RC-цепь (R_5C_4), заключенная параллельно входу, является корректирующей: с ее помощью выравнивается характеристика усилителя в диапазоне частот 100—400 кГц. Сопротивление в цепи базы транзистора T_2 образовано резисторами R_6 и R_7, его средняя точка соединена через конденсатор C_5 с эмиттером транзистора T_2. Цепь обратной связи, состоящая из элементов R_6C_5, обеспечивает высокое входное динамическое сопротивление.

В балансном усилителе происходит симметрирование и усиление входных сигналов. Резистор R_{13} является общей эмиттерной нагрузкой. Для подъема усиления в области высоких частот в коллекторную цепь транзистора T_5 включена индуктивность L_1 (1,8 мкГн). Цепи $R_{12}C_6$ и $R_{16}C_{10}$ служат для коррекции характеристики усилителя на низких частотах. Стабильность режима усилителя обеспечивается отрицательной обратной связью по постоянному току с эмиттера транзистора T_7 на базу транзистора T_5 через резистор R_{21}. Выходной сигнал усилителя снимается с резистора R_{25} и через переключатели $B_{2в}$ и $B_{1а}$ подается на вход формирователя импульсов. Усилитель выполнен на высокочастотных транзисторах типа ГТ313В.

Формирователь. В формирователе производится преобразование входных сигналов в короткие импульсы с длительностью фронта меньше или равного 12 нс и амплитудой около 6 В. Схему формирователя составляют триггер Шмитта (транзисторы T_1 и T_3) и усилитель (транзистор T_6). Цепь R_3C_2 определяет входное сопротивление формирователя $R_{вх}=500$ Ом, $C_{вх}=100$ пФ. На входе включен двухсторонний ограничитель (диоды $Д_3$ и $Д_4$). Для обеспечения высокого быстродействия в схему триггера введен стабилитрон $Д_5$, анод которого подключен к коллектору транзистора T_1, катод — к базе транзистора T_3. Малое динамическое сопротивление стабилитрона ускоряет процесс переключения транзисторов, обеспечивая тем самым большую крутизну выходных импульсов. Стабилитрон шунтирован емкостью ($C_7=1000$ пФ). С помощью емкости происходит выравнивание вершины импульса, устраняются выбросы в выходном сигнале формирователя.

Исходное состояние триггера определяет делитель $R_4Д_3$. При подключении источника питания (при отсутствии входных сигналов) открывается транзистор T_1. Эмиттерный ток транзистора T_1 создает на резисторе R_{10} падение напряжения, которое закрывает транзистор T_3. При поступлении на вход схемы триггера напряжения положительной полярности, большего, чем напряжение на резисторе R_{10}, транзистор T_1 начинает закрываться. Уменьшение его эмиттерного тока приводит к уменьшению напряжения на резисторе R_{10}, а это в свою очередь ускоряет переход транзистора T_3 в открытое состояние. Возникает лавинообразный процесс, в результате которого транзистор T_3 переходит в режим насыщения, а транзистор T_1 оказывается закрытым, так как потенциал его эмиттера стал меньше потенциала базы. Напряжение на коллекторе закрытого транзистора T_1 не равно напряжению источника, а фиксируется на уровне примерно —7,8 В (напряжение пробоя стабилитрона $Д_5$), что также повышает скорость переключения триггера. Из перепадов коллекторного напряжения транзистора T_3 формируются прямоугольные импульсы.

Схема формирователя выполнена на транзисторах ГТ313В. Для устранения влияния нагрузки (селектора) на работу триггера Шмитта (в схеме формирователя) выходные сигналы последнего подаются на вход усилительного каскада, выполненного на транзисторе T_6 по схеме с общим эмиттером. При отсутствии входных сигналов транзистор T_6 открыт напряжением с базового делителя. Импульс положительной полярности, возникающий в результате дифференцирования (в цепи $R_{18}C_8$) выходных сигналов триггера Шмитта, закрывает транзистор T_6. При этом коллекторное напряжение транзистора T_6 фиксируется с помощью диода $Д_6$ на уровне —6,7 В. Выходные сигналы усилителя, представляющие собой короткие импульсы отрицательной полярности с длительностью фронта около 12 нс, поступают на селектор.

Селектор. Селектор предназначен для пропускания на счетчик в течение заданного образцового интервала времени T_0 счетных импульсов, сформированных из входных сигналов. В работе селектора используется логическая схема И с инверсией фазы для входных сигналов. Схема селектора выполнена на

транзисторах T_8 и T_9, соединенных последовательно и имеющих общую коллекторную нагрузку. Транзисторы работают в режиме переключения и в исходном состоянии закрыты напряжением смещения. На базы транзисторов T_8 и T_9 напряжение смещения подается соответственно с делителей $R_{26}Д_7$ и $R_{28}Д_9$, включенных в цепь источника с напряжением +6 В. Сигналы на выходе (в точке *б*) селектора возникают только при совпадении во времени отрицательных напряжений на входах обоих транзисторов. Для транзистора T_8 отпирающими будут выходные импульсы формирователя (транзистор T_6). Транзистор T_9 открывается на время действия строб-импульса. Количество импульсов, проходящих через селектор, равно:

$$N = \frac{T_0}{T_{сл}} = T_0 f_{сл},$$

где T_0 — длительность строб-импульса; $T_{сл}$, $f_{сл}$ — период и частота следования импульсов, поступающих на вход селектора. Для повышения быстродействия селектора в его схему введено фиксирование коллекторного напряжения закрытого транзистора T_8 (на уровне −6,7 В) с помощью диода $Д_8$. Для сохранения крутизны фронтов импульсов, сформированных триггером Шмитта, в селекторе использованы транзисторы ГТ313В и диоды КД503А, ($Д_1$—$Д_4$), Д18 ($Д_6$—$Д_9$) и Д814А ($Д_5$).

Входное низкочастотное устройство (блок Б). При измерении временных интервалов, заданных импульсами начала и конца, интервалов в виде длительности импульсов различной полярности, периодов синусоидальных колебаний, а также низких частот, в качестве входного устройства прибора используется низкочастотное формирующее устройство. Схему формирующего устройства составляют: входной аттенюатор, усилитель постоянного тока, формирователь импульсов, каскады индикации состояний формирователя импульсов, цепи коммутации выходных сигналов.

Входной аттенюатор 1:1 — 1:10 предназначен для расширения динамического диапазона входного сигнала.

На рис. 37 представлена схема низкочастотного формирующего устройства. Усилитель постоянного тока усиливает входные сигналы в диапазоне частот 0—100 кГц до уровня, необходимого для надежного запуска формирователя импульсов. Усилитель состоит из входного эмиттерного повторителя, одного каскада усиления и выходного эмиттерного повторителя (транзисторы T_1—T_3). Входное сопротивление усилителя (100 кОм) определяется включением резистора R_1 в цепь базы транзистора T_1. Конденсатор C_1 улучшает передачу фронтов импульсов.

С помощью двухстороннего диодного ограничителя ($Д_1$, $Д_2$ и R_1) обеспечивается расширение динамического диапазона формирующего устройства. Равномерное усиление и устойчивая работа усилителя в указанном диапазоне частот определяется наличием глубокой отрицательной обратной связи (резисторы R_2, R_4 и R_8). Диоды $Д_4$ и $Д_5$ обеспечивают резкое увеличение глубины отрицательной обратной связи при превышении выходным сигналом усилителя уровней ±0,7 В. Последовательная RC-цепь (R_7—C_3) является корректирующей. Для снижения температурного дрейфа усилителя во входном эмиттерном повторителе применен кремниевый транзистор типа МП106. Диод $Д_3$, включенный в эмиттерную цепь транзистора T_2, компенсирует смещение рабочей точки транзисторов T_1 и T_2 в диапазоне рабочих температур.

Формирователь импульсов выполнен на транзисторах T_4 и T_5 по схеме триггера Шмитта. Нагрузка к схеме формирователя подключается через эмиттерные повторители (транзисторы T_8 и T_9), уменьшающие ее влияние на работу триггера. Необходимые уровни срабатывания формирователя обеспечиваются с помощью резистора R_{12}. Диоды $Д_6$ и $Д_7$ ограничивают перепады напряжения на базе транзистора T_5.

Потенциометр «Баланс» (R_3) необходим для калибровки прибора при временных измерениях. Например, при измерении длительности импульсов различной полярности на вход *Б* прибора предварительно подается импульс типа меандр. По индикаторным лампочкам $Л_1$ и $Л_2$ с помощью потенциометра «Баланс» устанавливается оптимальный режим формирователя. Уровень постоянной составляющей на входе триггера при этом будет иметь нулевое значение.

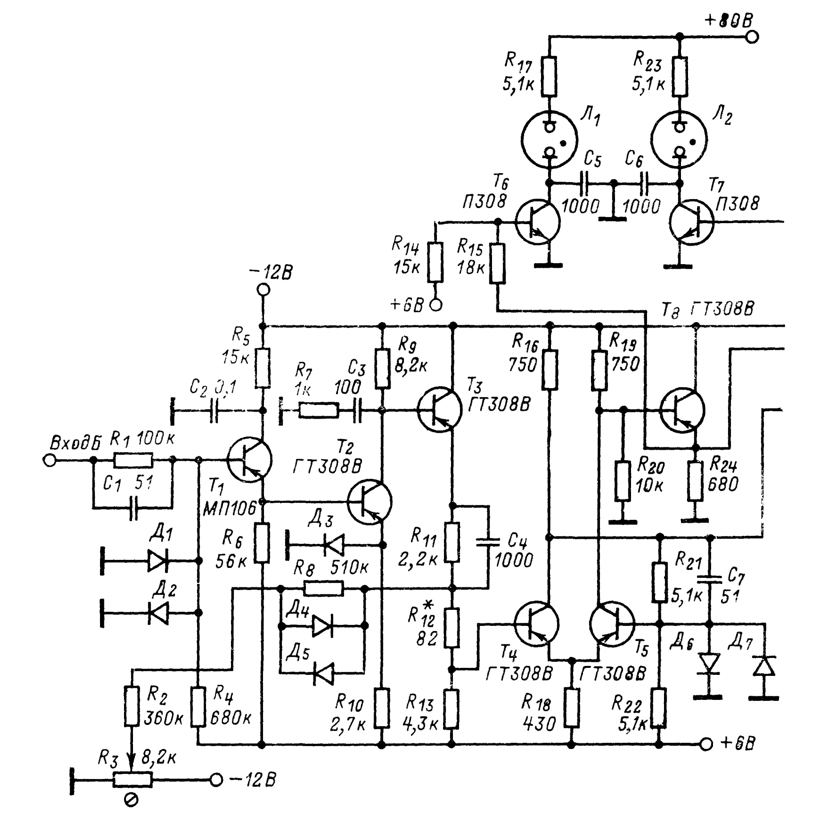
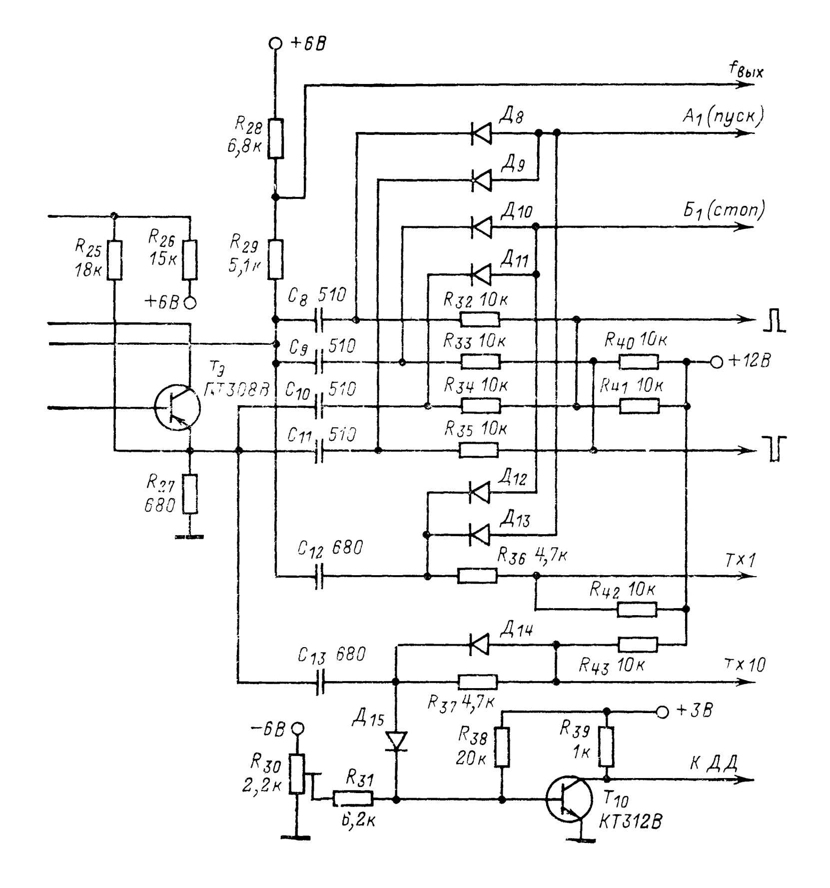


Рис. 37. Принципиальная схема входного низкочастотного устройства.

Лампочки $Л_1$ и $Л_2$ коммутируются при помощи высоковольтных транзисторов $Т_6$ и $Т_7$.

Для выбора необходимого вида измерения (период ×1, период ×10, длительность _|‾|_ или ‾|_|‾) в приборе служат цепи коммутации, представляющие собой импульсно-потенциальные схемы совпадения. Коммутирующими элементами являются диоды. Диоды, не участвующие в измерениях, закрыты напряжением +12 В.

Выбор необходимого режима осуществляется следующим образом. С помощью переключателя *Вида измерений* ($В_{2а}$) производится соединение с корпусом прибора одного из выводов схемы, обозначенных *Длит.* _|‾|_, ***Длит.*** ‾|_|‾ *Период ×1* или *Период ×10*. В результате снимается запирающее напряжение с диодов, включенных в соответствующие цепи. Например, при измерении длительности импульса отрицательной полярности с корпусом соединяется вывод ‾|_|‾; с диодов $Д_9$ и $Д_{10}$ снимается запирающее напряжение и на входы $А_1$ и $В_1$ схемы формирователя строб-импульса поступают соответственно импульсы СТАРТ и СТОП. При измерении длительности импульса положительной полярности импульсы пуска и останова проходят соответственно через диоды $Д_8$ и $Д_{11}$. При измерении периода (*период ×1*) импульсы пуска и останова проходят через открытые диоды $Д_{13}$ и $Д_{12}$. При измерении среднего из десяти периодов (*период ×10*) к выходу схемы формирователя подключается декадный делитель. Согласование выхода низкочастотного формирующего устройства с декадным делителем осуществляется с помощью усилительного каскада на



транзисторе T_{10}, включенного по схеме с общим эмиттером. Исходное, закрытое состояние транзистора T_{10} обеспечивает делитель R_{30}, R_{31}, R_{38}. Запускающие импульсы положительной полярности подводятся к транзистору T_{10} через диод $Д_{15}$. С помощью диода $Д_{14}$ сокращается время восстановления постоянной составляющей конденсатора C_{13}. Перепады 1—0 выходного напряжения транзистора T_{10} (амплитудой около 3 В) используются для запуска декадного делителя. При измерении низких частот выходные сигналы формирователя снимаются с делителя R_{28}, R_{29}, подключенного к эмиттерной нагрузке транзистора T_8.

Во входном низкочастотном устройстве использованы транзисторы T_1 — МП106, T_2—T_5, T_8, T_9 — ГТ308В, T_6, T_7 — П308, T_{10} — КТ312В, диоды $Д_1$—$Д_7$ — КД503А, $Д_8$—$Д_{15}$ — Д18.

3.4. СХЕМА УПРАВЛЕНИЯ

Схема управления (СУ) осуществляет синхронизацию работы всех узлов прибора и этим обеспечивает условия для автоматизации процесса измерения. В этой схеме происходит формирование сигналов, управляющих работой прибора в необходимой временной последовательности. К этим сигналам относятся: импульс сброса, устанавливающий пересчетные устройства и другие узлы прибора в исходное состояние перед началом каждого цикла измерения; строб-импульс, длительность которого определяется измеряемым интервалом време-

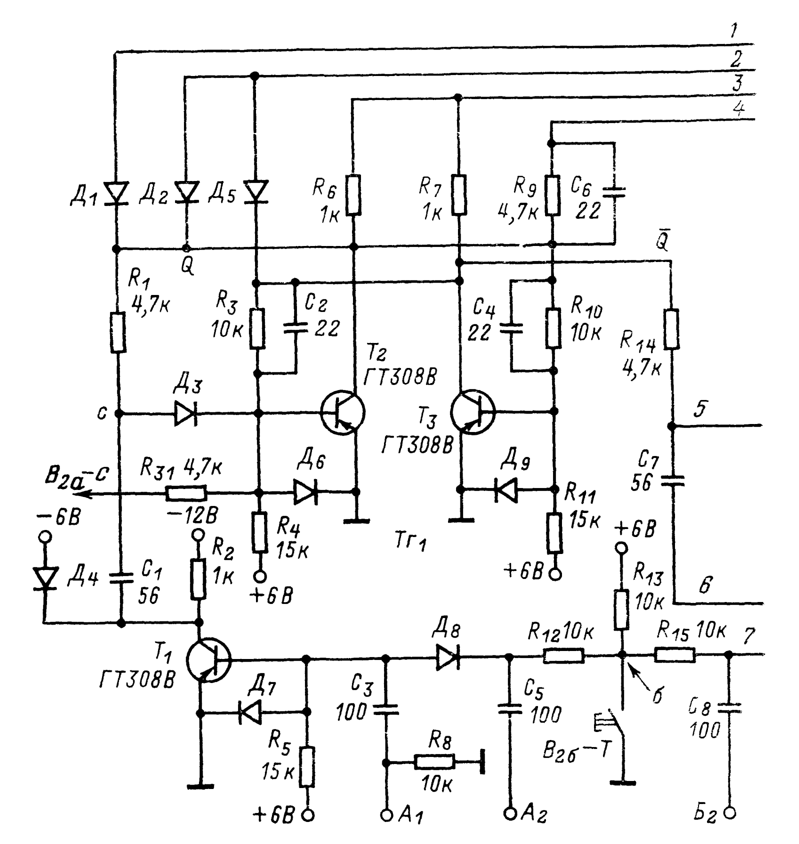


Рис. 38. Принципиальная схема

ни T_x или выбранным образцовым T_0; импульс блокировки, длительность которого определяет время индикации результата измерения; импульс включения регистрирующего устройства.

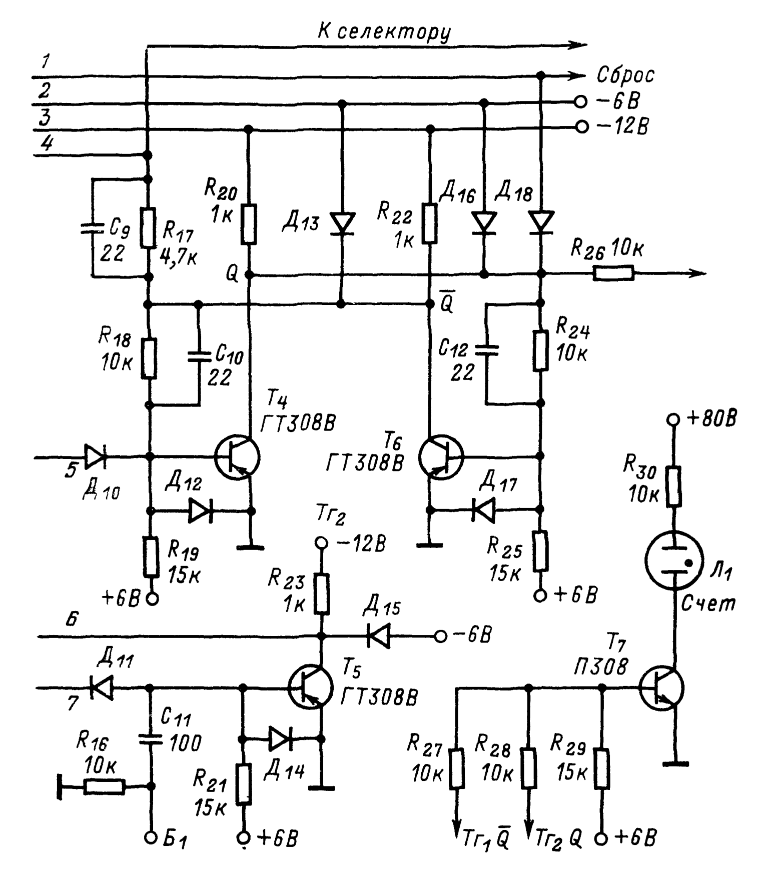
Интервал времени, ограниченный фронтом импульса сброса и срезом импульса блокировки, определяет цикл измерения.

Схема управления осуществляет также формирование внешних сигналов СТАРТ и СТОП и обеспечивает работу прибора при управлении внешними сигналами.

В схему управления входят формирователь строб-импульса, хронизатор, формирователь импульса СБРОС и узел ручного пуска прибора.

Формирователь строб-импульса (ФСИ). Схема формирователя строб-импульса (называемого иногда реле времени) состоит из двух триггеров, двух усилительных каскадов и импульсно-потенциальных схем совпадения (рис. 38). Триггеры формирователя $Tг_1$ и $Tг_2$ (транзисторы T_2, T_3 и T_4, T_6) выполнены по симметричной схеме с коллекторно-базовыми связями. Запуск триггеров раздельный, управляемый, осуществляется по базовым цепям транзисторов T_2 и T_4 (входы формирователя A_1 и $Б_1$ соответственно).

Для уменьшения погрешности установления времени измерения триггеры формирователя должны обладать высоким быстродействием. С этой целью в их схемах применены высокочастотные транзисторы типа ГТ308В и введено фиксирование (на уровне —6 В) коллекторного напряжения закрытых тран-



формирователя строб-импульса.

зисторов. Фиксирование осуществляется с помощью диодов $Д_2$, $Д_5$, $Д_{13}$ и $Д_{16}$. Все диоды, использованные в формирователе, типа Д18. С целью повышения чувствительности триггеров к запускающим сигналам на входах A_1 и B_1 формирователя включены усилительные каскады, выполненные на транзисторах T_1 и T_5. Усилители работают в ключевом режиме.

Рассмотрим работу формирователя. Импульс СБРОС, поступающий через диоды $Д_1$ и $Д_{18}$ на триггеры перед началом измерения, устанавливает следующее состояние транзисторов: T_2 и T_4 открыты, T_3 и T_6 закрыты. Вход триггера $Tг_2$ блокирован диодом $Д_{10}$, к аноду которого через резистор R_{14} подводится отрицательный потенциал с коллектора транзистора T_3. Время измерения (предел измерения) определяется соответствующим образцовым интервалом времени T_0. Последний в свою очередь ограничивается двумя выходными импульсами ДД. Таким образом, в течение одного цикла измерения на вход формирователя строб-импульса должны поступить два управляющих импульса. Под действием первого из них переключится триггер $Tг_1$. При переходе транзистора T_3 в открытое состояние снимается запрет с диода $Д_{10}$ и триггер $Tг_2$ переходит в подготовленное состояние. Следующий запускающий импульс переключает теперь триггер $Tг_2$, но не воздействует на триггер $Tг_1$, так как пусковой диод $Д_3$ последнего закрыт отрицательным потенциалом с коллектора транзистора T_2. При переключении триггеров формирователя коллекторное напряжение транзисторов изменяется в пределах от —6,5 до —0,2 В. Для формирова-

ния строб-импульса используются перепады напряжений на выходе Q триггера $Tг_1$ и выходе $\overline{Q}$ триггера $Tг_2$. Через развязывающие RC-цепочки (R_9C_6 и $R_{17}C_9$) эти перепады подводятся к базе транзистора T_9 в селекторе к точке *в* (см. рис. 36). Для управления хронизатором используются перепады напряжения, снимаемого с выхода Q триггера $Tг_2$ через резистор R_{26}.

При измерении интервала времени между двумя импульсами, подводимыми к внешним входам A_2 и $Б_2$, запуск формирователя строб-импульса производится с помощью импульсно-потенциальных схем совпадения (C_5, $Д_8$, R_{12}, C_8, $Д_{11}$, R_{15}, R_{13}). При измерении частоты, периода и длительности импульсов различной полярности диоды $Д_8$ и $Д_{11}$ закрыты положительным напряжением 6 В через резистор R_{13}. При соединении с корпусом общей точки *б* резисторов R_{12}, R_{13} и R_{15} (с помощью переключателя $B_{2б}$ с указанных диодов снимается запрет и схема формирователя становится подготовленной к запуску внешними сигналами). Запуск триггеров формирователя осуществляется импульсами положительной полярности. Поэтому сигналы, подводимые к входным усилителям (транзисторы T_1 и T_6), должны иметь отрицательную полярность.

Для перевода частотомера в режим СУММИРОВАНИЕ селектор должен быть открыт на время измерения. Для выполнения этого условия триггер $Tг_1$ формирователя необходимо переключить в единичное состояние. Через резистор R_{31} и переключатель B_{2a} база транзистора T_2 соединяется с источником напряжения +6 В, транзистор закрывается, высокий (отрицательный) уровень напряжения с его коллектора поступает на базу транзистора T_9 (селектора) и последний открывается.

При формировании строб-импульса на цифровом табло прибора включается индикация СЧЕТ. Эта надпись подсвечивается неоновой лампочкой $Л_1$, для включения которой используется каскад на транзисторе T_7 (П308). Один из электродов лампочки $Л_1$ подключен к источнику напряжения +80 В через резистор R_{30}, второй — к коллектору транзистора T_7. К базе транзистора T_7 подводится напряжение смещения +6 В и управляющие потенциалы с выхода $\overline{Q}$ триггера $Tг_1$ и выхода Q триггера $Tг_2$. В исходном состоянии (по сигналу СБРОС) транзистор T_7 закрыт отрицательным напряжением с коллектора транзистора T_3. При переключении триггера $Tг_1$ по сигналу ПУСК (СТАРТ) на базе транзистора T_7 устанавливается уровень +0,7 В, транзистор открывается, напряжение на его коллекторе уменьшается до уровня, близкого к 0В, и лампочка $Л_1$ зажигается. По сигналу СТОП $Л_1$ гаснет.

Хронизатор. Хронизатор (рис. 39), роль которого выполняет усилительный каскад на транзисторе T_1 (П416Б), управляет работой формирователей импульсов блокировки и сброса. В автоматическом режиме хронизатор управляется перепадами коллекторного напряжения транзистора T_4 (см. рис. 38). Во время действия строб-импульса (при измерении) транзистор T_1 закрыт напряжением смещения +6 В. Через резистор R_2 и диод $Д_1$ (Д18) происходит заряд конденсатора C_2 до уровня —12 В. Через резистор R_7 это напряжение подводится к аноду диода $Д_2$ (Д18), включенного на входе формирователя импульса сброса, и удерживает его в закрытом состоянии. После окончания строб-импульса транзистор T_1 открывается и конденсатор C_2 начинает разряжаться через резисторы R_4, R_3 и транзистор T_1. Происходит формирование импульса блокировки, длительность которого определяется постоянной времени цепи разряда конденсатора C_2. Необходимое время индикации устанавливается с помощью переменного резистора R_4. Постоянная времени цепи заряда конденсатора C_2 неизменна и равна произведению R_2C_2 (прямое сопротивление диода $Д_1$ пренебрежимо мало). При разряде конденсатора C_2 происходит уменьшение напряжения, закрывающего диод $Д_2$, и при определенном его значении диод открывается. На этом заканчивается формирование импульса блокировки.

Формирователь импульса сброса. Схему формирователя импульса сброса (рис. 39) составляют одновибратор (*D1.1*), три усилительных каскада, выполненные на транзисторах T_2 и T_4 (КТ312В), T_3 (П416Б), и восемь инверторов в интегральном исполнении (*D2.1—D5.3*). Одновибратор выполнен на микросхеме типа К2ГФ182. Она имеет следующие параметры: напряжение питания +6,3 В, амплитуда запускающего импульса 2,5—6,0 В; амплитуда выходного импульса не менее 2,5 В; частота следования входных импульсов не более 250 кГц. Для запуска одновибратора используются выходные импульсы дели-

теля частоты, следующие с частотой 10 Гц. Последние поступают на вход *14* одновибратора через открытый диод $Д_2$. У ИМС К2ГФ182 имеются два выхода; с выхода *5* снимается импульс положительной полярности, с выхода *10* — отрицательной. Сигнал с выхода *10* поступает на входы транзисторов T_3 и T_4;

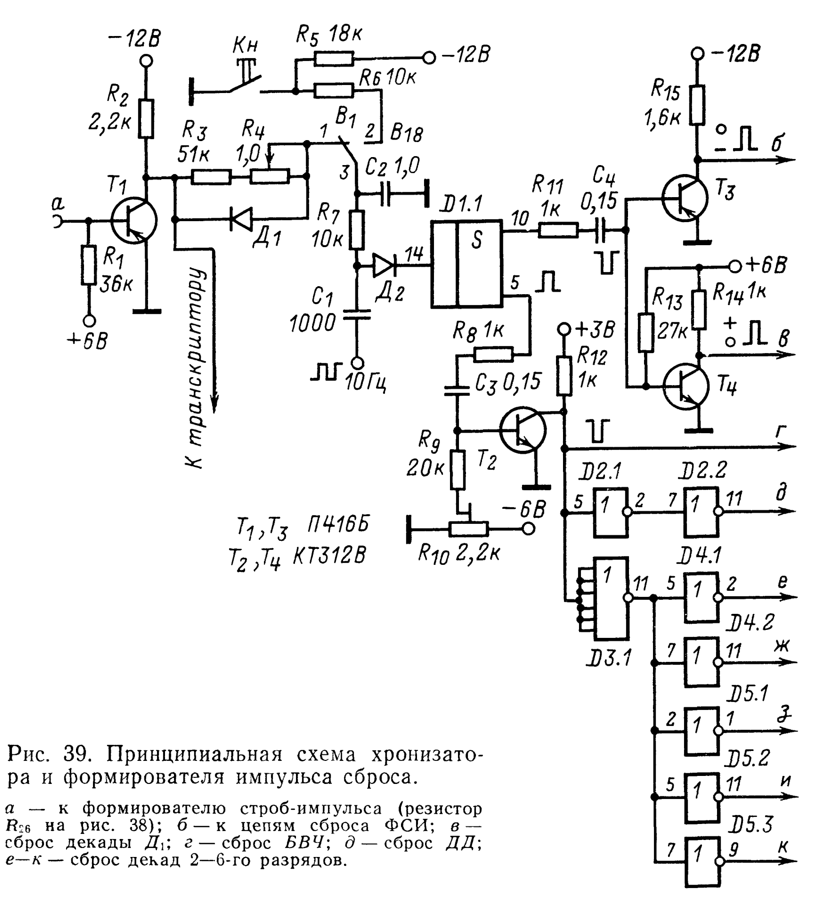


Рис. 39. Принципиальная схема хронизатора и формирователя импульса сброса.

а — к формирователю строб-импульса (резистор R_{26} на рис. 38); *б* — к цепям сброса ФСИ; *в* — сброс декады $Д_1$; *г* — сброс *БВЧ*; *д* — сброс *ДД*; *е—к* — сброс декад 2—6-го разрядов.

последовательная *RC*-цепь ($R_{11}C_4$) определяет длительность импульса сброса (~75 мкс). Выходной сигнал транзистора T_3 используется для сброса триггеров формирователя строб-импульса, выходной сигнал транзистора T_4 — для сброса декады младшего разряда (*Д1*).

В исходном состоянии транзистор T_3 закрыт напряжением смещения +6 В, транзистор T_4 открыт. Импульс с выхода *10* одновибратора открывает транзистор T_3 и закрывает транзистор T_4; на выходах транзисторов формируются импульсы сброса с уровнями соответственно логических нуля и единицы. Транзистор T_2 служит для согласования выхода формирователя импульса сброса со входами ИМС. Сигнал положительной полярности с выхода *5* одновибратора используется для сброса декад 2—6-го разрядов счетчика и декадного делителя. Нулевой уровень с выхода транзистора T_2 используется для установки в исходное состояние триггеров блока вычитания частоты (БВЧ).

С помощью ИМС типа К2ЛБ172 (*D2*) осуществляется двойное инвертирование сигнала СБРОС для ДД. С целью развязки низкочастотных пересчетных устройств по цепям сброса от остальных узлов прибора к выходу транзистора T_2 подключена ИМС типа К2ЛБ173 (*D3.1*) с повышенной нагрузочной спо-

собностью. Входы *D3.1* *3—5*, *7—9* объединены. В цепь сброса каждой из пяти декад включены инверторы, входящие в состав ИМС типов К2ЛБ172 (*D2*, *D4*) и К2ЛБ174 (*D5*).

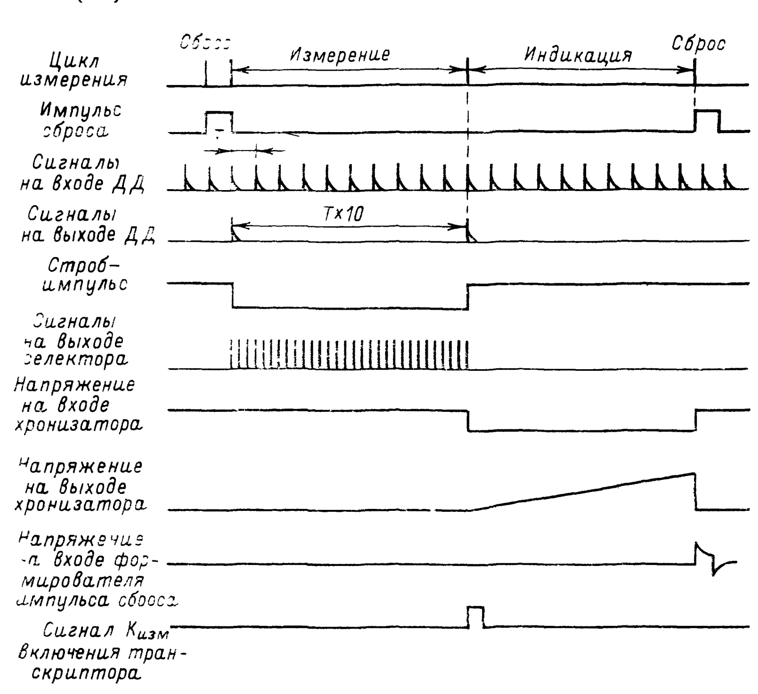


Рис. 40. Временные диаграммы процессов в схеме частотомера.

При однократном измерении сброс осуществляется вручную. Для этого переключатель B_{18} устанавливается в положение *2*. Заряд конденсатора C_2 от источника напряжения —12 В происходит через резисторы R_5 и R_6. При нажатии кнопки *Кн* конденсатор разряжается через резистор R_6. Формирование импульса сброса происходит аналогично автоматическому режиму. На рис. 40 показаны временные диаграммы процессов в схеме частотомера.

3.5. ПЕРЕСЧЕТНЫЕ УСТРОЙСТВА

Регистрация последовательности импульсов, количество которых соответствует измеряемой величине, и представление информации в цифровой форме осуществляется с помощью электронного счетчика прибора. Счетчик содержит шесть десятичных разрядов. Каждый разряд представляет собой пересчетную декаду с отсчетным устройством. При использовании четырех образцовых интервалов времени T_0 (0,01; 0,1; 1 и 10 с) на индикаторе счетчика могут быть воспроизведены и младший и старший разряды числа, а предельную частоту прибора (35 МГц) можно измерить с достаточно высокой точностью — до 0,1 Гц. Декада младшего разряда имеет быстродействие 35 МГц и выполнена на дискретных компонентах, декады остальных разрядов — на интегральных микросхемах.

Декада 35 МГц. Декада состоит из двоично-десятичного счетчика, схемы управления индикатором и цифровой газоразрядной лампы. Триггеры счетчика выполнены по симметричной схеме, с внешним смещением и с управляемым запуском в базы транзисторов. Для обеспечения высокого быстродействия триггеров используется ненасыщенный режим транзисторов. Для устранения насыще-

ния применена нелинейная отрицательная обратная связь с коллекторов транзисторов на их базы (рис. 41) через диоды запуска (цепи $R_1Д_1$ и $R_2Д_4$).

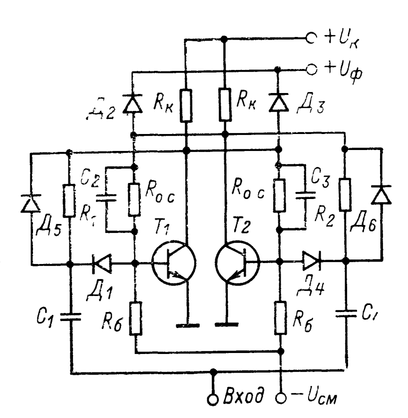


Рис. 41. Схема высокочастотного триггера.

Роль нелинейных элементов выполняют диоды, которые при подходе рабочей точки транзистора к области насыщения замыкают цепь обратной связи, шунтируя переход коллектор—база. При запирании транзистора диод размыкает цепь обратной связи. С помощью резистора R_1(R_2) задается необходимый уровень отпирания диода $Д_1$($Д_4$), при котором замыкание цепи обратной связи должно произойти раньше, чем транзистор перейдет в режим насыщения. Для повышения быстродействия триггера сопротивление резистора R_1 выбирается малым (1 кОм). Шунтирование резистора нелинейной обратной связи диодом $Д_5$($Д_6$) дополнительно сокращает время восстановления схемы. Процесс, происходящий в цепи обратной связи, обеспечивает смещение диода запуска в цепи насыщенного транзистора в прямом направлении. Ток смещения составляет 1—3 мА. Такая подготовка позволяет при запуске значительно сократить время установления прямого тока диода, которое должно быть меньше длительности запускающего импульса.

Для сокращения времени рассасывания носителей применяется форсирование запуска, т. е. увеличение амплитуды тока входного импульса $I_{вх}$. Емкость дифференцирующих конденсаторов (C_1 и C_4) обеспечивает $I_{вх}=(1{,}5\div2)I_{К\ нас}$. Дополнительное сокращение длительности положительного фронта достигается с помощью диодного фиксирования коллекторного напряжения закрытого транзистора. Для этого в схему триггера введены диоды $Д_2$ и $Д_3$ и дополнительный источник питания +6 В. Схема с диодным фиксированием работает следующим образом. Если транзистор T_1 открыт и потенциал его коллектора ниже уровня +6 В, то диод $Д_3$ закрыт и не влияет на режим транзистора. Когда напряжение коллектора превысит уровень +6 В, диод $Д_3$ начинает проводить ток и на коллекторе транзистора T_1 устанавливается потенциал, незначительно превышающий напряжение источника +6 В. В результате быстродействие триггера повышается примерно вдвое.

Счетную часть декады, структурная схема которой показана на рис. 42, составляют входной усилитель $У_1$, триггер $Тг_1$ и устройство пересчета на пять. В соответствии с кодом декады (8-4-2-1) триггеры соединены между собой в следующем порядке. На выходе триггера $Тг_1$ включен усилитель $У_2$, выход последнего соединен со входами триггеров $Тг_2$ и $Тг_4$. Выход Q триггера $Тг_2$ соединен со счетным входом триггера $Тг_3$. В цепь запуска (по входу J) триггера $Тг_2$ включена схема совпадения *D1.1*, в аналогичную цепь триггера $Тг_4$ — схема совпадения *D3.1*. Схемой *D1.1* управляет логическая схема *D2.1*, схемой *D3.1* — схема *D4.1*. К входам схемы *D2.1* подводятся сигналы с выходов $\bar{Q}$ триггеров $Тг_2$ и $Тг_4$, к входам схемы *D4.1* — с выходов Q триггеров $Тг_2$ и $Тг_3$. Схемы *D1.1*, *D2.1* и *D3.1*, *D4.1* соответственно аналогичны.

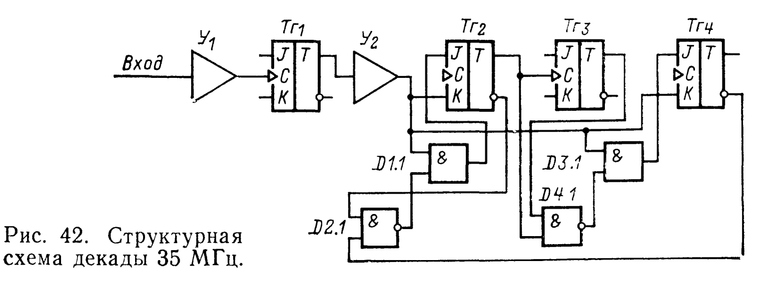


Рис. 42. Структурная схема декады 35 МГц.

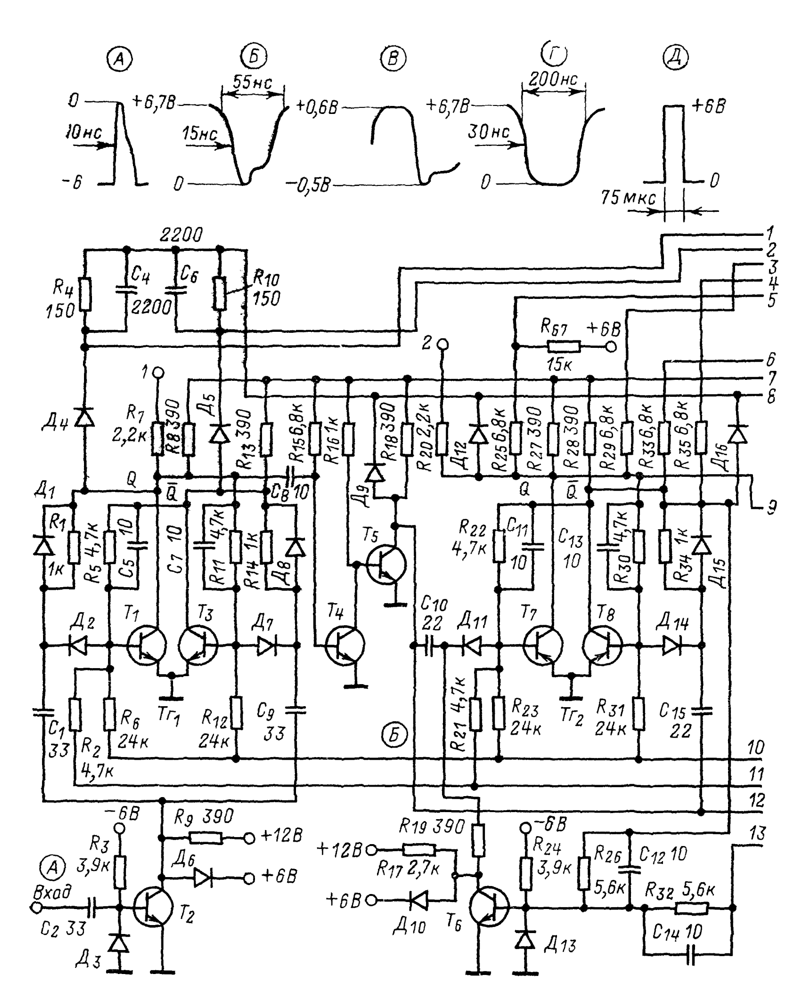
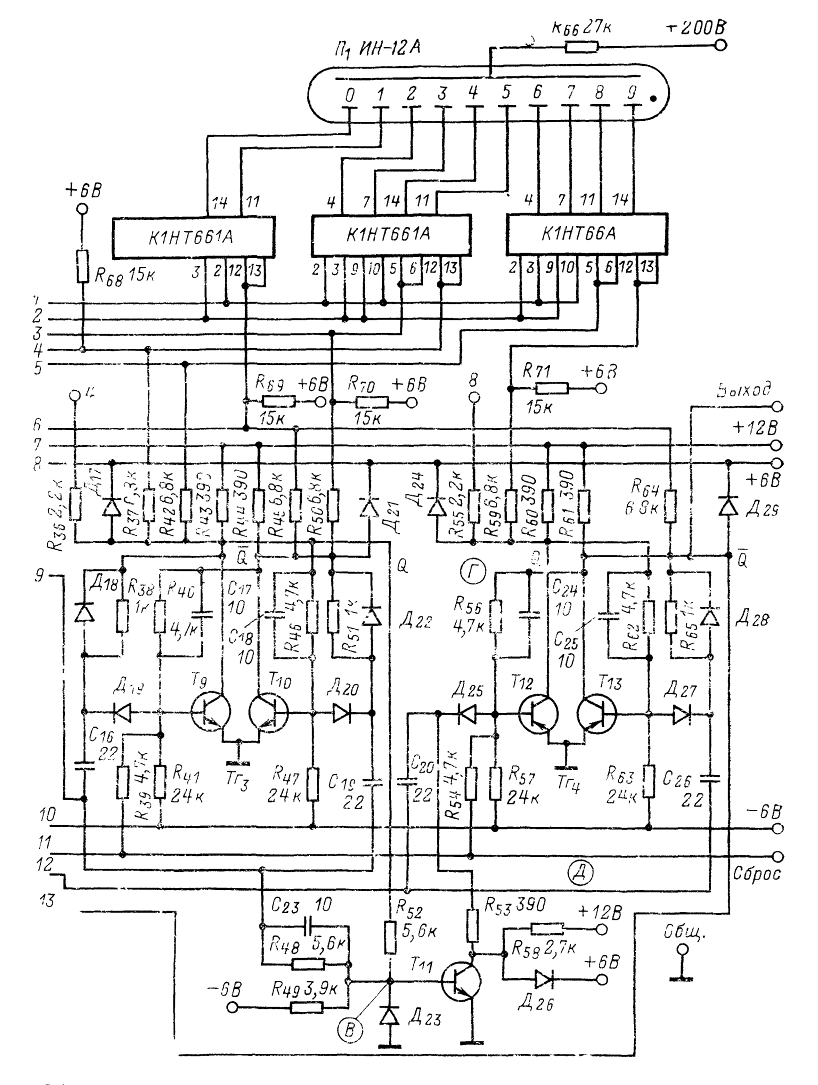


Рис. 43. Принципиальная схема

В схему *D1.1* (рис. 42, 43) входит пусковой диод $Д_{11}$, включенный во входную цепь транзистора T_7 ($Tг_2$). Роль схемы *D2.1* выполняет транзистор T_6, включенный по схеме с общим эмиттером. Резистор R_{17} является коллекторной нагрузкой транзистора T_6. Резистор R_{19} служит для развязывания входа схемы *D1.1* от коллекторной цепи транзистора T_6 при переходе схемы *D1.1* в открытое состояние. Диод $Д_{10}$ обеспечивает фиксирование коллекторного напряжения транзистора T_6 (на уровне +6 В). Смещение на базу транзистора T_6 задается от источника напряжения —6 В с помощью делителя, в который входят резистор R_{24} и диод $Д_{13}$. По цепям $R_{26}C_{12}$ и $R_{32}C_{14}$ к схеме *D2.1*, помимо напряжения смещения, подводятся управляющие сигналы с выходов триггеров.

В зависимости от состояния триггеров к входу схемы *D2.1* могут быть подведены два или один высокий уровень. В первом случае транзистор T_6 будет



декады 35 МГц.

открыт, во втором — закрыт. Низкий уровень с коллектора транзистора T_6 открывает схему *D1.1* для запускающих импульсов. Напряжение на коллекторе закрытого транзистора составляет +6 В. Это напряжение является запрещающим для схемы *D1.1*, которая при этом закрывается и отключает триггер $Тг_2$.

Электрическая схема декады приведена на рис. 43. В исходное, нулевое состояние триггеры устанавливаются импульсом сброса. Для согласования декады с выходом селектора, выполненного на транзисторах структуры *p-n-p*, на ее входе включен усилитель-ограничитель на транзисторе T_2. Исходное, закрытое состояние транзистора T_2 обеспечивается напряжением смещения, которое подается на его базу с делителя $R_3Д_3$. Положительный перепад напряжения (фронт счетного импульса) открывает транзистор T_2; перепад 1—0 его выходного напряжения является запускающим для триггера $Тг_1$ (декады).

В результате действия каждого входного импульса происходит последовательное переключение триггера $Тг_1$. Перепад коллекторного напряжения в пределах от +6,7 до +0,7 В, возникающий при отпирании транзистора T_1, используется для запуска последующих триггеров. Так как импульс с выхода триггера $Тг_1$ поступает одновременно на входы триггеров $Тг_2$ и $Тг_4$, то для повышения нагрузочной способности $Тг_1$ сигналы с его выхода вначале подаются на двухкаскадный усилитель, выполненный на транзисторах T_4 и T_5, включенных по схеме с общим эмиттером. В исходном состоянии транзистор T_4 открыт, T_5 закрыт. С помощью диодного фиксирования (диод $Д_9$) коллекторного напряжения транзистора T_5 перепады его выходного напряжения ограничиваются пределами от 6,7 до 0 В. Импульсы необходимой полярности на выходе усилителя возникают только при поступлении на вход триггера $Тг_1$ четных импульсов, поэтому в дальнейшем следует рассматривать прохождение через устройство пересчета на пять именно этих импульсов.

В исходном состоянии (до прихода второго счетного импульса) схемы *D1.1* и *D2.1* открыты, так как к входам последней подведены высокие уровни. Схема *D3.1* закрыта, поскольку ко входам схемы *D4.1* подведены низкие уровни. В результате указанных состояний схем *D1.1* и *D3.1* второй импульс переключит только триггер $Тг_2$. При этом схема *D1.1* закроется, но это не помешает триггеру $Тг_2$ переключиться под действием четвертого импульса. Схема *D1.1* вновь перейдет в открытое состояние. После переключения триггера $Тг_2$ под действием четвертого импульса триггер $Тг_3$ перейдет в единичное состояние, но схема *D3.1* при этом остается закрытой. Шестой импульс вновь опрокинет триггер $Тг_2$ и одновременно с этим закроет схему *D1.1*. Схема *D3.1* переходит теперь в открытое состояние, так как на входах этой схемы устанавливаются высокие уровни. Восьмой импульс опрокидывает триггеры $Тг_2$ и $Тг_3$ в нулевое состояние; триггер $Тг_4$ через открытую схему *D3.1* переключится в единичное состояние. При поступлении восьмого импульса подтверждается закрытое состояние схемы *D1.1*; триггер $Тг_2$ блокирован; схема *D3.1* закрывается. Десятый импульс переключает в нулевое состояние триггеры $Тг_1$ и $Тг_4$. В результате действия десятого импульса на выходе *Q* триггера $Тг_4$ формируется импульс переноса отрицательной полярности. Схема *D1.1* переходит в открытое состояние.

Визуальная индикация выходных данных (результатов измерения) производится с помощью цифровой индикаторной лампы типа ИН-12А. Для зажигания одной из цифр необходимо к соответствующему промежутку цифровой катод — анод приложить через ограничивающий резистор (R_{66}) напряжение не менее 200 В. После зажигания цифры на горящем промежутке напряжение падает примерно на 150 В, на резисторе — остальные 50 В. Для гашения цифр должны быть снижены напряжения на соответствующих промежутках.

Схему управления цифровым индикатором составляют дешифратор и высоковольтные транзисторы для усиления выходных сигналов триггеров до необходимой амплитуды. Транзисторы включены в цепи катодов и работают в ключевом режиме. В качестве высоковольтных ключей используется транзисторная матрица — ИМС типа К1НТ661А. Управление состоянием ключей производится по эмиттерным и базовым цепям. В целях упрощения схемы коммутации эмиттеры четных и нечетных ключей соединены в группы — «чет» и «нечет». В качестве селектора четности используется триггер $Тг_1$. Для уменьшения нагрузки на триггер $Тг_1$ шины *чет* и *нечет* подключены к цепям фиксирования коллекторных напряжений; шина *чет* подсоединена к цепи фиксирования выхода *Q*, шина *нечет* — к соответствующей цепи выхода $\bar{Q}$ триггера $Тг_1$; управляющие напряжения снимаются с резисторов R_4 и R_{10}.

Для представления информации о состоянии декады используются десять комбинаций состояний триггеров. В дешифраторе происходит преобразование двоично-десятичного кода счетчика в десятичный. В течение одного цикла работы декады (счет от 0 до 10) из выходных сигналов триггеров $Тг_2$—$Тг_4$ формируются пять строб-импульсов. Длительность каждого из них равна двум периодам сигнала, действующего на входе декады. Выходные сигналы дешифратора используются для управления ключевыми транзисторами по базовым цепям. Базы ключей, выводы ИМС *12—13, 5—6, 12—13, 5—6, 12—13* соединены попарно; соответственно включаются катоды индикатора *0—1, 2—3, 4—5, 6—7, 8—9*. К базам ключей подводится напряжение смещения +6 В. Изменение потенциала базовых цепей происходит через два входных импульса, эмиттерных —

под действием каждого импульса. Поэтому в течение одного строб-импульса оказываются открытыми поочередно два ключевых транзистора, например 0, или 1, 2, или 3 и т. д. Дешифратор выполнен в виде резисторной матрицы и состоит из логических схем И.

На рис. 44 приведены временны́е диаграммы работы счетчика и дешифратора.

В качестве примера рассмотрим состояние декады при индикации цифры 5. Триггеры декады находятся в состоянии 1010 (код 0101). В данном случае триггеры $Tг_1$ и $Tг_3$ находятся в состоянии 1, триггеры $Tг_2$ и $Tг_4$ — в состоянии 0. Для высвечивания цифры 5 необходимо, чтобы на эмиттер соответствующего

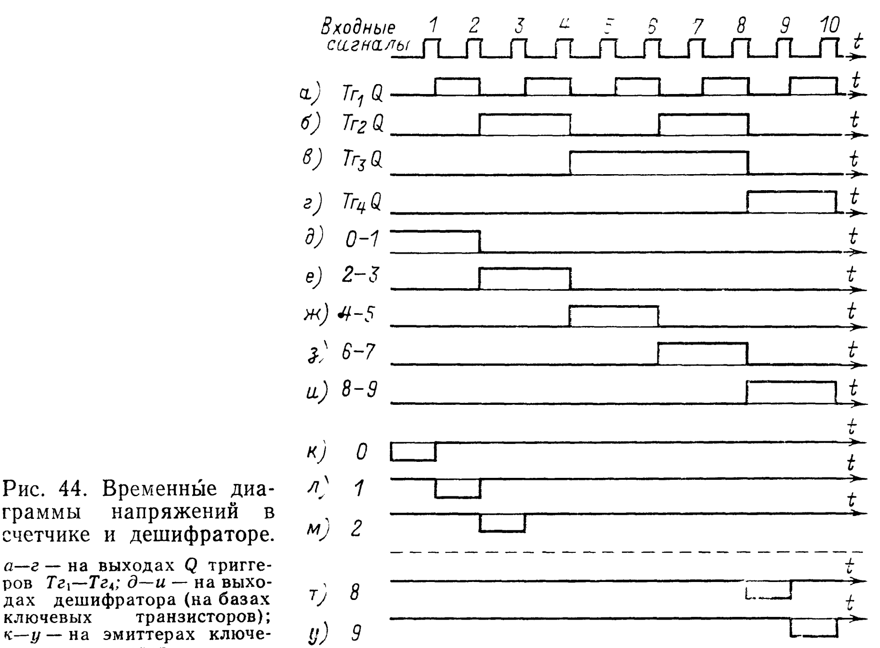


Рис. 44. Временны́е диаграммы напряжений в счетчике и дешифраторе.

а—г — на выходах *Q* триггеров $Tг_1$—$Tг_4$; *д—и* — на выходах дешифратора (на базах ключевых транзисторов); *к—у* — на эмиттерах ключевых транзисторов.

ключевого транзистора был подан низкий уровень с выхода $\bar{Q}$ триггера $Tг_1$, а на базу — высокий. Высокие уровни с выхода $\bar{Q}$ триггера $Tг_2$ и выхода Q триггера $Tг_3$ подводятся к базе ключа соответственно через резисторы матрицы R_{35} и R_{37}. Остальные нечетные цифры погашены низкими уровнями, поступающими на базы соответствующих ключей с выходов триггеров; напряжение смещения на базах при этом уменьшается за счет его деления резисторами дешифратора. Ключевые транзисторы четной группы закрыты. так как к их эмиттерам подводится высокий уровень с выхода Q триггера $Tг_1$.

Сброс на нуль производится подачей импульса положительной полярности длительностью 75 мкс и амплитудой 6 В на базы транзисторов T_1, T_7. T_9 и T_{12} через резисторы R_2, R_{21}, R_{39} и R_{54}. Запуск декады осуществляется импульсами положительной полярности амплитудой около 5—6 В. Импульс на выходе декады имеет отрицательную полярность и амплитуду 3 В. Передача выходных сигналов триггеров на регистрирующее устройство производится через резисторы R_7, R_{20}, R_{36} и R_{55}. В триггерах декады применены транзисторы КТ316А, КТ316Б и диоды КД503А. На рис. 43 в верхней части показаны эпюры напряжений в декаде при входном сигнале частотой 10 МГц. Питание счетной части декады осуществляется от стабилизированных источников с напряжениями +12, +6 и —6 В.

Декада 10 МГц. Декада второго разряда счетчика имеет быстродействие 10 МГц. Декада выполнена на триггерах типа К2ТК551 в интегральном исполнении. К2ТК551 — это тактируемый *JK*-триггер, имеющий помимо счетного входа *C* дополнительные входы *J* и *K*, управляющие записью информации в триггер. Если на входах *J* и *K* присутствуют высокие потенциалы, то *JK*-триггер работает в обычном счетном режиме. Если к входам *J* и *K* одновременно подведены низкие потенциалы, то состояние триггера при поступлении импульсов на тактовый (счетный) вход не меняется. Если на вход *J* подан потенциал единица, а на вход *K* — нуль, то по отрицательному фронту первого из последовательности входных импульсов осуществляется установка триггера в состояние 1. Все последующие импульсы не изменят состояние триггера. Наоборот, если на вход *J* подать низкий потенциал, а на вход *K* — высокий, то по отрицательному фронту первого импульса на входе *C* триггер перейдет в нулевое состояние, в котором и останется, не реагируя на импульсы, действующие на входе *C*. Изменение состояния тактируемого *JK*-триггера может происходить по отрицательному фронту входного импульса при подведении последнего к входам *Уст. 0* или *Уст. 1*. В то же время изменение потенциалов на входах *J* и *K* (независимо от напряжения на входе *C*) не влияет на состояние триггера.

Счетчик декады 10 МГц построен по синхронной схеме запуска, обладающей высокой степенью быстродействия. На рис. 45 представлена электрическая

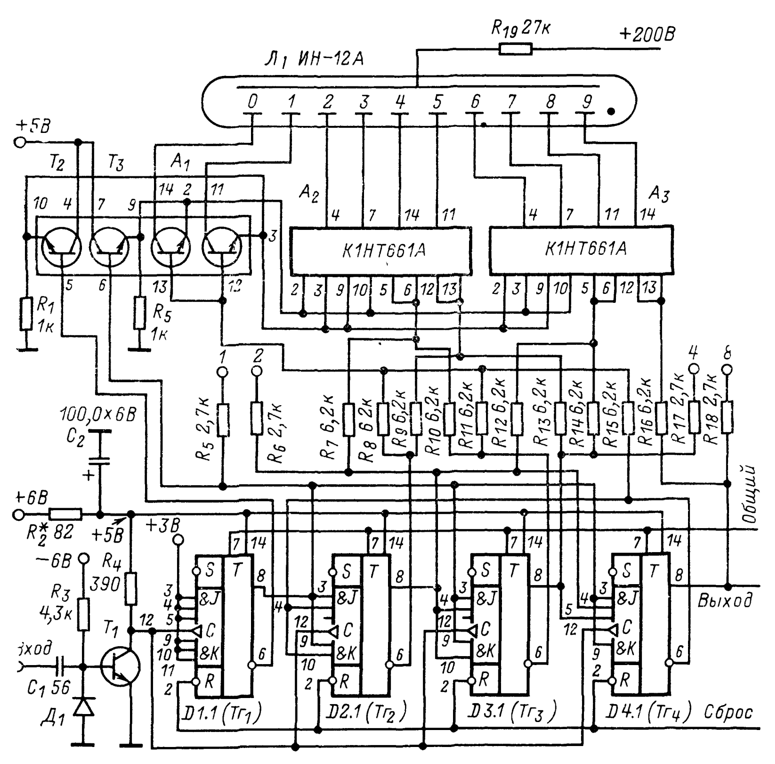


Рис. 45. Принципиальная схема декады 10 МГц.

принципиальная схема декады. Так как триггеры в синхронной схеме переключаются под воздействием входного импульса, а не сигнала с выхода предыдущего триггера, то все изменения состояний триггеров происходят одновременно. У синхронного счетчика быстродействие ограничивается только временем задержки одного *JK*-триггера. Для некоторого сокращения этого времени в схему

счетчика введена предварительная подготовка триггеров к переключению. С этой целью у триггеров $Тг_2$—$Тг_4$ образованы дополнительные счетные входы, которые получены путем объединения входов J и K в каждом триггере. У триггеров $Тг_2$ и $Тг_3$ — это J_1K_1 и J_2K_2 (соответственные входы ИМС *3—9* и *4—10*); у триггера $Тг_4$ — J_1K_1.

Триггеры в схеме счетчика соединены таким образом, что высокий уровень с выхода одного из них подается на входы последующих, обеспечивая тем самым их подготовку к переключению под действием очередных счетных импульсов. Для выполнения этого условия триггеры в декаде соединены в следующем порядке: выход Q триггера $Тг_1$ соединен с дополнительными счетными входами J_1K_1 всех остальных триггеров; выход Q триггера $Тг_2$ подведен к входам J_2K_2 триггера $Тг_3$ и входу J_2 триггера $Тг_4$; выход $\bar{Q}$ триггера $Тг_4$ соединен с входами J_2K_2 триггера $Тг_2$. При таком соединении триггеров обеспечивается декадный пересчет в коде 8-4-2-1. Для получения запускающих импульсов (с амплитудой около 3 В) на входе декады включен согласующий каскад на транзисторе T_1. В исходном состоянии транзистор T_1 закрыт напряжением смещения, которое подводится к его базе с делителя $R_3Д_1$. Сигнал положительной полярности, управляющий согласующим каскадом, снимается с выхода $\bar{Q}$ триггера $Тг_4$ декады младшего разряда. Для повышения нагрузочной способности транзистора T_1 сопротивление его коллекторной нагрузки уменьшено до 390 Ом. Для повышения скорости переключения и улучшения помехозащищенности входы *3—5*, *9—11* триггера $Тг_1$ объединены и подключены к источнику напряжения +3 В.

Рассмотрим работу счетчика. В исходное, нулевое состояние триггеры устанавливаются под действием импульса сброса, который в виде сигнала с нулевым уровнем подводится к входам *Уст. 0* (вход *2* ИМС). Для осуществления синхронной работы счетчика входы C (вход *12* ИМС) всех триггеров объединены. Первый импульс переключает в состояние логической 1 только триггер $Тг_1$, так как остальные триггеры блокированы низким уровнем с выходов Q триггеров $Тг_1$—$Тг_3$. После переключения триггера $Тг_1$ в подготовленное состояние переходит триггер $Тг_2$, так как на его входы J_2K_2 поступает высокий уровень с выхода $\bar{Q}$ триггера $Тг_4$ и снимается запрет с входов J_1K_1. Поэтому второй импульс, возвращая триггер $Тг_1$ в исходное состояние, переключает триггер $Тг_2$ в состояние 1. Третий импульс переключает только триггер $Тг_1$. В подготовленное состояние теперь переходит триггер $Тг_3$, поскольку на его входы J_2K_2 поступает высокий уровень с выхода Q триггера $Тг_2$, а на входы J_1K_1 — высокий уровень с выхода триггера $Тг_1$. Четвертый импульс переключает триггеры $Тг_1$ и $Тг_2$ в состояние 0, триггер $Тг_3$ — в состояние 1; низкий уровень с выхода Q триггера $Тг_2$ подводится к входу J_2 триггера $Тг_4$ и подтверждает его состояние 0. Пятый импульс переключает только триггер $Тг_1$. К последующему переключению подготовлен триггер $Тг_2$. Шестой импульс переключает триггер $Тг_1$ в состояние 0, а триггер $Тг_2$ — в 1. Седьмой импульс устанавливает единичное состояние триггера $Тг_1$ и подготовленное состояние триггера $Тг_4$. К входу J_3 последнего подведен высокий уровень с выхода Q триггера $Тг_3$, к входу J_1K_1 — высокий уровень с выхода Q триггера $Тг_1$, к входу J_2 — высокий уровень с выхода Q триггера $Тг_2$. Восьмой импульс устанавливает триггеры $Тг_1$—$Тг_3$ в состояние 0, триггер $Тг_4$ — в состоянии 1. Низкий уровень с выхода $\bar{Q}$ триггера $Тг_4$ подводится к входам J_2K_2 триггера $Тг_2$ и блокирует его. Соответствующий уровень с выхода Q триггера $Тг_2$ блокирует по входам J_2K_2 триггер $Тг_3$. Девятый импульс переключает триггер $Тг_1$. Высокий потенциал с его выхода Q сообщает по входам J_1K_1 триггеру $Тг_4$ разрешение на переключение. Десятый импульс переключает триггер $Тг_1$ в состояние 0. Одновременно переключается и триггер $Тг_4$, так как низкий уровень на входах J_2 и J_3 не препятствует его переключению в состояние 0. На этом заканчивается цикл работы счетчика, т. е. счет от 0 до 10. Срез импульса на выходе Q триггера $Тг_4$ является сигналом для декады следующего разряда.

Схему управления цифровым индикатором составляют резисторная матрица дешифратора и десять высоковольтных транзисторов, работающих в режиме переключения. В качестве последних используются транзисторные матрицы типа К1НТ661А. В связи с тем, что управление ключевыми транзисторами по эмиттерам осуществляет триггер $Тг_1$, в целях развязывания его выходов от ключевых транзисторов применены эмиттерные повторители (транзисторы T_2 и T_3). Для эмиттерных повторителей использованы два свободных транзистора в одной

из транзисторных матриц. Шины *чет* и *нечет* подключены к эмиттерам транзисторов T_3 и T_2 соответственно. На базы этих транзисторов управляющие потенциалы подаются с выходов триггера $Тг_1$. Базы ключевых транзисторов включены попарно. Работа аналогичной схемы управления индикатором рассмотрена выше. Через резисторы R_5, R_6, R_{17} и R_{18} производится передача выходных сигналов триггеров на регистрирующее устройство. Питание счетной части декады осуществляется от источника напряжения +5 В.

Декада 2 МГц. Декады 3—6-го разрядов счетчика прибора выполнены по аналогичным схемам и имеют быстродействие около 2 МГц. Схему счетной части декады составляют четыре универсальных *JK*-триггера типа К2ТК171. Триггер состоит из двух диодно-транзисторных схем И-ИЛИ-НЕ. По своему режиму триггер К2ТК171 несколько отличается от описанного выше триггера К2ТК551. Например, при наличии на входе *C* низкого потенциала изменение сигналов на входах *JK* не влияет на состояние триггера. Если же на входе *C* установлен высокий потенциал, то отрицательный фронт импульса на входе *J* приводит к появлению на выходе *Q* высокого потенциала, отрицательный фронт на входе *K* — низкого. Характерной особенностью триггеров К2ТК171 является возможность их установки в 0 или 1 (по входам *Уст. 0* и *Уст. 1*) лишь при низком потенциале на входе *C*.

Схема декады приведена на рис. 46. Триггеры $Тг_1$—$Тг_3$ управляются по счетному входу, $Тг_4$ — по раздельным входам. Для обеспечения коэффициента пересчета $K_{сч}=10$ в схему декады введены дополнительные связи — с выхода $\bar{Q}$ триггера $Тг_4$ на вход *J* триггера $Тг_2$ и с выхода *Q* триггера $Тг_3$ на вход *J* триггера $Тг_4$. Помимо того, вход *K* триггера $Тг_4$ соединен с выходом *Q* триггера $Тг_1$. При помощи этих связей осуществляется управление триггером $Тг_4$ по восьмому и десятому импульсам, а также передача запрещающего сигнала на триггер $Тг_2$ на время действия десятого импульса. Для более надежного отклю-

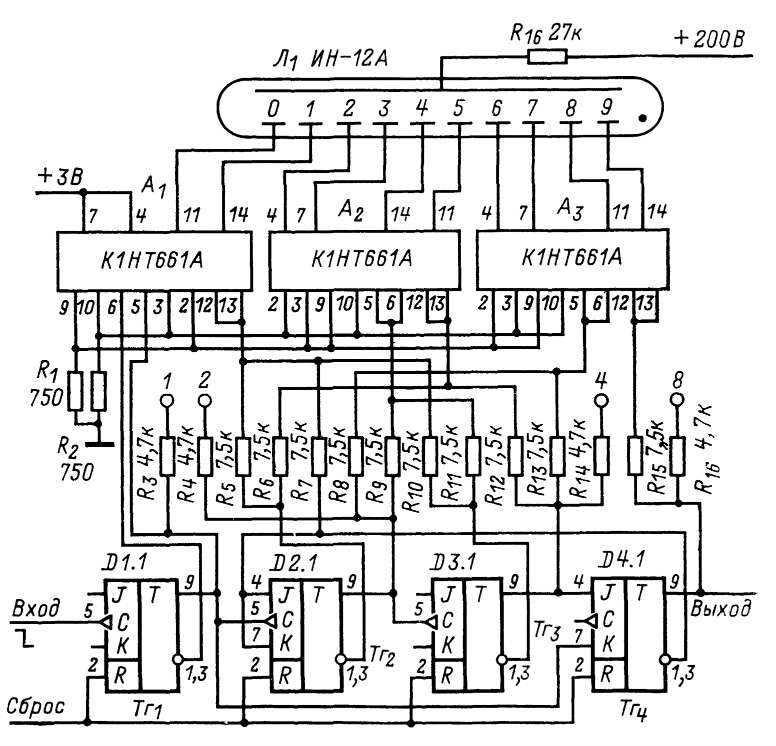


Рис. 46. Принципиальная схема декады 2 МГц.

чения отключения триггера $Тг_2$ необходимо объединить его входы J и K и подавать на полученный при этом второй счетный вход управляющий сигнал с выхода триггера $Тг_4$. Код декады — 8-4-2-1.

Перед началом счета импульс сброса, представляющий собой низкий уровень напряжения, переводит триггеры декады в исходное состояние. В результате на выходах Q всех триггеров устанавливается низкий потенциал. Запуск декады осуществляется импульсами положительной полярности с амплитудой 2.6 В. По мере поступления счетных импульсов на вход декады происходит последовательное переключение триггеров, причем до поступления восьмого импульса декада работает, как обычный двоичный счетчик. Под действием восьмого импульса триггеры $Тг_1$—$Тг_3$ переходят в состояние 0, триггер $Тг_4$ — в состояние 1. Низкий потенциал с выхода $\bar{Q}$ триггера $Тг_4$ по одной из дополнительных связей поступает на вход J (или на входы JK) триггера $Тг_2$ и предотвращает его переключение по десятому импульсу. Десятый импульс переключает триггер $Тг_1$ и (по второй из дополнительных связей) триггер $Тг_4$ в состояние 0; одновременно снимается запрет с триггера $Тг_2$. На этом заканчивается формирование импульса на выходе Q триггера $Тг_4$. Срез выходного импульса производит запуск следующей декады счетчика.

Связь между счетной частью декады и индикатором осуществляет схема управления, в которую входят дешифратор и десять высоковольтных транзисторов (использованы транзисторные матрицы типа К1НТ661А). Транзисторы включены в цепи катодов индикатора. Дешифратор выполнен на основе резисторной матрицы. Работа схемы управления индикатором происходит аналогично схеме декады 10 МГц.

3.6. ПРЕОБРАЗОВАТЕЛЬ НАПРЯЖЕНИЕ — ЧАСТОТА

Для измерения напряжений постоянного тока в структурную схему описываемого прибора введен преобразователь напряжения в частоту (ПНЧ). Схема ПНЧ рассчитана для работы в диапазоне низкого уровня — при входных сигналах 0—10 мВ. Переход к пределам с меньшей чувствительностью осуществляется с помощью делителя входного напряжения. Для повышения быстродействия при измерении напряжений и уменьшения погрешности дискретизации на выходе ПНЧ включен дискретный умножитель частоты.

Принцип работы ПНЧ состоит в преобразовании постоянного напряжения $U_{вх}$ в переменное, усилении преобразованного сигнала усилителем переменного тока и интегрировании (с переменной направления) активным интегратором. Для измерения уровней, незначительно отличающихся от нуля, схема ПНЧ должна содержать в качестве обязательного элемента управляемый генератор, обеспечивающий в исходном состоянии (при $U_{вх}=0$) необходимое значение начальной частоты f_0. При этом разрешающая способность преобразователя ограничивается порогом чувствительности модулятора (1—5 мкВ). Схема преобразователя чувствительна к изменению полярности напряжения $U_{вх}$, что также определяется исходным значением частоты f_0.

Преобразователь напряжения в частоту обладает следующими техническими характеристиками:

Пределы изменения входного напряжения, мВ	0—10
Начальное значение частоты f_0, Гц	1562,5
Предельное значение частоты при $U_{вх}=10$ мВ, Гц	3125
Нелинейность характеристики $\gamma_н$, %, не более	0,05
Входное сопротивление, кОм	100
Температурный дрейф нуля (в пределах 25—45° С), мкВ/°С, около . .	1

Преобразователь напряжения в частоту обладает высокой перегрузочной способностью: при подведении к модулятору напряжения $U_{вх}=30$ мВ схема сохраняет приведенное выше значение нелинейности характеристики.

Структурную схему ПНЧ составляют следующие узлы: амплитудный модулятор *М*, усилитель переменного тока *У*, генератор, управляемый напряжением, *ГУН* и выходной каскад *ЭП* (рис. 47). Элементы тракта ПНЧ — модулятор, усилитель переменного тока, управляемый генератор — охвачены импульсной обратной связью [16].

Рассмотрим работу узлов ПНЧ. В исходном состоянии при входном уровне $U_{вх}=0$ управляемый генератор частоты *ГУН* генерирует сигналы импульсной формы с начальной частотой f_0. При этом с делителя R_3—R_4 к инвертирующему входу интегратора *И* подводится начальное смещение $U_{см}$. Проинтегрированное значение напряжения $U_{см}$ ($U_и$) подается на инвертирующий вход схемы сравнения *ССр*. Одновременно на неинвертирующий вход схемы сравнения подается

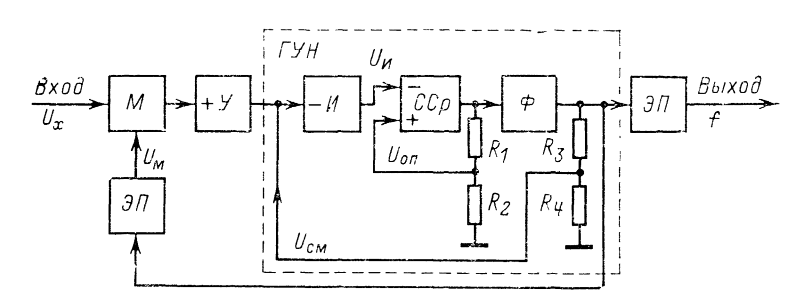


Рис. 47. Структурная схема ПНЧ.

опорное напряжение $U_{оп}$, снимаемое с делителя напряжения R_1—R_2. При достижении выходным напряжением $U_и$ интегратора уровня опорного напряжения $U_{оп}$ происходит изменение состояния схемы сравнения с одновременным изменением фаз напряжений $U_{оп}$ и $U_{см}$. Далее цикл работы генератора повторяется, но при этом изменяется направление интегрирования. Таким образом, на выходе генератора формируются импульсные сигналы с частотой f_0, которая определяется уровнем начального смещения $U_{см}$, постоянной времени интегратора и порогом срабатывания $U_{оп}$ схемы сравнения.

При поступлении входного сигнала $U_{вх}>0$ происходит его модуляция частотой управляемого генератора (амплитудный модулятор управляется выходными сигналами *ГУН*) и усиление полученного переменного напряжения усилителем переменного тока. С выхода усилителя переменного тока напряжение поступает на инвертирующий вход интегратора. Теперь происходит интегрирование суммы амплитуд двух напряжений — выходного напряжения усиления и напряжения смещения $U_{см}$. В результате ускоряется заряд конденсатора *С* интегрирующей цепи; напряжение $U_и$ на выходе интегратора за более короткий интервал времени достигает уровня $U_{оп}$ порога срабатывания схемы сравнения; частота управляемого генератора f повышается относительно значения f_0, изменяясь при этом прямо пропорционально напряжению $U_{вх}$, и с учетом значения начальной частоты f_0 становится равной:

$$f_{вых}=\frac{K\,U_{вх}}{4\,U_{оп}\,K_у\,RC}+\frac{U_{см}}{4\,U_{оп}\,K_у\,RC}=\frac{1}{4\,U_{оп}\,K_у\,RC}+(K\,U_{вх}+U_{см}),$$

где *К* — коэффициент передачи модулятора и усилителя переменного тока; $U_{вх}$ — входное напряжение; $U_{оп}$ — пороговый уровень опорного напряжения схемы сравнения; $U_{см}$ — начальное смещение; $K_у$ — коэффициент усиления интегратора; *RC* — постоянная времени интегратора.

Временные диаграммы процессов, происходящих в ПНЧ, показаны на рис. 48. Принципиальная схема ПНЧ приведена на рис. 49. В ПНЧ модулятор выполняет роль входного преобразователя измеряемого постоянного напряжения $U_{вх}$ в импульсное. С целью повышения коэффициента передачи (примерно 0,9) модулятор выполнен по двухполупериодной схеме с использованием ключевого режима транзисторов

В качестве элементов преобразования в модуляторе применены интегральные прерыватели типа К1КТ011Д (A_1 и A_2) с инверсным включением транзисторов. Управление работой прерывателей осуществляется напряжением модуляции $U_м$, подаваемым с выхода эмиттерного повторителя (транзистор T_3) через трансформатор $Тр_1$. Напряжение $U_м$ в виде прямоугольных импульсов с амплитудой

3,5 В подводится от отдельных вторичных обмоток трансформатора Tp_1 к выводу 5 (общий вывод коллекторов транзисторов ИМС) и выводам 2, 8 (выводы баз транзисторов тех же ИМС) каждого прерывателя. Частота коммутации модулятора изменяется в соответствии с изменением частоты управляемого генератора. Резисторы R_7 и R_8 ограничивают токи базовых цепей транзисторов прерывателей. Для защиты прерывателей от высокочастотных помех на входе модулятора включен RC-фильтр (R_1C_1 и R_2C_2).

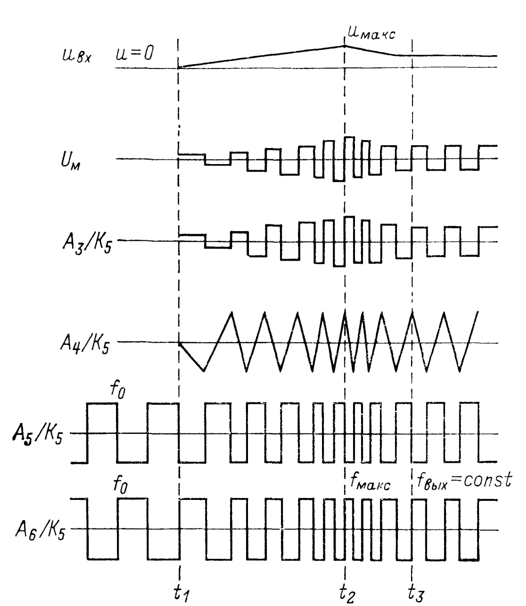


Рис. 48. Временные диаграммы процессов в ПНЧ.

Трансформатор Tp_1 выполнен на сердечнике Ш2×4; материал — пермаллой 79НМ. Первичная обмотка W_1 содержит 800 витков, обе вторичные W_3 и W_4 — по 500 витков. Поверх обмотки W_1 помещена экранная обмотка W_2, содержащая 100 витков. Все обмотки выполнены проводом ПЭВ-0,07. Обмотки W_3 и W_4 наматываются одновременно в два провода. Подключение выводов вторичных обмоток должно обеспечивать поочередное отпирание прерывателей. Для этой цели начало (H_3) обмотки W_3 и конец (K_4) обмотки W_4 присоединяются соответственно к выводам 5 (выводы коллекторов) обоих прерывателей. Связь между модулятором и усилителем переменного тока осуществляется с помощью разделительного конденсатора C_5.

Назначение усилителя переменного тока в ПНЧ заключается в усилении выходных сигналов модулятора до уровня, достаточного, чтобы вызвать отклонение частоты выходных сигналов управляемого генератора от значения f_0. Усилитель переменного тока выполнен на интегральном операционном усилителе К1УТ401Б (A_3), который включен по схеме неинвертирующего усилителя.

Коэффициент усиления усилителя, входящего в состав ПНЧ, определяется с учетом коэффициента передачи модулятора значением девиации частоты Δf управляемого генератора.

Входное сопротивление ПНЧ определяется нагрузкой модулятора, т. е. входным сопротивлением усилителя. С целью повышения $R_{вх}$ усилителя применена положительная обратная связь с выхода на неинвертирующий вход (последовательная RC-цепь $R_{11}C_6$). Входное сопротивление схемы практически равно сопротивлению резистора R_9. Резисторы R_{10} и R_{12} определяют режим усилителя по инвертирующему входу. Усилитель охвачен отрицательной обратной

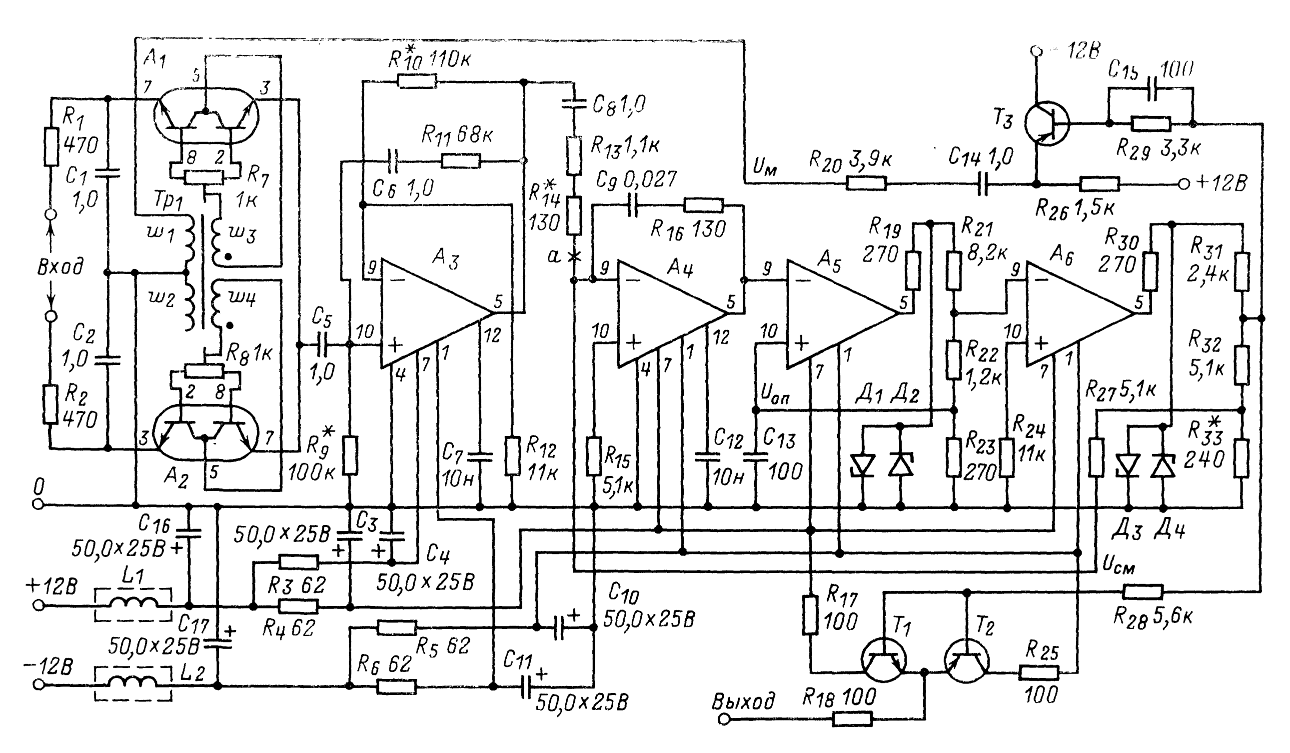


Рис. 40. Принципиальная схема ПНЧ.

связью по напряжению (резистор R_{10}). Конденсатор C_7 устраняет самовозбуждение усилителя на высоких частотах. Напряжение с выхода усилителя через последовательную RC-цепь (резисторы R_{13}, R_{14} и конденсатор C_8) поступает на инвертирующий вход активного интегратора. Необходимый коэффициент передачи сигнала устанавливается путем подбора резистора R_{14}.

Схему управляемого генератора составляют активный интегратор *И* (A_4), схема сравнения *ССр* (A_5) и формирователь *Ф* уровня начального смещения $U_{см}$ (A_6).

Интегратор выполнен на микросхеме К1УТ401Б, схема сравнения и формирователь — на микросхемах типа К1УТ402Б. В качестве активного интегратора используется интегрирующий операционный усилитель, у которого в цепь отрицательной обратной связи включен времязадающий конденсатор C_9. Постоянная времени интегрирования равна $(R_{13}+R_{14})C_9$; выходное напряжение интегратора равно интегралу по времени от входного напряжения, взятому с обратным знаком [13]. Перемена направления интегрирования происходит при достижении выходным напряжением $U_и$ интегратора порогового значения. Некоторая задержка переключения, которую вносит при этом схема сравнения, способствует появлению нелинейности в функции преобразования *ГУН*. Для компенсации этой задержки и улучшения линейности преобразования последовательно с конденсатором C_9 включен резистор R_{16}. Его сопротивление подбирается опытным путем. Конденсатор C_{12} предотвращает самовозбуждение A_4 на высоких частотах. Необходимый режим интегратора по неинвертирующему входу устанавливается с помощью резистора R_{15}.

Схема сравнения выполняет функции сравнения интегрированного напряжения $U_и$ с опорным $U_{оп}$ и формирования сигналов, управляющих работой последующего каскада. Скорость изменения напряжения $U_и$ определяет длительность интервала времени, в течение которого происходит процесс сравнения напряжений $U_и$ и $U_{оп}$. При некоторой разности сравниваемых сигналов $\Delta U = U_и - U_{оп}$, определяемой конечным значением чувствительности схемы сравнения, происходит формирование управляющих сигналов. При этом схема сравнения имеет релейную характеристику с порогом срабатывания $\Delta U_{ср}$. Для обеспечения стабильности напряжения $U_{оп}$ на выходе схемы сравнения включен формирователь импульсов стабильной амплитуды. Так как выходной сигнал схемы сравнения представляет собой разнополярный импульс, то формирователь составлен из двух стабилитронов типа Д818Е (диоды $Д_1$ и $Д_2$), включенных встречно-параллельно. Параллельно стабилитронам подключен делитель напряжения, составленный из резисторов R_{21}—R_{23}. Напряжение $U_{оп}$ снимается с резистора R_{23}. К инвертирующему входу схемы A_6 подводится напряжение, снимаемое с резистора R_{22}.

Для уменьшения влияния выходных цепей ПНЧ на работу *ГУН* и для согласования фазы напряжения $U_{см}$ с напряжением на инвертирующем входе активного интегратора в схему управляемого генератора введена схема A_6, выполняющая функцию формирователя стабильного уровня $U_{см}$. На выходе A_6 включен формирователь импульсов стабильной амплитуды, аналогичный упомянутому выше. С резистора R_{33} снимается напряжение начального смещения $U_{см}$, с резистора R_{32} — выходные сигналы ПНЧ. Режим A_6 по неинвертирующему входу задает резистор R_{24}. Для уменьшения влияния нагрузки, подключаемой к ПНЧ, цепи коммутирующего $U_м$ и выходного $U_{вых}$ сигналов преобразователя разделены. Питание модулятора должно осуществляться импульсным напряжением прямоугольной формы, так как в этом случае отсутствуют или существенно снижены выбросы (пики высших гармоник). Последние создают повышенный уровень шумов, снижающий разрешающую возможность модулятора [2]. Для получения на выходе ПНЧ сигналов, имеющих форму меандр, схема A_6 работает в режиме насыщения. С целью снижения выходного сопротивления ПНЧ в цепь выходного сигнала включен двухтактный эмиттерный повторитель, выполненный на транзисторах T_1 и T_2 различной проводимости транзистор T_1 — типа П308, T_2, T_3 типа МП21.

Питание схемы ПНЧ производится стабилизированным напряжением ± 12 В. Так как ПНЧ является блоком, наиболее подверженным воздействию различных помех, то для ограничения помех, проникающих по цепям питания, в цепи напряжений ± 12 В включены LC-фильтры (L_1C_{16}, L_2C_{17}). Индуктивности L_1, L_2 выполнены на сердечниках СБ-1а проводом ПЭВ-10, 12 (до заполнения). Це-

ви питания усилителя и управляемого генератора разделены с помощью *RC*-фильтров (R_3C_4, R_4C_3, R_5C_{10} и R_6C_{11}).

Для измерения напряжения источников с изолированными от земли выводами должна быть уменьшена связь между общим проводом схемы питания ПНЧ и общим контуром заземления. Для обеспечения этого условия блок питания ПНЧ должен быть выполнен по схеме с преобразованием частоты. При таком построении схемы питания обеспечивается высокое переходное сопротивление (свыше 200 МОм) между общим проводом ПНЧ и контуром заземления. Одновременно повышается помехозащищенность преобразователя. В ПНЧ осуществляется непрерывное преобразование входной аналоговой величины (постоянного напряжения) в последовательность импульсов, частота следования которых f пропорциональна $U_{вх}$. Контроль частоты выходных сигналов ПНЧ ведется по цифровому частотомеру. При времени измерения, равном 1 с, результат измерения будет представлен четырехразрядным числом; погрешность дискретизации $1/N$ при этом будет равна $\pm 0{,}01$ мВ. При необходимости увеличения быстродействия до 10 измерений/с погрешность дискретизации возрастает до $\pm 0{,}1$ мВ.

Монтаж ПНЧ выполнен на плате (160×97 мм) с односторонним печатным монтажом. При размещении операционных усилителей на плате необходимо учитывать их склонность к самовозбуждению, поэтому входные и выходные цепи этих ИМС необходимо разносить друг от друга. Так как при построении точного *ГУН* наряду с параметрами *ОУ* большое значение имеет качество используемых дискретных элементов, то с целью обеспечения стабильной работы ПНЧ в его схеме применены стабилитроны типа Д818Е, обладающие высокой температурной стабильностью. Из этих же соображений резисторы, входящие в схемы усилителя, интегратора и делители напряжения, должны быть термостабильны (например, типа С2-13). Для снижения наводок на входные узлы ПНЧ элементы схем модулятора и усилителя переменного тока заключены в электростатический экран. Экран состоит из двух коробочек (из латуни) размерами 78×50×12 мм, которые закрывают элементы входных каскадов с обеих сторон платы. Входные цепи должны быть выполнены экранированными проводниками.

Налаживание ПНЧ начинают с проверки работы управляемого генератора. В точке *а* (рис. 49) разрывается его связь с предыдущим каскадом A_3.

Форма сигналов на выходах схем A_4—A_6 должна соответствовать временны́м диаграммам (см. рис. 48). После этого переходят к проверке начальной частоты f_0 генератора. Значение частоты $f_0=1562{,}5$ Гц устанавливается подбором резистора R_{33}. Далее восстанавливается соединение в точке *а* и при замкнутых входных контактах вновь проверяется частота f_0. Контроль выходной частоты ПНЧ ведется с помощью частотомера или осциллографа, снабженного калибратором длительности. Для проверки предельного значения частоты $f=$ $=3125$ Гц вход ПНЧ подключают к источнику калиброванного напряжения $U_{вх}=+10$ мВ. В простейшем случае роль такого источника может выполнить делитель напряжения, составленный из резисторов (один из них должен иметь сопротивление 10 или 100 Ом), который подключается к элементу «Марс». Ток в делителе контролируется миллиамперметром. При подаче на вход напряжения 10 мВ частота выходных сигналов ПНЧ может иметь значение, заниженное относительно частоты f_0. Это может произойти при обратной полярности входного напряжения $U_{вх}$ или в результате ошибочного включения одной из вторичных обмоток трансформатора Tp_1 — W_3 или W_4. В последнем случае придется поменять местами выводы одной из указанных обмоток. Если же подключение напряжения $U_{вх}$ приведет к повышению частоты f относительно значения f_0, то подбором резистора обратной связи R_{10} усилителя устанавливается значение $f=3125$ Гц. Затем следует вновь проверить значение f_0. После того, как будут определены значение частоты f_0 и девиация частоты Δf, приступают к проверке линейности преобразования.

Для определения коэффициента нелинейности $\gamma_н$ на вход ПНЧ поочередно подают (от источника образцового напряжения) напряжения 1, 2, 3 мВ и т. д. и измеряют выходные частоты $f_{i\,вых}$. Коэффициент нелинейности $\gamma_н$ преобразования подсчитывается по формуле

$$\gamma_н = \frac{\Delta f_{i\,макс}}{\Delta f} 100\%,$$

где $\Delta f_{i\,макс}$ — максимальная разность значений расчетной f_i и выходной $f_{i\,вых}$ частот; Δf — девиация частоты ПНЧ 1562,5 Гц.

В тех случаях, когда измерение напряжений постоянного тока не требует высокой точности и большого быстродействия, структуру измерительного устройства могут составлять описанный выше ПНЧ и цифровой частотомер. Для измерения напряжений в пределах 0—20 мВ начальная частота f_0 и девиация Δf должны быть равны 2000 Гц. В этом случае необходимо уменьшить коэффициент усиления K усилителя переменного тока путем уменьшения сопротивления резистора R_{10} (рис. 49). При этом легко реализуется прямой отсчет измеряемого напряжения $U_{вх}$ по шкале частотомера. Необходимо только вычесть частоту f_0 из результата измерений. В случае измерения напряжений 0—10 мВ для получения прямого отсчета необходимо установить значение $f_0=1000$ Гц и уменьшить девиацию частоты Δf также до 1000 Гц. Это может быть достигнуто путем увеличения сопротивления резистора R_{10}. Значение частоты f_0 в приведенных примерах (1000 или 2000 Гц) устанавливают путем подбора сопротивления резистора R_{33}. В ПНЧ применены следующие комплектующие изделия: ИМС К1КТ011Д (A_1, A_2), К1УТ401Б (A_3, A_4) и К1УТ402Б (A_5, A_6); стабилитроны Д818Е ($Д_1$—$Д_4$); транзисторы МП21 и П308; конденсаторы C_1, C_2, C_5—C_8, C_{12}, C_{13} — КМ; C_3, C_4, C_{10}, C_{11} — К50-6; C_9 — КС0-5Г; подстроечные резисторы R_7, R_8 — СП5-3; постоянные резисторы R_9—R_{12} — С2-13 с допустимым отклонением $\pm1\%$, остальные резисторы — МЛТ или МТ с допуском ±5 или $\pm10\%$.

3.7. УМНОЖИТЕЛЬ ЧАСТОТЫ. БЛОК ВЫЧИТАНИЯ НАЧАЛЬНОЙ ЧАСТОТЫ ПНЧ И ИНДИКАЦИИ ПОЛЯРНОСТИ

Как было сказано выше, высокая разрешающая способность прибора при измерении постоянных напряжений достигается с помощью дискретного умножителя частоты. С этой целью выходные сигналы ПНЧ, частота которых изменяется в пределах $\Delta f=f-f_0$, подают на вход блока умножения частоты. Для получения прямого отсчета измеряемого напряжения (0—10 мВ) необходимо установить следующие значения частот ПНЧ: начальной $f_0=1562{,}5$ Гц и предельной $f=3125$ Гц ($\Delta f=1562{,}5$ Гц). При коэффициенте умножения $M=64$ напряжение $U_{вх}=10$ мВ будет представлено шестиразрядным числом 100000 (при одном измерении в 1 с); погрешность дискретизации в этом случае будет равна $1/N=$ $=\pm0{,}1$ мкВ. При 10 измерениях в 1 с разрешающая способность прибора соответствует 1 мкВ (число 010000). При увеличении быстродействия до 100 измерений в 1 с точность измерения снижается за счет погрешности дискретизации, которая становится равной ±10 мкВ.

Вычитание начальной частоты f_0 из результата измерения производится с помощью дополнительного устройства, описанного в конце данного параграфа.

Структурная схема блока умножения представлена на рис. 50. Схему составляют следующие узлы: измеритель периода, включающий в себя схему уп-

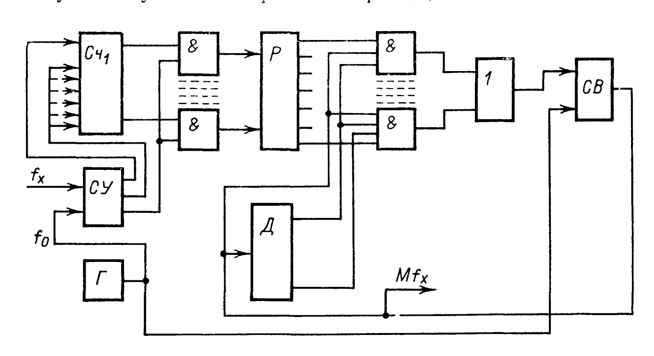


Рис. 50. Структурная схема дискретного умножителя частоты.

равления *СУ*, счетчик измерения периода $Сч_1$ и генератор образцовой частоты *Г*; регистр *Р*; логические схемы $И_1$ на два входа; двоичный умножитель, состоящий из делителя частоты *Д*, логических схем $И_2$ и $ИЛИ_1$; схема вычитания частот *СВ* [3].

Умножаемая частота f_x поступает на один из входов схемы управления, на другой вход которой подается частота f_0 с генератора *Г*. При этом выполняются следующие условия: значение f_0 выбирается из соотношения $f_0=f_{x\,макс}M$ (где $f_{x\,макс}$ — максимальное значение умножаемой частоты и *М* — коэффициент умножения); коэффициент деления счетчика $Сч_1$ и делителя *Д* равен *М*; входной диапазон равен:

$$f_{вх.макс} - \frac{f_{вх.макс}M}{2M-1}.$$

При измерении периода $T_x=\frac{1}{f_x}$ в пределах указанного диапазона всегда происходит переполнение счетчика $Сч_1$ и значение кода *N*, полученного с $Сч_1$, будет равно:

$$N=\frac{f_x}{f_0}-M.$$

По окончании периода код из счетчика переписывается в регистр *Р* сигналом ПЕРЕПИСЬ со схемы управления *СУ* через схемы $И_1$, после чего другим сигналом СБРОС со схемы управления осуществляется сброс счетчика $Сч_1$ в исходное состояние.

Частота на выходе двоичного умножителя $f_{вых.д.у}$ (выход схемы $ИЛИ_1$) зависит от значения кода *N*, подаваемого на соответствующие входы схем $И_2$, и определяется по формуле

$$f_{вых.д.у}=f_{вх.д.у}\frac{N}{M},$$

где $f_{вх.д.у}$ — частота на входе двоичного умножителя, получаемая на выходе схемы вычитания частоты *СВ*. Значение частоты на выходе *СВ* равно:

$$f_{вх.д.у}=f_0-f_{вых.д.у}.$$

Подставив значения $f_{вых.д.у}$ и f_0, получим:

$$f_{вх.д.у}=f_x(M+N)-f_{вх.д.у}\frac{N}{M}$$

откуда

$f_{вх.д.у}=f_x(M+N)\frac{M}{M+N}=f_xM,$ т. е. с выхода *СВ* следует частота, равная входной частоте f_x, умноженной на постоянное число *М*.

При достаточно большом быстродействии рассмотренный принцип позволяет реализовать устройства с большим коэффициентом умножения для диапазона низких и инфранизких частот. Следует отметить также, что в умножителе формируется ряд частот со значениями $f_M M, f_x\frac{M}{2}, f_x\frac{M}{4}, f_x\frac{M}{8} \cdots f_x\frac{2M}{M}$ снимаемых с выходов триггеров делителя *Д*. Указанная особенность схемы оказывается полезной при выдаче результатов измерения в единицах физического параметра, например напряжения, сопротивления и т. д.

Смещение диапазона устройства по шкале частот достигается изменением частоты f_0; переключение f_0 может осуществляться автоматически в зависимости от значения частоты f_x. Если при этом генератор частоты выдает ряд частот в соответствии с двоичным законом $\left(\text{т.е. } f_0, \frac{f_0}{2}, \frac{f_0}{2^2}, \ldots, \frac{f_0}{2^n}\right)$, то возможность расширения входного устройства в сторону более низких частот практически неограниченна.

Принципиальная электрическая схема блока умножения на диапазон входных частот от $f_{x\,макс}$ до $f_{x\,макс}/4$ и с коэффициентами умножения 256, 128, 64, 32, 16, 8, 4 и 2 представлена на рис. 51. Схема блока выполнена на интегральных микросхемах серии К217.

Как отмечалось ранее, умножитель включает в себя три функциональных узла: измеритель периода, двоичный умножитель и схему вычитания частот. Измеритель периода состоит в свою очередь из схемы управления и счетчика. Схему управления составляют триггеры $Тг_{30}$—$Тг_{33}$ и логические схемы И-НЕ ($И_{16}$, $И_{21}$, $И_{22}$ и $И_{25}$). Назначение схемы управления состоит в формировании ряда сигналов, необходимых: для закрытия входа счетчика измерения периода на время установления результата отсчета в последнем, переписи кода в регистр и сброса счетчика; для переписи кода из счетчика в регистр; для сброса счетчика в исходное состояние.

Работа *СУ* проходит в соответствии с временной диаграммой, представленной на рис. 52. Умножаемая частота f_x подается на контакт *4* триггера $Тг_{32}$. По перепаду 1—0 (срезу) входного сигнала триггер $Тг_{32}$ переключится и с выхода Q этого триггера поступит разрешающий (положительный) потенциал на контакт *5* триггера $Тг_{31}$. Последний изменит свое состояние под действием ближайшего импульса (среза импульса) с контакта *11* схемы $И_3$ и в свою очередь разрешит работу триггеру $Тг_{30}$ от сигналов с контакта *1* схемы $И_{23}$ (за счет подачи положительного потенциала на входы *4*, *7* этого же триггера). Триггеры $Тг_{30}$ и $Тг_{33}$ образуют двоичный делитель, который к моменту переключения триггера $Тг_{31}$ находится в нулевом состоянии. После поступления разрешающего потенциала на контакты *4*, *7* триггера $Тг_{30}$ последний, а также триггер $Тг_{33}$ начинают работать в режиме деления частоты. По прохождении четвертого импульса с контакта *1* схемы $И_{23}$ триггеры $Тг_{30}$ и $Тг_{33}$ вернутся в исходное состояние. Перепадом напряжения с выхода Q $Тг_{33}$ по установочным входам *7* триггеров $Тг_{31}$ и $Тг_{32}$ последние вернутся в нулевое состояние и на входы *4, 7* триггера $Тг_{30}$ поступит закрывающий потенциал. Таким образом, на выходе $\bar{Q}$ триггера $Тг_{31}$ формируется сигнал, который закрывает вход счетчика измерения периода (контакты *4*, *7* триггера $Тг_1$) на время, равное четырем периодам сигнала со схемы $И_3$. На выходе схемы $И_{25}$ (контакт *11*) формируется сигнал переписи кода из двоичного счетчика, состоящего из триггеров $Тг_1$—$Тг_8$, в регистр ($Тг_{13}$—$Тг_{20}$) по входам R и S.

Схема $И_{21}$ используется в качестве инвертора и служит для согласования нагрузочной способности схемы $И_{25}$ и полярности сигнала сброса. Сброс триггеров $Тг_1$—$Тг_8$ в исходное состояние осуществляется сигналом с выхода $\bar{Q}$ триггера $Тг_{33}$ (контакт *1*, *3*) через схемы $И_{22}$ и $И_{16}$, предназначенные для согласования нагрузочной способности триггера $Тг_{33}$ и фазы сигнала сброса. Так как вход счетчика закрывается на время прохождения четырех импульсов с выхода схемы $И_3$ (контакт *11*), то начальная установка счетчика соответствует записи четырех импульсов. С этой целью сигнал сброса на $Тг_3$ подается на контакт *2*.

Двоичный умножитель состоит из двоичного делителя, образованного триггерами $Тг_{22}$—$Тг_{29}$, и логических схем И и ИЛИ (схемы $И_8$—$И_{15}$). Каждому из триггеров $Тг_{22}$—$Тг_{29}$ соответствует логическая схема И, подключенная следующим образом. Во-первых, каждая из них подсоединена ко входу делителя частоты ($Тг_{22}$, контакт *5*), к нулевому выходу ($\bar{Q}$) соответствующего ей триггера, к единичным выходам (Q) всех более младших по разряду триггеров и к триггеру регистра. Таким образом, схема И, соответствующая триггеру $Тг_{22}$, имеет три входа, триггеру $Тг_{23}$ — четыре, триггеру $Тг_{24}$ — пять входов и т. д. Значение частоты на выходе любой из схем И при разрешающем сигнале с триггера регистра равно выходной частоте соответствующего ей триггера, а длительность выходных импульсов равна длительности импульсов на выходе $Тг_{22}$. На рис. 53 приведены временные диаграммы работы схем И, соответствующих триггерам $Тг_{22}$—$Тг_{24}$. Затем выходы всех схем И подключаются ко входам схемы ИЛИ.

В серию К217 интегральных элементов входит схема И-НЕ/ИЛИ-НЕ (К2ЛБ173), логические возможности которой могут быть расширены с помощью интегральных микросхем К2ЛП171 и К2ЛП172. Так как максимальное число входов по И в схеме К2ЛП172 восемь, то осуществляется ступенчатое построение схем И: выход *9* триггера $Тг_{22}$ «заменяется» выходом *11* схемы $И_8$, осуществляющей логическую операцию 3И-НЕ-НЕ. В блоке логические схемы И выполнены следующим образом: схема И, соответствующая триггеру $Тг_{22}$, выпол-

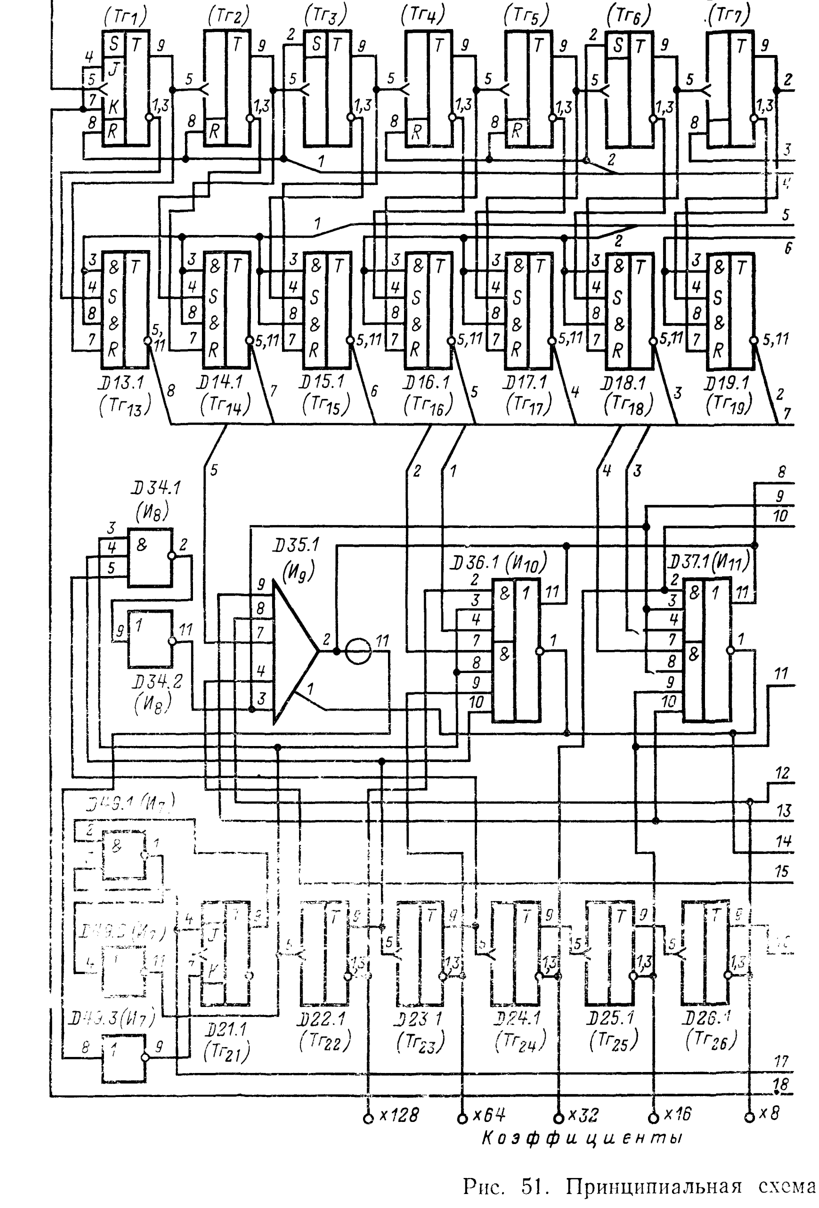
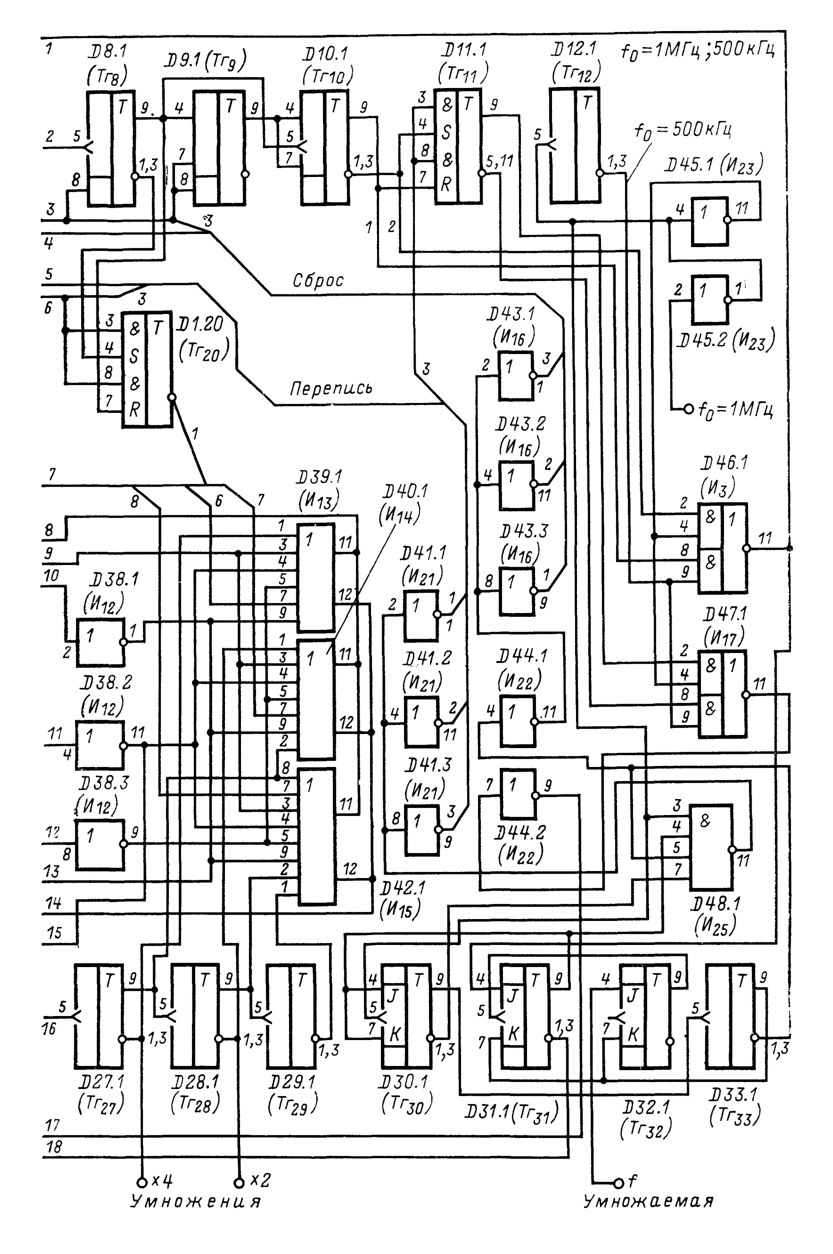


Рис. 51. Принципиальная схема

нена на $И_{10}$, контакты 2—4; триггеру $Тг_{23}$ соответствует схема $И_{10}$, контакты 7—10: $Тг_{24}$ — схема $И_{11}$, контакты 2—4; $Тг_{25}$ — схема $И_{11}$, контакты 7—10; $Тг_{26}$ — схема $И_9$, контакты 3, 4, 7—9; $Тг_{27}$ — схема $И_{13}$, входы 1, 3—5, 7, 9 и $Тг_{28}$ — схема $И_{14}$, входы 1—5, 7, 9. Логическое объединение по ИЛИ достигается подключением схем $И_{10}$, $И_{11}$, $И_{13}$ и $И_{14}$ к схеме $И_9$. Схема $И_{12}$ служит для согласования нагрузочной способности триггеров $Тг_{24}$—$Тг_{26}$.



дискретного умножителя частоты.

Выход схемы ИЛИ (контакт *11* схемы $И_9$) через инвертор (схема $И_7$, вход — контакт *8*, выход — контакт *9*) подключен к схеме вычитания частот, которую составляют триггер $Тг_{21}$ и схема $И_7$. На второй вход схемы вычитания (триггер $Тг_{21}$, контакт *4*) поступает частота f_0 со схемы $И_{17}$, контакт *11* (через инвертор — схему $И_{22}$).

Работа узла поясняется временнóй диаграммой, представленной на рис. 54. Импульсными сигналами с выхода схемы $И_{22}$ (контакт *9*) триггер $Тг_{21}$ поддерживается в состоянии, при котором на вход схемы $И_7$ (контакт *2*) подается разрешающий потенциал и, в результате сигналы с контакта *3* схемы проходят

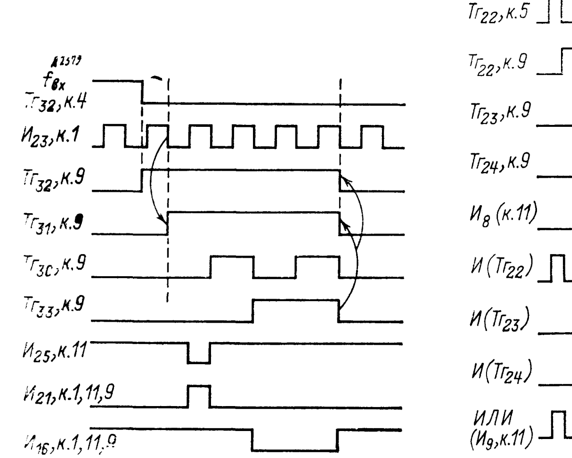


Рис. 52. Временны́е диаграммы процессов в схеме управления.

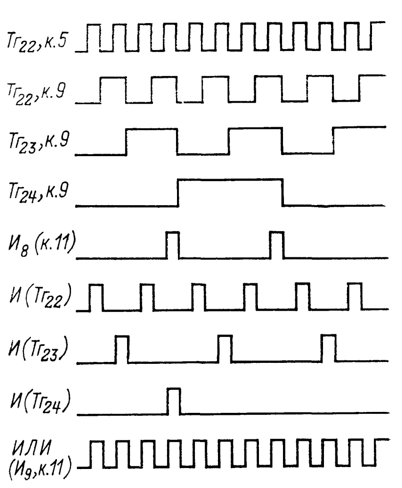


Рис. 53. Временны́е диаграммы процессов в двоичном умножителе частоты.

на выход этой же схемы (контакт *11*). По фронту импульса с контакта *9* схемы $И_7$ триггер $Тг_{21}$ изменяет свое состояние и в результате вход схемы И закрывается (контакты *2*, *3* схемы $И_7$). Очередной импульс (частоты f_0) из числа поступающих на контакт *3* схемы $И_7$ не пройдет на вход триггера $Тг_{22}$ (контакт *5*), но он возвратит триггер $Тг_{21}$ по раздельному входу (контакт *4*) в ис-

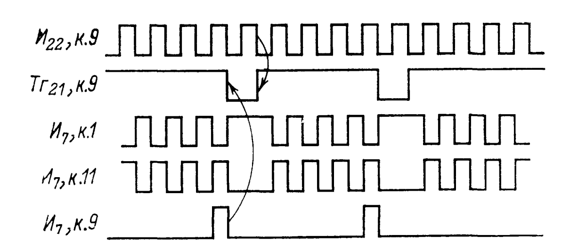


Рис. 54. Временны́е диаграммы процессов в схеме вычитания.

ходное состояние. Таким образом, на каждый из импульсов, поступивших с выхода схемы $И_7$ (контакт *9*), вычитается один импульс из последовательности импульсов, действующих на входе триггера $Тг_{22}$ (контакт *5*).

При одинаковых частотах с выходов схем $И_3$ и $И_{17}$ (контакты *11*) блок умножения работает в соответствии с принципом, рассмотренным выше. Действительно, по окончании очередного периода входного сигнала код из счетчика (триггеры $Тг_1$—$Тг_8$) перепишется в регистр (триггеры $Тг_{13}$—$Тг_{20}$). Частота сигналов на выходе схемы $И_7$ (контакт *9*) определяется значением кода, переписанного в регистр. При этом, если код в регистре равен 1, то открытой окажется схема И, соответствующая триггеру $Тг_{28}$. Поэтому при прохождении в делитель ($Тг_{22}$—$Тг_{28}$) 256 импульсов на выходе $И_7$ (контакт *9*) сформируется только один импульс. Если код, переписанный в регистр, равен 128, открытой

будет схема И, соединенная с $Тг_{22}$. В этом случае за время следования 256 импульсов на входе делителя сформируется 128 импульсов на выходе схемы $И_7$ (контакт *9*). Таким образом, процесс умножения заключается в определении разности кода периода и коэффициента умножения, а затем за время, равное периоду входного сигнала, из импульсной последовательности, используемой для измерения периода, вычитается число импульсов, равное полученной разности. В результате каждому периоду входной частоты f_x ставится в соответствие M импульсов.

Некоторая неравномерность расстановки выходных импульсов по времени определяет дополнительную погрешность умножения. Однако она невелика, и среднеквадратичное значение погрешности от неравномерности следования импульсов составляет приблизительно третью часть от погрешности дискретизации при измерении идеально умноженной частоты (для одинаковых значений коэффициента умножения M и равных f_x).

Из сказанного становится ясно ограничение входного диапазона, оговоренное ранее, при одной фиксированной частоте f_0.

Оно определяется возможностью получения однозначного отсчета в счетчике. Если значение частоты f_x выйдет за нижний предел, то счетчик переполняется дважды и работа устройства нарушится. Для расширения диапазона в 2 раза используется управляемый генератор дискретных частот со значениями f_0 и $f_0/2$. Измерение периода входного сигнала T_x в этом случае начинается на частоте f_0, а при втором переполнении счетчика используется частота заполнения $f_0/2$. Значение периода входного сигнала определится выражением

$$T_x = M\frac{1}{f_0} + M\frac{1}{f_0} + N\frac{2}{2f_0} = (M+N)\frac{2}{f_0},$$

т. е. результат отсчета в счетчике будет таким же, как и для случая заполнения периода T_x постоянной частотой f_0.

Схема подобного генератора реализована на триггерах $Тг_9$, $Тг_{10}$ и схеме $И_3$. Частота $f_0/2$ формируется триггером $Тг_{12}$. На входы схемы $И_3$ (контакты *4* и *9*) подаются соответственно частоты f_0 и $f_0/2$, а входы *2* и *8* этой схемы соединены с выходами триггера $Тг_{10}$. Каждая пара контактов (*2* и *4*, *8* и *9*) является входами логических схем И, выходы которых затем объединены по ИЛИ (схема $И_3$ выполняет логическую операцию И-ИЛИ-НЕ), в результате значение частоты f_0 или $f_0/2$ на выходе $И_3$ определяется триггером $Тг_{10}$. Сигналом сброса триггеры $Тг_9$ и $Тг_{10}$ переключаются в исходные состояния, при которых на выходе схемы $И_3$ (контакт *11*) устанавливается частота f_0, а на входы триггера $Тг_{10}$ (контакты *4*, *7*) подается запрещающий (нулевой) потенциал. После первого переполнения счетчика, соответствующего переключению триггера $Тг_8$ из единичного состояния в нулевое, сработает только триггер $Тг_9$. Затем по второму переполнению счетчика переключится триггер $Тг_{10}$ и частота на выходе схемы $И_3$ (контакт *11*) изменится с f_0 на $f_0/2$. По окончании периода операция вычитания N импульсов должна осуществляться на частоте $f_0/2$. Поэтому в устройстве реализован второй управляемый генератор на триггере $Тг_{11}$ и схеме $И_{17}$. Он выполнен аналогично первому с той лишь разницей, что в триггер $Тг_{11}$ переписывается код (0 или 1) из триггера $Тг_{10}$ сигналом переписи. В результате по окончании периода входного сигнала значение кода, переписанного в регистр, и частота заполнения на выходе второго управляемого генератора всегда в одном и том же «поддиапазоне» и нарушения работы умножителя не происходит.

Элементы схемы блока умножения смонтированы на плате с двухсторонним печатным монтажом. Размеры платы 130×220 мм; материал — стеклотекстолит марки СФ-1,5. Для включения блока в схему прибора плата снабжена вилкой разъема типа ГРППМ5-35 (с гиперболоидными контактами).

Блок умножения, как и всякая цифровая схема, не имеющая подстроечных элементов, при правильном монтаже и исправных микросхемах не требует настройки. Для проверки работоспособности устройства необходимо подать две частоты: частоту f_x и частоту f_0 соответственно на вход триггера $Тг_{32}$ (контакт *4*) и вход схемы $И_{23}$ (контакт *2*) в виде последовательности прямоугольных импульсов с крутыми фронтами (достаточными для срабатывания триггеров) и амплитудой не более 2,5—2,7 В. Лучше всего эти сигналы подавать через один дополнительный элемент серии К217 (например, К2ЛБ174 или

К2ЛБ172). При этом значение f_0 не должно превышать 2 МГц, а диапазон входных частот в зависимости от значения f_0 выбирается в пределах

$$\frac{f_0}{1022} \leqslant f_{вх} \leqslant \frac{f_0}{256}.$$

Значение входной $f_{вх}$ и выходной $f_{вых}$ частоты (триггер $Тг_{22}$, контакт *5*) необходимо контролировать с помощью частотомера; коэффициент умножения $M = f_{вых}/f_{вх} = 256$. При отсчете выходной и входной частоты используется не менее пяти разрядов (входную частоту удобнее измерять по периоду T_x, тогда $f_{вых}T_{вх} = 256$). Коэффициент умножения следует проверять для следующих точек диапазона (приблизительные значения):

$$\frac{f_0}{257}; \frac{f_0}{259}; \frac{f_0}{261}; \frac{f_0}{273}; \frac{f_0}{289}; \frac{f_0}{321}; \frac{f_0}{385}; \frac{f_0}{500}; \frac{f_0}{800} \text{ и } \frac{f_0}{1000}.$$

В случае неправильной работы устройства целесообразно вначале определить неработающий функциональный узел, проверить правильность монтажа, а затем исправность элементов. Если неясно, в каком функциональном узле ошибка, то настройку следует вести в следующем порядке. Подать частоту $f_{вх}$ на вход триггера $Тг_{32}$ (контакт *4*). Отсоединить проводники от контактов *9* и *1*, *3* триггера $Тг_{10}$ и подключить их соответственно к +3 В и к общей точке (0 В) и убедиться в наличии частоты f_0 на выходе схемы $И_3$ (контакт *11*). Далее следует проверить работу схемы управления в соответствии с временными диаграммами (рис. 52).

Затем следует отключить вход триггера $Тг_1$ (контакт *4*, *7*) от выхода триггера $Тг_{31}$ (контакты *1*, *3*) и проверить правильность работы счетчика. Каждый из триггеров $Тг_1$—$Тг_8$ должен делить входную частоту на два. Правильность сброса триггеров в исходное состояние проверить по переключению их из единичного состояния в нулевое для $Тг_1$, $Тг_2$, $Тг_4$—$Тг_8$ и из нулевого в единичное для $Тг_3$ импульсом сброса. Контроль можно осуществлять с помощью двухлучевого осциллографа. Одновременно можно контролировать правильность переписи кода в регистр. Состояние триггера регистра должно соответствовать состоянию соответствующего триггера счетчика к моменту окончания периода f_x. Необходимого состояния триггеров можно добиться путем изменения входной частоты. Правильность переключения $Тг_9$ (после первого переполнения счетчика) и $Тг_{10}$ (после второго переполнения счетчика) можно проверить также изменением входной частоты.

При проверке двоичного умножителя вначале следует убедиться в наличии частоты f_0 на выходе схемы $И_{17}$ (контакт *11*). Затем необходимо отключить проводник от контакта *2* схемы $И_7$. Частота на выходе схемы $И_7$ (контакт *11*) должна равняться f_0. Потом проверить правильность работы делителя (триггеры $Тг_{22}$—$Тг_{29}$), каждый из триггеров которого должен делить входную частоту на два. Отсоединить проводники от входов *5* и *4*, *7* триггера $Тг_1$ и перепаять проводник с контакта *2* триггера $Тг_3$ на контакт *8* того же триггера. Убедиться, что все триггеры $Тг_1$—$Тг_8$ счетчика и триггеры $Тг_{13}$—$Тг_{20}$ регистра находятся в нулевом состоянии (соответственно на контактах *9* и *5*, *11* нулевые потенциалы) и значение частоты на выходе схемы $И_7$ (контакт *9*) равно нулю. Отсоединить проводник от контакта *8* триггера $Тг_8$ и подключить его к контактам *2, 4* этого же триггера. Убедиться, что триггеры $Тг_8$ и $Тг_{10}$ переключаются в единичное состояние и частота на выходе схемы $И_7$ (контакт *9*) должна равняться $f_0/2$. Затем последовательно перепаять проводники с контактов *8* триггеров $Тг_6$—$Тг_1$ на контакты *2, 4* этих же триггеров. После проведенных проверок работоспособности основных функциональных узлов необходимо восстановить полностью монтаж схемы.

В блоке дискретного умножения применены ИМС следующих типов: $Тг_1$—$Тг_{12}$, $Тг_{21}$—$Тг_{33}$ — К2ТК171А, К2ТК171Б, $Тг_{13}$—$Тг_{20}$ — К2ТР171; *D34*, *D44*, *D45* — К2ЛБ172; *D35* — К2ЛБ173; *D38*, *D41*, *D43*, *D49* — К2ЛБ174; *D36*, *D37* — К2ЛП171; *D39*, *D40*, *D41* — К2ЛП172, *D48* — К2ЛБ171.

Так как при использовании блока умножения частоты начальная частота f_0 ПНЧ будет выражена числом 010000, то для получения правильного результата измерения необходимо вычесть один импульс переполнения четвертого разряда. С этой целью между декадами четвертого и пятого разрядов включается

блок вычитания начальной частоты (БВЧ). Схему БВЧ (рис. 55, *а*) составляют триггеры *D3.1*($Тг_2$) и *D4.1*($Тг_3$), схема совпадения *D5.1* и инвертор *D5.2*. Схемы *D5.1* и *D5.2* выполнены на одной ИМС типа К2ЛБ172. Элементы БВЧ соединены между собой в следующем порядке. Вход *5* триггера $Тг_2$ подключен к выходу декады четвертого разряда; выход $\bar{Q}$ триггера $Тг_2$ соединен со входом *2*

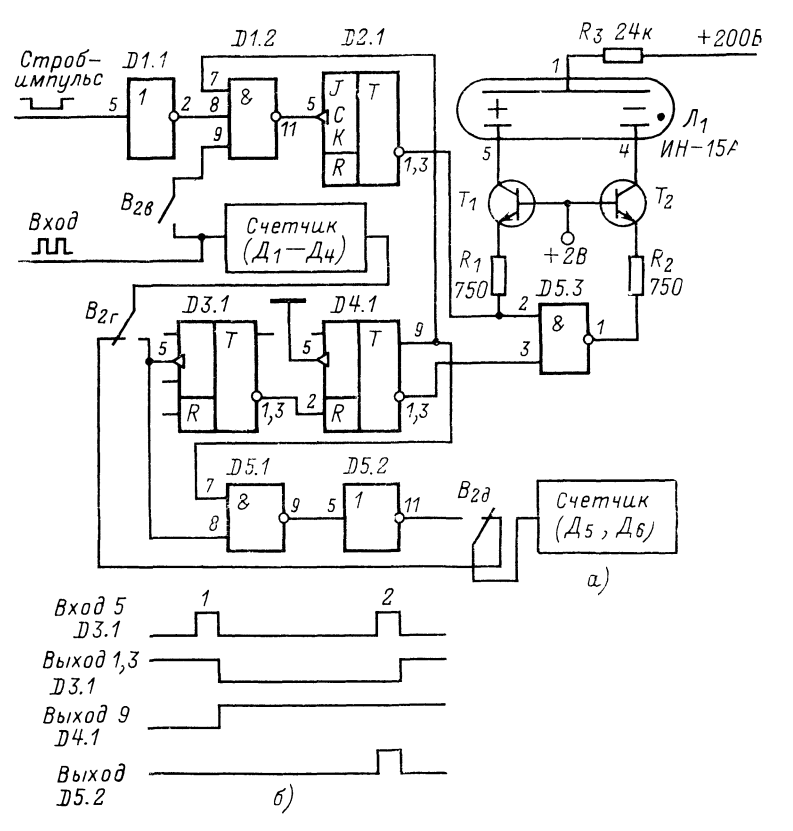


Рис. 55. Блок вычитания частоты f_0 и индикации полярности.
а — **принципиальная схема БВЧ;** ***б*** **— временные диаграммы.**

(*Уст. 1*) триггера $Тг_3$. Входы схемы *D5.1* (контакты *7* и *8*) соединены соответственно с выходом *Q* триггера $Тг_3$ и выходом декады четвертого разряда. Выход схемы *D5.1* через инвертор *D5.2* соединен со входом декады пятого разряда. Импульс СБРОС устанавливает триггеры $Тг_2$ и $Тг_3$ в исходное, нулевое состояние. Схема *D5.1* закрыта низким уровнем с выхода *Q* триггера $Тг_3$. Импульс переполнения декады четвертого разряда, соответствующий числу 010000 (или начальной частоте f_0 при коэффициенте умножения $M=64$), переключает триггеры $Тг_2$ и $Тг_3$ в единичное состояние. Схема *D5.1* открывается по одному из входов (контакт *7*). Следующий импульс переполнения декады четвертого разряда, несущий информацию, будет повторен схемами *D5.1* и *D5.2* и поступит на вход декады пятого разряда. Таким образом осуществляется вычитание начальной частоты f_0. Временны́е диаграммы работы БВЧ представлены на рис. 55, *б*.

Схему узла автоматической индикации полярности напряжения $U_{вх}$ составляют: схема *D1.2* (И-НЕ), триггер *D2.1* ($Тг_1$), схема *D5.3* (И-НЕ), высоковольтные транзисторы T_1 и T_2 (КТ605Б) и триггеры $Тг_2$ и $Тг_3$, входящие в БВЧ (рис. 55, *а*).

Индикатором полярности служит знаковая лампа ИН-15А. Для включения символов «+» и «—» используются соответственно перепады выходных напряжений триггера $Тг_1$ и схемы *D5.3*. Включение символов производится с помощью ключевых транзисторов T_1 и T_2. К базам этих транзисторов подводится постоянное напряжение +2 В.

Управление ключевыми транзисторами осуществляется по эмиттерам. Ключевой транзистор перейдет в открытое состояние в том случае, если его эмиттер оказывается соединенным с точкой, имеющей низкий потенциал относительно потенциала базы. Элементы схемы индикатора соединены в следующем порядке. Входы схемы *D5.3* соединены с выходами $\bar{Q}$ триггеров $Тг_1$ и $Тг_3$ (БВЧ), выход — с эмиттером ключевого транзистора T_2. Вход *8* схемы совпадения *D1.2* соединен с формирователем строб-импульса, вход *9* — через переключатель $B_{2г}$ с выходом селектора, вход *7* с выходом Q триггера $Тг_3$, выход схемы *D1.2* соединен со входом C триггера $Тг_1$. Выход $\bar{Q}$ триггера $Тг_1$ через резистор R_1 соединен с эмиттером транзистора T_1.

Импульс СБРОС устанавливает триггеры $Тг_1$—$Тг_3$ в исходное состояние. К входам схемы *D5.3* подводятся высокие уровни; возникающий при этом на выходе схемы *D5.3* низкий уровень напряжения открывает транзистор T_2. Включается символ «—». Схема *D1.2* открыта по входам *8* и *9* и закрыта по входу *7* низким уровнем (с выхода Q триггера $Тг_3$).

Затем импульс переполнения декады четвертого разряда переключает триггеры $Тг_2$ и $Тг_3$, входящие в схему вычитания f_0, в единичное состояние. Низкий уровень напряжения с выхода $\bar{Q}$ триггера $Тг_3$ закрывает схему *D5.3*, транзистор T_2 закрывается и символ «—» гаснет. Схема совпадения *D1.2* открывается по входу *7*.

Очередной импульс, соответствующий началу информации, поступающий одновременно на счетчик и на вход *9* схемы *D1.2*, переключает триггер $Тг_1$ в единичное состояние. Низкий уровень с выхода $\bar{Q}$ триггера $Тг_1$ открывает ключевой транзистор T_1, при этом зажигается символ «+». В качестве триггеров $Тг_1$—$Тг_3$ использованы ИМС К2ТК171А.

3.8. КАЛИБРАТОР ПНЧ

Для проверки работоспособности ПНЧ используется соответствующий калибратор. С его помощью могут быть определены начальная частота f_0 ПНЧ, девиация частоты Δf и линейность преобразования по пяти точкам. Основу калибратора составляет мост постоянного тока с сопротивлением каждого плеча 1000 Ом. Для повышения стабильности измерений в плечах моста применены проволочные резисторы. Мост питается от источника стабилизированного напряжения +6 В. Для осуществления калибровки оба входа ПНЧ подключаются к измерительной диагонали моста. В исходном состоянии мост сбалансирован, т. е. напряжение на измерительной диагонали равно нулю ($U_р=0$). В этом случае проверяется начальная частота f_0 ПНЧ. В качестве калибровочного используется напряжение разбаланса $U_р$, которое возникает на измерительной диагонали при шунтировании резистором $R_ш$ одного из плеч моста.

С помощью калибратора предусмотрена проверка следующих точек диапазона: 0; 2,5; 5,0; 7,5; 10 мВ. При калибровке показания счетчика соответственно будут: 000.000; 002.500; 005.000; 007.500 и 010.000 мВ. При незначительном отклонении показаний от указанных значений корректируется нуль ПНЧ.

При расчете шунтирующих резисторов $R_ш$ необходимо учитывать изменения напряжения и тока в одной ветви моста. Ток в ветви равен $\frac{6}{2} = 3\,мА$; напряжения плеч у сбалансированного моста: $U_1=U_2=3$ В или 3000 мВ.

Рассчитаем сопротивление резистора $R_ш$ для точки 10 мВ. Вначале определим прирост тока ΔI в ветви при подключении $R_ш$:

$$\frac{U_р}{U_б} = \frac{\Delta I}{I_б},$$

где $U_г$ — напряжение разбаланса, мВ; $U_б$ — напряжение на плече при балансе. мВ; ΔI — прирост тока в ветви, вызванный разбалансом, мА; $I_б$ — ток в ветви при балансе, мА;

$$\frac{10}{3000} = \frac{X}{3}; \Delta I = X = 0{,}01 \text{ мА}.$$

Суммарный ток в ветви составляет $I_\Sigma = 3 + 0{,}01 = 3{,}01$ мА. Напряжение U_1 (при разбалансе) $3000 + 10 = 3010$ мВ; напряжение U_2 (при разбалансе) $3000 - 10 = 2990$ мВ. Суммарное сопротивление плеча

$$R_\Sigma = \frac{2990}{3{,}01} = 993{,}3 \text{ Ом}.$$

Сопротивление резистора $R_ш$ определяется по формуле для параллельных соединений сопротивлений

$$R_\Sigma = \frac{R_ш R_1}{R_ш + R_1};$$

$R_ш = 148\,254$ Ом, или 148,254 кОм.

Аналогичным способом определяют сопротивления шунтирующих резисторов для отдельных точек. Сопротивление резистора $R_ш$ может быть подобрано путем соединения нескольких резисторов. Резисторы желательно применять термостойкие, например С2-13. При выборе резисторов $R_ш$ могут быть также использованы резисторы с номиналом (по ГОСТ), близким к расчетному. В этом случае их тщательно измеряют и пересчитывают напряжения разбаланса, получаемые при их использовании. Контрольные точки калибратора при этом несколько сместятся. Переключение калибровочных напряжений производится с помощью переключателя B_{18} типа П2К с зависимой фиксацией. Переключатель B_{18}, резисторы $R_ш$, а также резисторы, образующие мост, смонтированы на общей плате. На рис. 56 приведена схема калибратора ПНЧ.

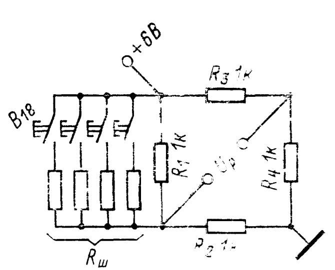


Рис. 56. Схема калибратора ПНЧ.

3.9. СХЕМЫ ИЗМЕРЕНИЙ *R*, *C* И ИНДИКАЦИИ ПРЕДЕЛА ИЗМЕРЕНИЙ

При измерении R и C дискретным способом в качестве измерительного элемента схемы используется времязадающая RC-цепь. Постоянная времени цепи RC определяется продолжительностью заряда конденсатора C [14]. При измерении сопротивлений должен быть включен конденсатор C с известной емкостью, при измерении емкости — резистор R с известным сопротивлением.

При измерениях R или C происходит преобразование этих величин в пропорциональный временно́й интервал. Для представления результата измерений в цифровой форме полученный временно́й интервал заполняется импульсами образцовой частоты f_0. В схему измерителя R и C входят триггеры $Тг_1$ и $Тг_2$ формирователя строб-импульса, входной эмиттерный повторитель, ключевой каскад, цепь образцовых R и C, схема сравнения и выходной эмиттерный повторитель (рис. 57, *а*).

Элементы схемы соединены между собой в следующем порядке. К выходу $\bar{Q}$ триггера $Тг_1$ через переключатель $B_{12б}$ и согласующий резистор R_1 подключена база транзистора T_1, включенного по схеме с общим коллектором. Сигнал с эмиттерной нагрузки транзистора T_1 поступает через резистор R_4 на вход ключевого каскада на транзисторе T_2, включенного по схеме с общим эмиттером. К коллектору последнего через переключатели B_{13}—B_{15} подключается резистор R_6 с образцовым сопротивлением или измеряемый резистор R_x и далее конденсатор C_2 с образцовой емкостью (или C_x). Параллельно конденсатору подклю-

чена диодно-регенеративная схема сравнения, представляющая собой заторможенный блокинг-генератор, выполненный на транзисторе T_3 и диодах $Д_1$ и $Д_2$. С выхода блокинг-генератора сигнал поступает через последовательную *RC*-цепь на базу выходного эмиттерного повторителя (транзистор T_4) и далее через переключатель $B_{12в}$ на вход *J* (условный) триггера $Тг_2$. На вход *J* триггера $Тг_2$ через переключатель $B_{12а}$ поступают импульсные сигналы частотой 10 Гц.

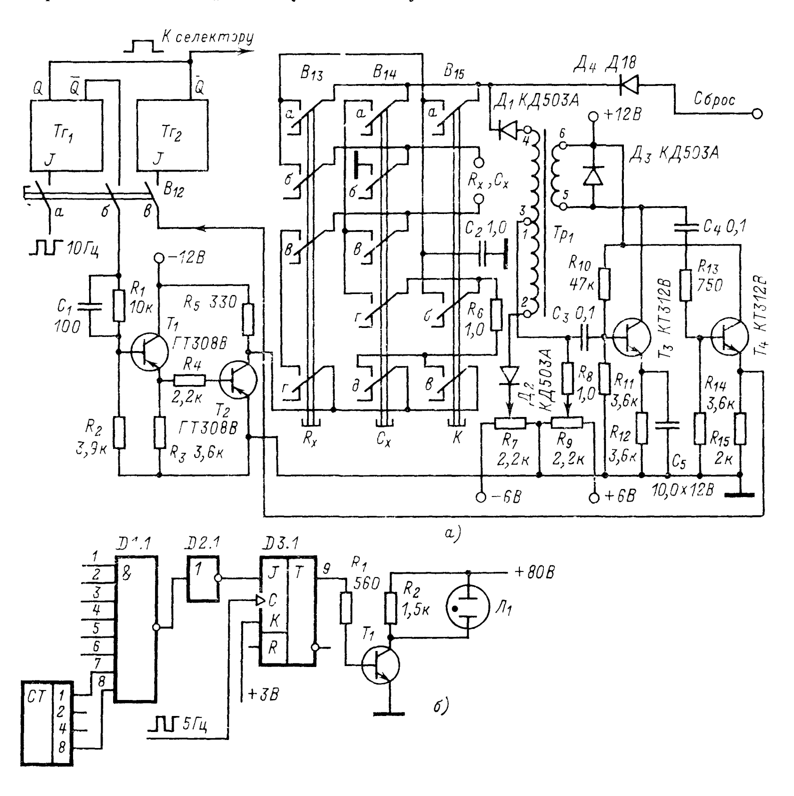


Рис. 57. Принципиальные схемы.

а — измеритель *R* и *C*; *б* — индикатор предела измерения.

Работа схемы при измерении, например, C_x проходит в следующем порядке. В исходное состояние триггеры $Тг_1$ и $Тг_2$ устанавливаются импульсом сброса. Транзисторы T_1 и T_2 открыты, напряжение на конденсаторе C_x равно нулю. Под действием импульса, поступающего на вход триггера $Тг_1$, последний переключается в состояние 1. Селектор открывается и счетчик начинает подсчитывать импульсы частоты заполнения f_0. Одновременно с этим транзисторы T_1 и T_2 переходят в закрытое состояние. Через резисторы R_5 и R_6 происходит заряд конденсатора C_x. Схема сравнения закрыта, блокинг-генератор находится в заторможенном режиме. Базовая обмотка импульсного трансформатора $Тр_1$ состоит из двух половин (выводы *2*, *1* и *3*, *4*). Изменение режима блокинг-генератора производится коммутированием половин этой обмотки. Коммутация осуществляется с помощью диодов $Д_1$ и $Д_2$. На среднюю точку базовой обмотки подается напряжение смещения $U_{см}$ (с потенциометра R_9). На один из входов схемы сравнения (диод $Д_2$) поступает опорное напряжение U_0, соответствующее порогу срабатывания в точке калибровки (напряжение в точке калибровки устанавливают с помощью потенциометра R_7). Опорное напряжение запирает диод $Д_1$. Обмотка *1*, *2* включена в таком направлении, что создается отрицательная обратная связь, запирающая блокинг-генератор.

В схеме сравнения напряжение U_C заряда конденсатора C_x сравнивается с опорным напряжением U_0, при этом схема сравнения работает только при изменении напряжения U_C в сторону превышения напряжения U_0. Когда напряжение U_C, возрастающее по мере заряда конденсатора C_x, превысит опорное напряжение, диод $Д_1$ открывается, а $Д_2$ закрывается. В результате перекоммутации половин базовой обмотки образуется положительная обратная связь и блокинг-генератор переходит в режим генерации. Первый импульс из последовательности выходных сигналов эмиттерного повторителя поступает на вход J триггера $Тг_2$ и переключает его в состояние 1. На этом заканчивается формирование строб-импульса и селектор закрывается. Количество импульсов, зафиксированных счетчиком, будет соответствовать измеряемой величине. По окончании времени индикации импульс сброса возвратит триггеры формирователя строб-импульса в нулевое состояние, кодненсатор C_x разрядится через диод $Д_4$. Схема сравнения подготовлена к очередному циклу измерений.

Перед измерением R_x и C_x необходимо провести калибровку прибора (переключатель $В_{15}$ — калибровка). Для этого в качестве элементов времязадающей цепи используются образцовые резистор R_6 и конденсатор C_2. Постоянная времени этой цепи равна 1 с. При использовании образцовой частоты $f_0 = 100$ кГц на индикаторе будет высвечиваться число 100 000 кОм, что соответствует калибровочному сопротивлению $R_6 = 1$ МОм. При отклонении показаний индикатора от указанного значения необходимо подобрать порог срабатывания схемы сравнения (потенциометром R_7), а также напряжение смещения $U_{см}$. В отличие от известных схем цифровых измерителей R и C в описываемой схеме в качестве образцовых используются один резистор и один конденсатор, а переключение пределов измерения осуществляется путем изменения частоты заполнения. Например, при измерении сопротивлений в пределах от 1000 Ом до 9,9 МОм используется частота $f_0 = 100$ кГц. Однако при измерении в пределах от 1 до 10 кОм для повышения точности необходимо увеличить частоту заполнения до 1 МГц. При $f_0 = 100$ кГц емкости измеряются в пределах от 1000 пФ до 9,9 мФ; в пределах от 1000 до 10 000 пФ частота заполнения также повышается до 1 МГц. В качестве трансформатора $Тр_1$ блокинг-генератора используется импульсный трансформатор МИТ-4.

В измерителе применены: транзисторы T_1, T_2 — ГТ308В, T_3, T_4 — КТ312В; диоды $Д_1$—$Д_3$ — КД503А, $Д_4$ — Д18.

Предельное значение измеряемой величины в приборе соответствует зажиганию цифры 9 в четырех старших разрядах счетчика. Схему индикатора предела (рис. 57, *б*) составляют: логическая схема *D1.1* (8И-НЕ), инвертор *D2.1*, *JK*-триггер $Тг_1$ (*D3.1*), ключевой каскад на транзисторе T_1и неоновая лампочка $Л_1$. К входам схемы *D1.1* подключены соответственно выходы Q триггеров $Тг_1$ и $Тг_4$ четырех декад старших разрядов. При показаниях индикатора, отличающихся от предельных, схема *D1.1* закрыта низким уровнем с выходов Q триггеров одной или нескольких декад. Уровень логического 0 с выхода инвертора поступает на вход J триггера $Тг_1$ (в схеме индикатора предела). На вход K $Тг_1$ постоянно подается уровень логической 1. К входу C подводятся импульсные сигналы с частотой 5 Гц (с блока образцовых частот f_0), под действием которых триггер $Тг_1$ устанавливается в состояние 0. Транзистор ключевого каскада закрыт низким уровнем, который подводится к его базе с выхода Q триггера $Тг_1$. При предельном значении показаний индикатора (при переходе четырех старших декад в состоянии 1001) на всех входах схемы *D1.1* устанавливаются высокие уровни, схема открывается и уровень логической 1 (с выхода инвертора) подводится к входу J триггера $Тг_1$. Триггер $Тг_1$ переходит в счетный режим и начинает переключаться с частотой 5 Гц. При переходе триггера в состояние 1 транзистор T_1 открывается, падение напряжения на электродах лампочки $Л_1$ увеличивается и она зажигается. Лампа $Л_1$ — индикатор предела измерения (помещена на передней панели прибора) периодически вспыхивает с частотой 5 Гц. Оператору остается установить в приборе образцовый интервал T_0 меньшей длительности (при частотных измерениях) или при измерении напряжения $U_{вх}$ переключить аттенюатор $В_3$ в соответствующее положение.

В устройстве индикации используются ИМС серии К217: 8И-НЕ — К2ЛБ171, инвертор — $\frac{1}{2}$ К2ЛБ172, $Тг_1$ — К2ТК171 (могут быть также примене-

ны ИМС серии К155: К1ЛБ552, $\frac{1}{4}$ К1ЛБ553, К1ТК551); транзистор T_1 — П308.

3.10. ТЕРМОСТАТ

Относительная погрешность δ_0 частоты образцового генератора возникает в основном за счет изменения температуры окружающей среды. Для устранения влияния температуры на работу кварцевого генератора элементы его схемы помещают в термостат, обеспечивающий постоянство температуры с высокой точностью. Для уменьшения воздействия температурных условий на работу самого термостата температура внутри его камеры должна превышать максимальную температуру, устанавливающуюся внутри прибора.

В описываемом приборе применен термостат нагревательного типа. Внутри камеры необходимая температура создается путем нагрева и поддерживается автоматически на уровне +50°С. Камера представляет собой металлическую коробку размерами 100×55×60 мм, выложенную изнутри слоем пенопласта толщиной 10 мм. Для уменьшения теплоотдачи наружная поверхность коробки хромирована и покрыта слоем пенопласта толщиной 10 мм. При сборке камеры необходимо обратить внимание на предотвращение утечки нагретого воздуха. Стык крышки и коробки должен иметь уплотнение. Отверстие в коробке, через которое внутрь камеры пропускается термометр (при налаживании термостата), также должно иметь уплотнение. Помимо генератора, внутри камеры помещена схема, управляющая работой термостата (рис. 58).

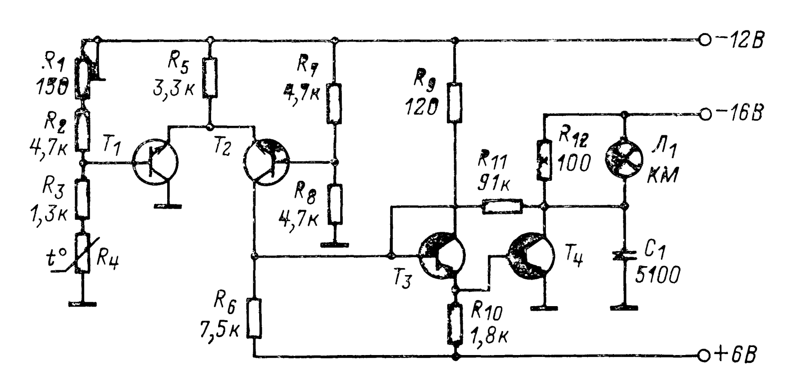


Рис. 58. Схема термостата.

Основой схемы является мост, составленный из резисторов R_1—R_4, R_7, R_8. В качестве термочувствительного элемента используется терморезистор типа СТЗ-19, являющийся одним из плеч моста (R_4). Сопротивление терморезистора при 20°С составляет 10 кОм; при 50°С оно будет равно 3,3 кОм, поэтому для выравнивания плеч моста при балансе последовательно с R_4 включается резистор R_3. В измерительную диагональ моста включены входы балансного усилителя, выполненного на транзисторах T_1, T_2 (КТ312В). К выходу балансного усилителя подключен двухкаскадный усилитель (транзисторы T_3 — МП106 и T_4 — ГТ403В). Усилитель охвачен обратной связью. Резистор R_{12}, включенный в коллекторную цепь транзистора T_4, является нагревателем. Нагреватель и кварц помещены в массивном металлическом корпусе; снаружи на корпусе закреплен терморезистор.

В момент включения прибора разбаланс моста определяет следующее состояние транзисторов в схеме управления: транзистор T_1 закрыт, транзисторы T_2—T_4 открыты. Через нагреватель и транзистор T_4 проходит ток. Происходит постепенный нагрев корпуса (нагревателя) и вместе с ним пространства внутри камеры. По мере повышения температуры сопротивление терморезистора умень-

шается. При этом уменьшается разбаланс моста, а это в свою очередь приводит к уменьшению проводимости транзистора T_4. Уменьшение тока через нагреватель замедляет повышение температуры. При нагреве внутреннего пространства камеры до 50°С происходит уравнивание процессов отдачи тепла в окружающее пространство и поступления его от нагревателя. Отрицательная обратная связь (резистор R_{11}), действующая между коллектором транзистора T_4 и базой транзистора T_3, обеспечивает плавное изменение состояния транзистора T_4. Рабочая температура внутри камеры термостата устанавливается с помощью переменного резистора R_1. Высокая стабильность частоты кварцевого генератора достигается при питании коллекторной цепи транзистора T_4 (нагревателя R_{12}) стабилизированным напряжением.

Для контроля работы термостата используется коммутаторная лампочка $Л_1$ на 24 В, 35 мА. Лампочка включена параллельно резистору R_{12}. При включении прибора к лампочке подводится напряжение —16 В, затем по мере уменьшения тока в цепи нагревателя ее накал уменьшается. После установления в термостате рабочей температуры 50°С свечение лампочки $Л_1$ становится слабым.

3.11. БЛОК ПИТАНИЯ

Блок питания в описываемом приборе в связи со значительным потреблением выполнен по схеме с преобразованием частоты (рис. 59). При таком построении схемы питания для получения различных стабилизированных напряжений необходим лишь один стабилизатор постоянного напряжения. При этом существенно улучшается помехозащищенность прибора и уменьшается количество элементов. Питание преобразователя производится стабилизированным напряжением 12 В. Переменное напряжение со вторичной обмотки (выводы *3* и *4*) понижающего трансформатора $Тр_1$ подводится к мостовому выпрямителю (диоды $Д_1$—$Д_4$), выход которого соединен со входом стабилизатора. Последний выполнен по схеме последовательного регулирования. Стабилизатор состоит из узла сравнения, усилителя постоянного тока (УПТ) и регулирующего элемента. Выходное напряжение УПТ используется для управления регулирующим элементом. Регулирующий элемент выполнен на двух транзисторах (T_1 и T_2) различной проводимости. При этом благодаря отрицательной обратной связи обеспечивается низкое выходное сопротивление регулирующего элемента.

Компенсация изменения напряжения на регулирующем элементе осуществляется следующим образом. Например, при уменьшении тока нагрузки стабилизатора и тока коллектора транзистора T_1 происходит уменьшение падения напряжения $U_{КЭ}$. Одновременно уменьшается отрицательный потенциал эмиттера транзистора T_2 (КТ602Б), что приводит к уменьшению тока его базы и соответственно тока коллектора. В свою очередь, уменьшение тока базы транзистора T_1 способствует увеличению падения напряжения $U_{КЭ}$ этого транзистора [12]. С помощью резистора R_2 уменьшена зависимость выходного напряжения стабилизатора от обратного тока транзистора T_1 (при изменении температурных условий). Резистор R_3 ограничивает ток базы транзистора T_2. Устройство сравнения и УПТ выполнены на операционном усилителе (ОУ) A_1 серии К140. Источник опорного напряжения подключен к выходу стабилизатора. С целью повышения температурной стабильности выходного напряжения ток через стабилитрон $Д_7$ (Д818Е) установлен равным 10 мА. В результате достигается минимальное значение температурного коэффициента напряжения (ТКН) для данного типа стабилитрона.

Опорное напряжение подводится к инвертирующему входу ОУ. При этом стабилитрон $Д_7$ оказывается включенным в цепь отрицательной обратной связи, что способствует дополнительному сглаживанию пульсаций питающего напряжения. Неинвертирующий вход ОУ подключен к делителю выходного напряжения. Цепь положительной обратной связи (коллектор транзистора T_1, резистор R_6, вход операционного усилителя), возникающей в момент включения, обеспечивает запуск схемы стабилизатора при включении прибора. Благодаря малому дифференциальному сопротивлению стабилитрона $Д_7$ изменение напряжения на инвертирующем входе ОУ (при любом отклонении выходного напряжения от установленного) всегда превышает изменение напряжения на

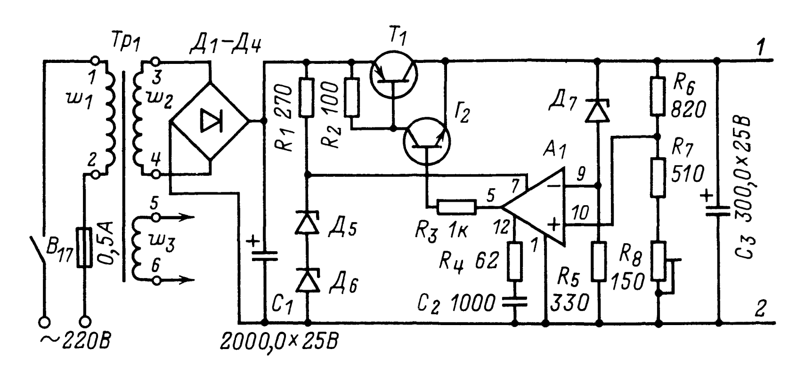


Рис. 59. Принципиальная схема блока питания с преобразованием частоты.

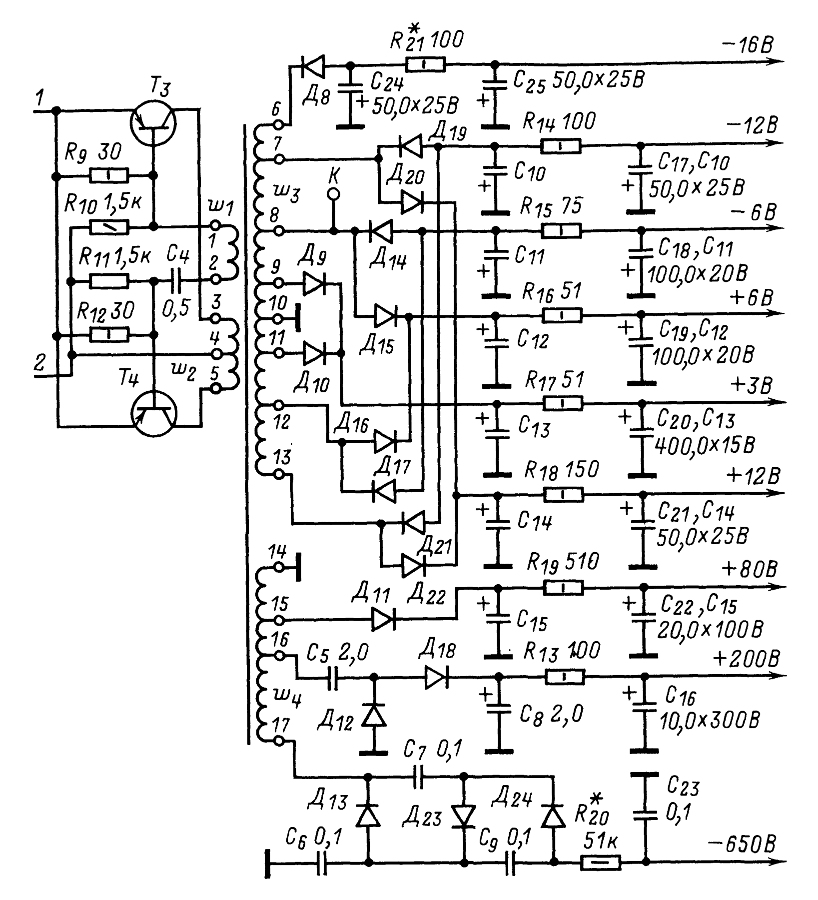
неинвертирующем входе. Поэтому при уменьшении выходного напряжения стабилизатора напряжение на выходе ОУ увеличивается и наоборот. Для питания ОУ в схему стабилизатора введен параметрический стабилизатор напряжения на стабилитронах $Д_5$ и $Д_6$. При этом устраняется зависимость питания ОУ (в пределах изменения входного напряжения на ±10%) от входного напряжения стабилизатора.

Для устранения самовозбуждения ОУ к выходу *12* A_1 подключена корректирующая цепь R_4C_2. Конденсатор C_3, включенный на выходе, уменьшает выходное сопротивление стабилизатора и способствует дополнительному сглаживанию пульсаций. При изменении входного напряжения стабилизатора в пределах ±10% коэффициент стабилизации выходного напряжения превышает 10 000 (при токе нагрузки, равном 1 А).

Напряжение с выхода стабилизатора подается на преобразователь напряжения, выполненный по симметричной двухтактной схеме с самовозбуждением и обратной связью по напряжению. Транзисторы T_3 и T_4 включены по схеме с общим эмиттером. Частота генерации около 2 кГц, форма импульсов прямоугольная. Частоту генерации можно изменять в некоторых пределах подбором емкости конденсатора C_4.

Для питания ИМС и коллекторных и базовых цепей транзисторов, входящих в состав различных блоков прибора, используются следующие напряжения: +3, +6, +12, —12 и —6 В; для питания анодных цепей цифровых индикаторных ламп +200 В; для питания выходных каскадов усилителей осциллографа +80 В; для питания ЭЛТ —650 В. Все напряжения снимаются со вторичных обмоток трансформатора $Тр_2$, выпрямляются и фильтруются.

Выпрямитель напряжения +3 В выполнен по двухполупериодной схеме (со средней точкой) на диодах $Д_9$ и $Д_{10}$. Выпрямленное напряжение фильтруется RC-фильтром R_{17}, $C_{13}C_{20}$. Выпрямители напряжений ±6 В выполнены по двухполупериодной схеме соответственно на диодах $Д_{15}$, $Д_{16}$ и $Д_{14}$, $Д_{17}$. Далее напряжения фильтруются с помощью RC-фильтров $R_{16}C_{12}C_{19}$ и $R_{15}C_{11}C_{18}$. Напряжения ±12 В снимаются с диодов соответственно $Д_{20}$, $Д_{22}$ и $Д_{19}$, $Д_{21}$; через фильтры $R_{18}C_{14}C_{21}$ и $R_{14}C_{10}C_{17}$. Переменное напряжение, снимаемое с вывода *8* обмотки W_3, подается на контакт K калибратора чувствительности канала Y в осциллографе. Напряжение —16 В, используемое для питания термостата и реле P_1, снимается с диода $Д_8$ и фильтруется с помощью фильтра $R_{21}C_{24}C_{25}$. Напряжение +5 В снимается через фильтр R_2C_2 (см. рис. 45) с источника напряжения +6 В. Выпрямитель —650 В собран по схеме утроения напряжения на диодах $Д_{13}$, $Д_{23}$, $Д_{24}$ и конденсаторах C_6, C_7, C_9. Фильтром служит резистор R_{20} и конденсатор C_{23}. Выпрямитель +200 В собран по схеме удвоения на диодах



$Д_{12}$, $Д_{18}$ и конденсаторах C_5, C_8. Выпрямитель +80 В выполнен по однополупериодной схеме на диоде $Д_{11}$. Выпрямленное напряжение фильтруется RC-фильтром $R_{19}C_{15}C_{22}$.

Переменное напряжение, снимаемое с выводов *14* и *16* обмотки W_4, используется для питания неоновых лампочек подсвета единиц отсчета и децимальных точек («запятых»). Трансформатор $Тр_1$ собран на сердечнике ШЛ16×32. Сетевая обмотка содержит 1540 витков провода ПЭВ-2 диаметром 0,41 мм; вторичная обмотка (выводы *3*, *4*) содержит 115 витков провода ПЭВ-2 0,9, а обмотка (выводы *5*, *6*) для питания накала электронно-лучевой трубки (4 В) — 29 витков провода ПЭВ-20,72.

Ток холостого хода трансформатора при аккуратной сборке сердечника не должен превышать 20 мА. Трансформатор $Тр_2$ выполнен на сердечнике П-образной формы (из феррита Ф600), который применяется в трансформаторах ТВС. В трансформаторе $Тр_2$ использованы сердечники от двух ТВС. Немагнитный зазор обеспечивает две пластмассовые прокладки толщиной 0,5 мм. Намоточные данные трансформатора $Тр_2$ приведены в табл. 3.1.

Для устранения влияния помех от трансформатора $Тр_2$ последний помещен в короткозамкнутый (для полей рассеивания) латунный корпус. Он состоит из двух пластин из латуни толщиной 0,5 мм. Пластины расположены с обеих сторон трансформатора и соединены между собой с помощью десяти стоек из медной проволоки диаметром 1—1,2 мм. На стойки надеты распорные втулки из изоляционного материала. Стойки размещены по периметру пластин и закреплены пайкой. Трансформатор крепится к монтажной плате с помощью двух вин-

Таблица 3.1

Номер обмотки	Номера выводов	Напряжение, В	Число витков	Марка и диаметр провода, мм
I	*1—2*	3,5	14	ПЭВ2-0,2
II	*3—4*	12	50	ПЭВ2-0,62
	4—5	12	50	ПЭВ2-0,62
III	*6—7*	4	16	ПЭВ2-0,35
	7—8	6,5	28	ПЭВ2-0,41
	8—9	3,3	14	ПЭВ2-0,72
	9—10	3,3	14	ПЭВ2-0,72
	10—11	3,3	14	ПЭВ2-0,72
	11—12	3,3	14	ПЭВ2-0,72
	12—13	6,5	28	ПЭВ2-0,41
IV	*14—15*	90	350	ПЭЛШО-0,25
	15—16	15	60	ПЭЛШО-0,25
	16—17	110	440	ПЭЛШО-0,12

тов, которые ввинчиваются в одну из пластин. Крепление трансформатора с помощью одной шпильки, замыкающей обе пластины экрана, не допускается. На второй крышке крепится плата с контактами, к которым подводятся концы обмоток трансформатора. Для уменьшения индуктивности рассеяния трансформатора $Тр_2$ обе половины коллекторной (и базовой) обмотки наматывают одновременно в два провода. Обмотки изолируются друг от друга с помощью лакоткани.

Транзисторы T_1 (П210А), T_3, T_4 (П217Б) смонтированы на радиаторах. Электролитические конденсаторы применены типов ЭТО и К50-6, диоды — типов Д226 и Д229А; диоды $Д_1$—$Д_4$, $Д_{11}$, $Д_{12}$ смонтированы на радиаторах из алюминия в виде полосок 40×15×2,5 мм. Стабилитроны использованы следующих типов: $Д_5$ — КС168А, $Д_6$ — КС156А, $Д_7$ — Д818Е. Интегральная микросхема ИМС — операционный усилитель К1УТ401А. Резисторы — МЛТ с рассеиваемой мощностью 0,25—2 Вт; переменный резистор R_8 типа СП5-3. Для уменьшения фона в цепях выходных напряжений заземляемые выводы всех элементов блока питания соединены с корпусом в общей точке.

3.12. ОСЦИЛЛОГРАФ

Осциллограф предназначен для визуального наблюдения сигналов импульсной и синусоидальной формы и измерения их амплитудных и временных параметров, а также для измерения частоты гармонических колебаний путем наблюдения интерференционных фигур (фигур Лиссажу). В нем применены идентичные усилители вертикального *Y* и горизонтального *X* отклонения луча. Регулировка усиления усилителя канала *Y* плавная и ступенчатая, с ослаблением в 10 и 100 раз, что позволяет исследовать сигналы с амплитудами от 10 мВ до 10 В. Полоса пропускаемых частот от 20 Гц до 2 МГц при неравномерности ±3 дБ; входное сопротивление не менее 1 МОм.

Генератор развертки работает в непрерывном и ждущем режимах. Диапазон частот непрерывной развертки (от 20 Гц до 250 кГц) разделен на пять поддиапазонов. Внутренняя синхронизация развертки осуществляется исследуемым сигналом любой полярности. Амплитуда сигнала внешней синхронизации составляет 0,5—10 В. Для измерения амплитуды исследуемых напряжений используется калибратор чувствительности усилителя вертикального отклонения. Для измерения частот периодических процессов и длительностей импульсов служит калибратор длительности, в состав которого входят усилитель управления яр-

костью луча (усилитель Z) и внешний источник импульсных сигналов, следующих с частотами 10, 100 кГц, 1, 10 МГц. Амплитуда сигналов на входе Z должна выбираться в пределах от 1 до 15 В.

Структурную схему осциллографа (рис. 60) составляют следующие узлы: входной аттенюатор, усилитель вертикального отклонения Y, калибратор чувствительности канала Y, формирователь импульсов синхронизации, генератор развертки, усилитель горизонтального отклонения X, узел гашения обратного хода луча, индикатор (ЭЛТ) и блок питания. В качестве индикатора применена электронно-лучевая трубка ЛО-247; рабочая часть экрана по вертикали составляет 40, по горизонтали — 50 мм.

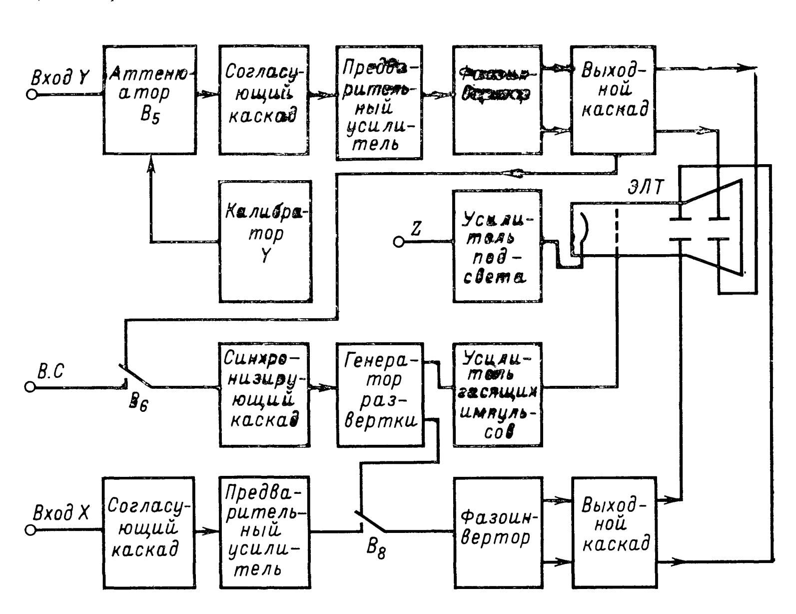
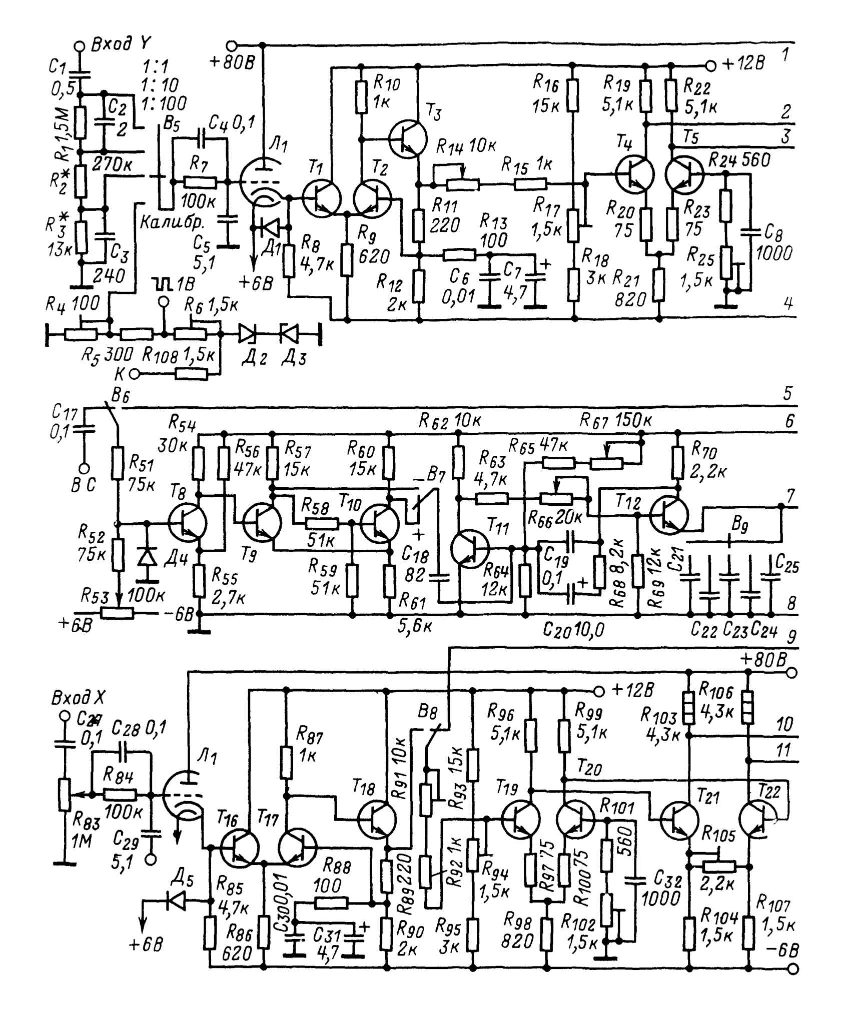


Рис. 60. Структурная схема осциллографа.

Так как усилители каналов Y и X идентичны, ниже будет рассмотрен только один из них (Y). Канал вертикального отклонения луча предназначен для усиления исследуемых электрических сигналов без искажения их формы на экране ЭЛТ. Канал Y состоит из входного аттенюатора и усилителя вертикального отклонения. Входной аттенюатор представляет собой частотно-компенсированный делитель напряжения. Сопротивления резисторов в аттенюаторе подобраны таким образом, что входное сопротивление остается неизменным при различных ступенях ослабления входного сигнала. С выхода аттенюатора исследуемый сигнал поступает на вход усилителя (рис. 61). В качестве входного каскада усилителя Y используется катодный повторитель (лампа $Л_1$), выполненный на одной половине двойного триода 6Н16Б. При этом обеспечивается высокое входное сопротивление и малая входная емкость усилителя Y.

Входной каскад собран по схеме, обеспечивающей (при отсутствии входных сигналов) нулевой потенциал на входе усилителя относительно корпуса прибора. В цепь управляющей сетки $Л_1$ включена параллельная RC-цепь (R_7C_4), ограничивающая сеточный ток при перегрузках. Последующие каскады усилителя выполнены на транзисторах. Для предотвращения выхода из строя транзистора T_1 при поступлении на вход усилителя больших напряжений положительной полярности в цепь катода лампы $Л_1$ включен диод $Д_1$. В исходном состоянии диод $Д_1$ закрыт напряжением +6 В, поступающим с цепи питания накала лампы $Л_1$. При напряжении, превышающем +6 В, диод открывается и напряже-



ние на базе транзистора T_1 не может превысить указанный уровень. При появлении больших отрицательных потенциалов на сетке лампы $Л_1$ последняя закрывается и этим предохраняет базу транзистора T_1 от отрицательных напряжений. Балансный усилитель, выполненный на транзисторах T_1 и T_2, симметрирует и усиливает напряжение, снимаемое с нагрузки катодного повторителя. Резистор R_9 является общей эмиттерной нагрузкой усилителя.

Цепь $R_{13}C_6C_7$ служит для коррекции характеристики усилителя на низких частотах. На выходе балансного усилителя включен эмиттерный повторитель на транзисторе T_3. Для стабилизации работы усилителя введена отрицательная обратная связь: выходной сигнал, снимаемый с части эмиттерной нагрузки транзистора T_3 (резистор R_{12}), подается на базу транзистора T_2. Напряжение усиленного сигнала поступает на вход фазоинверсного каскада, выполненного на транзисторах T_4 и T_5. В этом каскаде происходит преобразование несимметричного входного сигнала в симметричный для дальнейшего двухтактного усиления. Резистор R_{14} служит для плавного изменения коэффициента усиления усилителя в процессе работы с прибором. Резистор R_{15} ограничивает пределы регулирования усиления. С помощью переменных резисторов R_{17} и R_{25} устанавлива-

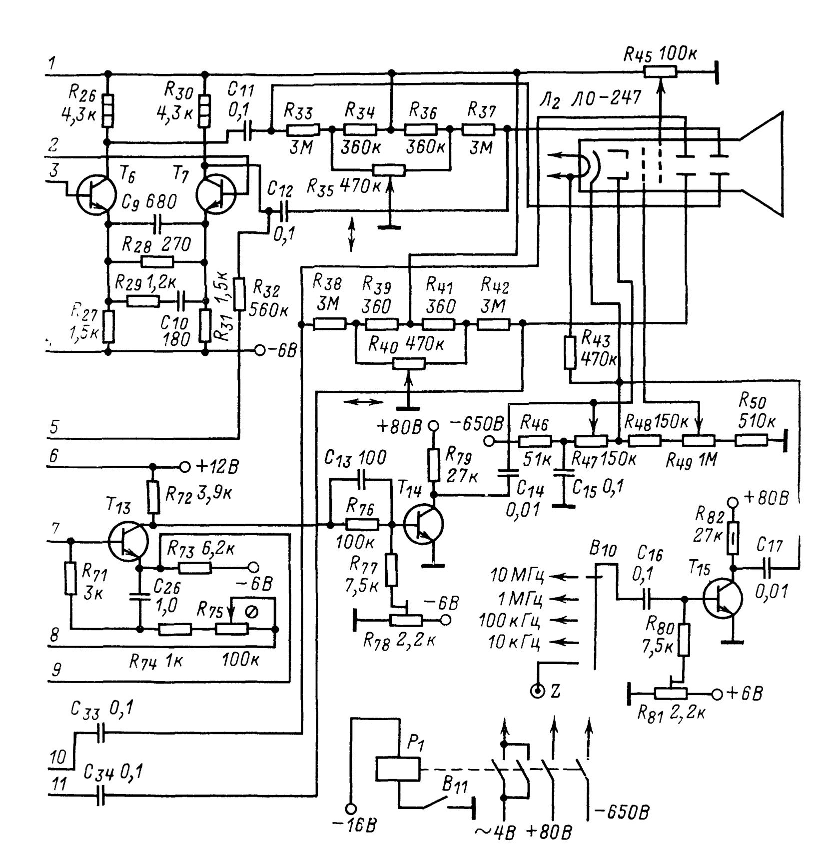


Рис. 61. Принципиальная схема осциллографа (*к* — точка подключения входного напряжения калибратора амплитуды). Транзисторы T_1—T_5, T_8—T_{13}, T_{16}—T_{20} — КТ312В; T_6, T_7, T_{21}, T_{22} — КТ602Б; T_{14}, T_{15} — П308; диоды $Д_1$, $Д_4$, $Д_5$ — Д18.

ется исходный режим фазоинверсного каскада. Резисторы R_{20} и R_{23} выравнивают эмиттерные токи транзисторов T_4 и T_5. Выходные сигналы фазоинвертора подаются на выходной параллельно-балансный каскад, собранный на транзисторах T_6 и T_7.

Для коррекции частотной характеристики каскада в области высших частот рабочего диапазона применены корректирующие цепи R_{28}, C_9, R_{29}, C_{10}. С коллекторных нагрузок выходного каскада усиленные противофазные сигналы поступают на пластины вертикального отклонения ЭЛТ. Синхронизирующее напряжение на генератор развертки подается через резистор R_{32}, подключенный к коллектору транзистора T_7. Для периодической проверки чувствительности усилителя вертикального отклонения, а также при измерении амплитуды исследуемых сигналов используется калибратор чувствительности. Калибратор собран на двух стабилитронах типа КС156А (диоды $Д_2$ и $Д_3$), включенных по схеме двухстороннего ограничения. Через резистор R_{108} к ограничителю подводится напряжение с частотой 2 кГц с трансформатора $Тр_2$ блока питания. С резистора R_4 снимается сигнал прямоугольной формы скважностью 1 и амплитудой 100 мВ, который подводится к аттенюатору. С резистора R_5 сигнал (1 В) выводится на гнездо *Вых. 1 В* _⎍_. При установке аттенюатора в положение *Калибр* калибровочный сигнал на экране осциллографа должен иметь амплитуду 40 мм.

Для получения неподвижного изображения на экране ЭЛТ работа генератора развертки должна быть синхронизирована с исследуемым процессом. Синхронизация генератора производится как исследуемым сигналом (внутренняя), так и от внешнего источника напряжения (внешняя). В последнем случае сигнал для синхронизации подается на гнездо *ВС.* (внешняя синхронизация). Переключатель B_6 *(Внешн.)—(Внутр.)* предназначен для выбора источника синхронизации. Напряжение синхронизирующего сигнала поступает на вход формирователя синхронизирующих импульсов. Последний выполнен на транзисторах T_8—T_{10} и служит для преобразования исследуемых сигналов в короткие импульсы положительной полярности, используемые для синхронизации работы генератора развертки. Каскад на транзисторе T_8 работает в режиме усиления — ограничения входного сигнала. На транзисторах T_9 и T_{10} собран дифференциальный усилитель.

С помощью делителя R_{55}, R_{56} потенциал эмиттера транзистора T_8 фиксирован на уровне +4 В. Переменным резистором R_{53} устанавливают уровень, при достижении которого синхронизирующим сигналом происходит запуск генератора развертки.

При вращении ручки *Уровень* должна изменяться скважность последовательности импульсов на выходе транзистора T_8. Диод $Д_4$ предохраняет транзистор T_8 от перегрузок. В соответствии с полярностью входных сигналов синхронизирующие импульсы могут сниматься с коллектора транзистора T_9 или коллектора транзистора T_{10}. Полярность импульсов синхронизации выбирается переключателем B_7. При этом сигнал, поступающий на вход развертки, в обоих случаях сохраняет свою полярность.

Схему генератора развертки составляют формирователь пилообразного напряжения (транзисторы T_{11}, T_{12}) и линеаризующий каскад (транзистор T_{13}). Формирование линейного пилообразного напряжения основано на принципе заряда времязадающего конденсатора постоянным током. Генератор может работать в автоколебательном или ждущем режиме. Нелинейность прямого хода развертки не превышает 2% в диапазоне частот непрерывной развертки. Амплитуда выходного напряжения генератора составляет 4,5 В. При включении напряжения питания транзистор T_{11} открывается. Ток, протекающий через делитель R_{62}, R_{63}, R_{66} и R_{69}, открывает транзистор T_{12}. Конденсаторы C_{19} и C_{20} заряжаются через резистор R_{70}. Для того чтобы время заряда конденсаторов было короче длительности прямого хода развертки, сопротивление резистора R_{70} выбрано небольшим. После заряда конденсаторов C_{19} и C_{20} транзистор T_{11} закрывается. Времязадающие конденсаторы C_{21}—C_{25}, емкость которых определяет длительность прямого хода развертки, включаются в цепь эмиттера транзистора T_{12} с помощью переключателя B_9. Включенный конденсатор заряжается током эмиттера транзистора T_{12}. По мере заряда конденсатора ток эмиттера транзистора T_{12} уменьшается и транзистор закрывается. Импульс синхронизации открывает транзистор T_{11}. При этом на его коллекторной нагрузке падает все напряжение питания и транзистор T_{12} удерживается в закрытом состоянии. Выбранный времязадающий конденсатор C_{21}—C_{25} разряжается через резисторы R_{71}, R_{74}, R_{75}. Конденсаторы C_{19} и C_{20} перезаряжаются, в результате транзистор T_{11} закрывается, T_{12} открывается.

Линеаризация пилообразного напряжения осуществляется с помощью транзистора T_{13}. Регулировка линейности производится резистором R_{66}; резистор R_{63} ограничивает пределы регулировки. Плавное изменение частоты производится потенциометром R_{75}. С помощью резистора R_{67} устанавливается один из режимов генератора — автоколебательный или ждущий.

Гашение обратного хода луча производится с помощью усилительного каскада на транзисторе T_{14}. Во время прямого хода транзистор T_{14} закрыт напряжением смещения. Короткий импульс положительной полярности, возникающий на коллекторе транзистора T_{13} в момент окончания прямого хода развертки, через цепь $R_{76}C_{13}$ поступает на базу транзистора T_{14}, усиливается им и с отрицательной полярностью поступает на модулятор ЭЛТ через конденсатор C_{14}.

Пилообразное напряжение с выхода генератора развертки через переключатель B_8 подается на вход фазоинверсного каскада усилителя горизонтального отклонения *X*. При налаживании фазоинверсного и выходного каскадов канала *X* генератор развертки переводят в автоколебательный режим. При этом на экране ЭЛТ должна появиться горизонтальная линия. Регулировкой резисторов

R_{94} и R_{102}, а в случае необходимости подбором сопротивления резистора R_{101} устанавливают ее длину равной 50 мм. После этого движки резисторов R_{94} и R_{102} фиксируются.

Входная часть усилителя канала X имеет некоторые отличия от соответствующей части усилителя канала Y: отсутствует аттенюатор, а регулировка входного напряжения осуществляется с помощью переменного резистора R_{83}. Настройка входных каскадов канала X производится после настройки фазоинверсного и выходного каскадов. Устранение возможных искажений производится путем подбора сопротивлений R_{104}, R_{105} и R_{107}, а также элементов корректирующей цепи.

Узел ЭЛТ составляют цепи регулировки яркости и фокусировки и перемещения лучей. Напряжение —650 В подается на делитель, составленный из резисторов R_{46}—R_{50}. Резистор R_{46} и конденсатор C_{15} образуют фильтр нижних частот; резистор R_{47} служит для регулировки яркости, резистор R_{49} — для регулировки фокуса. Катод ЭЛТ соединен через резистор R_{43} с нитью накала. Цепь вертикального перемещения луча представляет собой делитель напряжения (резисторы R_{33}—R_{37}), средняя точка которого подключена к источнику напряжения +80 В, а движок потенциометра R_{35} соединен с корпусом. Свободные концы делителя (резисторы R_{33} и R_{37}) подключены к вертикально-отклоняющим пластинам ЭЛТ и через конденсаторы C_{11} и C_{12} к коллекторам транзисторов выходного каскада усилителя Y. По аналогичной схеме выполнена цепь горизонтального отклонения луча. Потенциометр R_{45} («астигматизм»), включенный в цепь питания второго анода ЭЛТ, позволяет добиться наилучшей фокусировки по всему полю экрана.

При временных измерениях используется калибратор длительности, выполненный на транзисторе T_{15}. Через переключатель B_{10} (метки) на базу T_{15} поступают импульсные сигналы с блока образцовых частот частотомера или со входа Z. В исходном состоянии транзистор T_{15} открыт током смещения. Отрицательный фронт входного сигнала закрывает транзистор и импульс положительной полярности с его выхода через конденсатор C_{17} поступает на катод ЭЛТ и осуществляет модуляцию луча по яркости.

При измерении частоты с помощью фигур Лиссажу сигнал с выхода источника образцовой частоты необходимо подавать на вход усилителя канала X (гнездо X). Потенциометром R_{83} и аттенюатором на входе усилителя канала Y подбираются необходимые амплитуды сигналов. Генератор развертки при этом виде измерений отключен.

Экран электронно-лучевой трубки снабжен прозрачной шкалой, используемой для измерений по вертикали и горизонтали. На шкале нанесены в виде сетки взаимно перпендикулярные линии с шагом 5 мм. Исследуемые сигналы подаются на входы осциллографа с помощью экранированных кабелей.

3.13. КОНСТРУКЦИЯ ПРИБОРА И НАСТРОЙКА ЕГО УЗЛОВ

Конструкция. Каркас прибора состоит из горизонтального основания и закрепленных на нем передней и задней панелей и двух перегородок. Панели связаны двумя кронштейнами, перегородки установлены вертикально. Органы управления и присоединения расположены на передней и задней панелях и на левой стороне прибора и снабжены соответствующей гравировкой. Сверху монтаж прибора закрыт П-образной крышкой. В крышке и задней панели имеются вентиляционные отверстия, прикрытые металлической сеткой. На рис. 62 показана передняя панель прибора.

В верхней части передней панели расположен однострочный 6-разрядный индикатор, в левой части которого находится знаковая лампа ИН-15А и индикатор предела измерения, в правой — табло с подсвечиваемыми единицами измерения. Лампы индикатора и табло прикрыты светофильтром из красного оргстекла. Ниже индикатора расположены переключатели *Виды измерений* и *Контроль*. В правой части панели находится аттенюатор; в нижней части (слева) — гнезда (выходы образцовых частот), кнопка *Пуск*, потенциометр регулировки времени индикации, высокочастотные разъемы — входы A и $Б$ соответствующих усилителей, вход RC, вход B ПНЧ, входы A_2 и $Б_2$ формирователя строб-импульса.

В левой части панели помещен индикатор (ЭЛТ) и органы управления осциллографом — переключатель пределов развертки (B_9); *Усиление Y* (R_{14}), *Развертка плавно* (R_{75}), *Уров. с.* (R_{53}) и *Развертка непр. жд.* (R_{67}). В нижней части бокового кронштейна осциллографа находится переключатель П2К с независимой фиксацией, который объединяет аттенюатор (B_5), переключатель вида синхронизации *Внешн.—Внутр.* (B_6), полярность синхронизации «+/—»

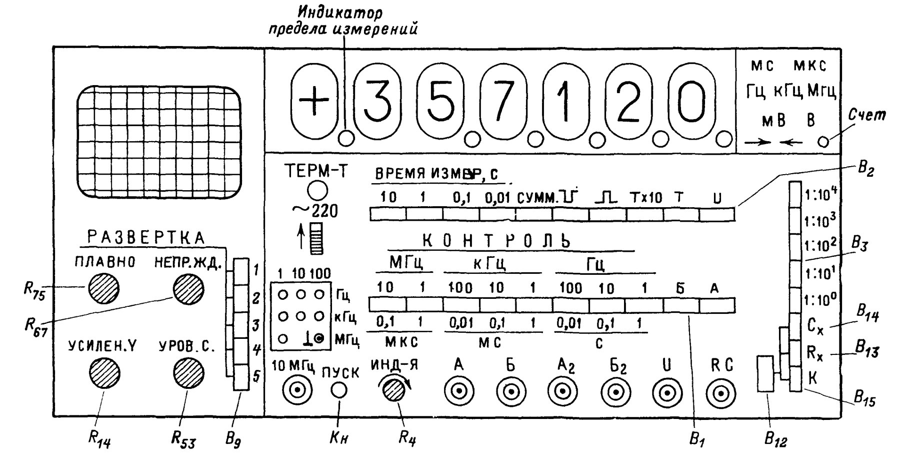


Рис. 62. Передняя панель прибора.

(B_7), переключатель *Развертка—канал X* (B_8) и включение питания осциллографа (B_{11}). В одну линию с ними расположен переключатель с зависимой фиксацией *Метки* (B_{10}). Над переключателями помещены также в одну линию, считая от передней панели, вход *Y*, ручки регулировок вертикального (R_{35}) и горизонтального (R_{40}) перемещения луча, яркости (R_{47}), фокусировки (R_{49}), вход *X*, *Усиление X* (R_{83}) и вход *Z*.

На задней панели размещены розетки разъемов включения питания и транскриптора, предохранители, высокочастотный разъем для внешнего источника стабильной частоты 2 МГц, тумблер B_{16} переключения источника стабильной частоты и транзистор T_1 в блоке питания (П210), смонтированный на радиаторе. Одна из перегородок каркаса расположена параллельно передней панели. На перегородке закреплены кнопочные переключатели B_1—B_3, кронштейн с индикаторными лампами и розетка разъема платы дискретного умножителя частот.

Прибор состоит из функциональных узлов и блоков, выполненных с помощью печатного монтажа. Электрическое соединение печатных плат осуществляется контактами. Гнезда розетки разъемов укреплены на второй перегородке каркаса. Применение съемных блоков и узлов в конструкции прибора значительно облегчает его налаживание и ремонт. На основании прибора закреплена пластина из оргстекла (245×125×6 мм), на которой нанесен ряд параллельных пазов шириной 2 и глубиной 3 мм; последние используются в качестве направляющих при установке печатных плат в каркас прибора.

Платы устанавливают вертикально, разъемами влево. На первой плате, считая от передней панели, смонтирован ПНЧ, на второй — элементы входных усилителей (*А* и *Б*), на третьей — формирователь строб-импульса, формирующее устройство, селектор и элементы измерителя *R* и *C*. Далее следуют две высокочастотные декады с быстродействием соответственно 35 и 10 МГц. Шестая и седьмая платы — декады 3—6-го разрядов; восьмая плата — блок образцовых частот f_0 (делители частоты 1 МГц—1 Гц) с выходными инверторами; девятая плата — хронизатор, формирователь импульса сброса, декадный делитель, БВЧ, автоматический индикатор полярности, умножитель частоты (2 МГц×5); десятая плата — стабилизатор постоянного напряжения и элементы фильтров (*R* и *C*) блока питания; одиннадцатая плата — генератор блока

питания и конденсаторы фильтров питания. Все выпрямительные диоды смонтированы на общей изоляционной плате. Двенадцатая плата — дискретный умножитель частоты — расположена вдоль правого бокового кронштейна, тринадцатая плата — калибратор ПНЧ с переключателем B_{18}.

Для проверки работы отдельных блоков их включают в соответствующие розетки разъемов в приборе через удлинители. Для изготовления удлинителя используют обе части разъема — розетку и вилку, соответственные контакты которых соединяют проводниками длиной 20—25 см. В задней части основания каркаса установлены трансформатор Tp_1 и блок кварцевого генератора с термостатом. На рис. 63 показано размещение узлов и блоков на основании прибора (вид сверху).

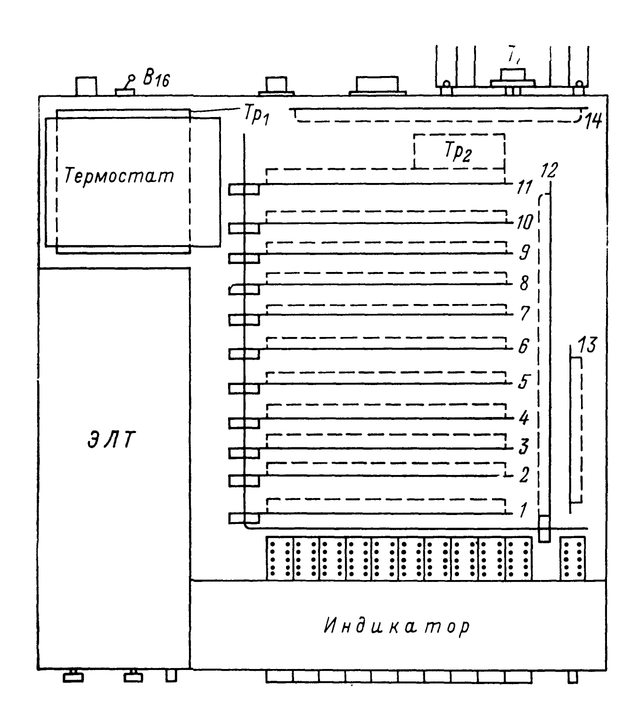


Рис. 63. Расположение узлов прибора (вид сверху).

Осциллограф выполнен также в виде сменного блока. Каркас осциллографа составляют передняя панель, горизонтальное основание и боковой кронштейн. Электронно-лучевая трубка помещена в экран из мягкой стали. В экране трубка удерживается с помощью прокладок из полихлорвиниловых трубок. Усилители вертикального и горизонтального отклонения, генератор развертки и узел синхронизации смонтированы на общей плате, установленной вертикально, слева от ЭЛТ. Для соединения с общей схемой прибора блок осциллографа снабжен разъемом типа РШАБПБ-14.

В качестве материала для каркаса прибора и осциллографа используется листовой дюралюминий АМГ толщиной 1,5 мм; для печатных плат — фольгированный стеклотекстолит марки СФ-1,5. Панели для ламп индикатора (ламп ИН-12А и ИН-15А) имеют обозначение ПЛ31а-п. Соединение панелей индикаторных ламп с розетками разъемов декад выполняется проводом МГТФ-0,14, причем жгуты от каждой из ламп помещены в отдельные виниловые трубки.

Для межблочного монтажа использован провод ПМВ-0,25, для шин — ПМ-0,5. Переключатели типа П2К с зависимой и независимой фиксацией; коаксиальные разъемы типа ВР-75. Конденсаторы типов К50-6, КС0-5г, К52-2,

КМ-4, КТ-2а, МБМ. Резисторы постоянные типов МЛТ, ОМЛТ (с мощностью рассеяния 0,12—0,5 Вт), С2-13, переменные — типов СП-1 и СП5-3.

На рис. 64 приведена схема коммутации децимальных точек и подсвета единиц измерения. Для устранения взаимного влияния (из-за разброса параметров неоновых лампочек) цепи питания децимальных точек и подсвета раз-

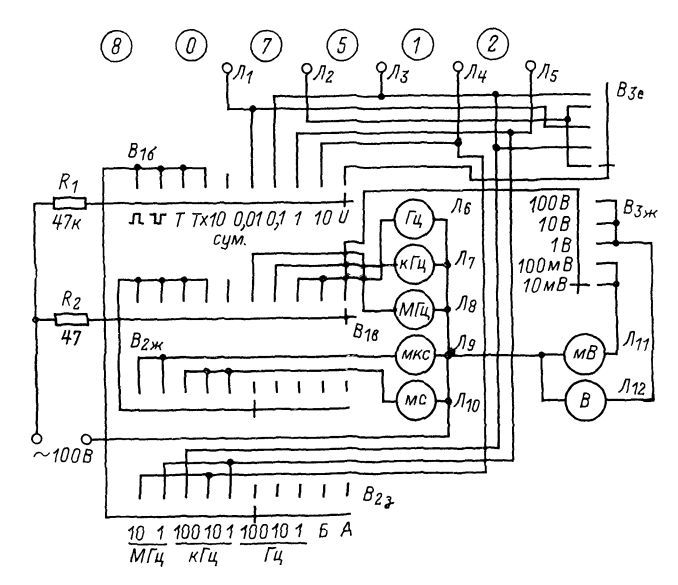


Рис. 64. Схема **коммутации децимальных точек и подсвета единиц измерений.**

делены с помощью развязывающих резисторов R_1 и R_2. На переключателе B_3 собраны входные аттенюаторы усилителей *А* и *Б* (соответственно B_{3a} — $B_{3г}$) и ПНЧ ($B_{3д}$); $B_{3е}$ коммутирует децимальные точки (неоновые лампочки $Л_1$—$Л_3$) при измерении напряжения; $B_{3ж}$ — коммутирует подсвет *мВ* и *В* (лампочки $Л_{11}$ и $Л_{12}$). Переключатели $B_{1б}$ и $B_{1в}$ соответственно в зависимости от выбранного интервала T_0 (0,01—10 с) коммутируют децимальные точки ($Л_1$, $Л_3$—$Л_5$) и подсвет *Гц, кГц, МГц*, $Л_6$—$Л_8$). В режимах измерения ⎽⎍⎽, ⎺⎵⎺, $T\times1$, $T\times10$ переключатель $B_{1б}$ коммутирует высокое напряжение (~100 В) на переключатель $B_{2з}$, который в свою очередь коммутирует децимальные точки в зависимости от выбранной частоты заполнения. Переключатель $B_{2ж}$ соответственно включает подсвет *мкс* и *мс* ($Л_9$ и $Л_{10}$).

Так как осциллограф используется реже, чем частотомер, то его включение производится отдельным переключателем B_{11}. При этом на обмотку реле P_1 типа РЭС-32 подается напряжение —16 В. Две группы контактов реле запараллелены, и через них цепь накала ЭЛТ подключается к трансформатору Tp_1, две другие группы подключают соответственно напряжения +80 и —650 В.

Настройка прибора. Перед настройкой необходимо убедиться в том, что все блоки соединены между собой в соответствии со схемой, особенно это относится к цепям питания. Необходимая коммутация узлов для проверки их совместной работы может производиться или с помощью переключателей (если монтаж закончен), или путем временных соединений проводниками соответствующих контактов.

Настройку прибора необходимо начать с проверки работы схемы стабилизатора в блоке питания (см. рис. 59). Напряжение на входе стабилизатора (при напряжении сети 220 В) должно составлять 18—20 В. Предварительно стабилизатор проверяют без нагрузки. При этом определяют режимы элементов и

устанавливают пределы регулировки выходного напряжения; последнее должно изменяться в пределах ± 1 В. С помощью осциллографа проверяют отсутствие генерации высокочастотных колебаний на выходе операционного усилителя A_1. При наличии генерации ее устраняют подбором элементов корректирующей цепи R_4C_2. Затем к выходу стабилизатора вместо цепи питания преобразователя должна быть подключена соответствующая эквивалентная нагрузка (проволочный резистор сопротивлением 10—15 Ом, 20 Вт); к контактам *5* и *6* понижающего трансформатора Tp_1 вместо цепи накала электронно-лучевой трубки также необходимо подключить в качестве нагрузки проволочный резистор 6,6 Ом. При изменении напряжения сети в пределах от 198 до 242 В выходное напряжение стабилизатора не должно измениться более чем на 0,01% (или 1,2 мВ). Далее вместо эквивалента нагрузки подключают преобразователь. Предварительно от всех вторичных обмоток должны быть отключены нагрузки.

С помощью осциллографа проверяют форму импульсов коллекторного напряжения транзисторов T_3 и T_4. Фронты импульсов должны иметь очень малую длительность, т. е. форма выходного напряжения должна быть близка к прямоугольной. Искажение формы кривой (фронты импульсов имеют малую крутизну) свидетельствует о нарушении теплового режима транзисторов. На транзисторах выделяется дополнительная мощность, увеличивающая их нагрев. Различные уступы и выбросы на кривой коллекторного напряжения также свидетельствуют об ухудшении условий работы транзисторов. Подбором резисторов R_{10} и R_{11} можно несколько улучшить форму выходного напряжения. Более эффективное увеличение крутизны фронта импульса происходит при включении дополнительных диодов параллельно переходам эмиттер—база транзисторов T_3 и T_4 (вместо резисторов R_9 и R_{12}); аноды диодов должны быть подключены к базам транзисторов. Благодаря диодам напряжение на транзисторах не превышает 0,5—0,7 В при напряжении базовой обмотки 3—3,5 В. При этом переходный процесс отпирания транзисторов происходит быстрее.

После налаживания схемы преобразователя проверяют напряжение вторичных обмоток трансформатора на холостом ходу. Затем к выходам выпрямителей подключают эквиваленты нагрузок и проверяют качество фильтрации выходных напряжений; особенно высокие требования к сглаживанию пульсаций предъявляются к цепям напряжений, питающих узлы на ИМС. Далее к выпрямителям вместо эквивалентных нагрузок подключают цепи питания соответствующих узлов прибора. При некотором отклонении питающих напряжений от номинальных необходимая коррекция может быть выполнена путем изменения сопротивлений резисторов в цепях сглаживающих фильтров (но не в ущерб качеству фильтрации).

Затем переходят к настройке кварцевого генератора. Погрешность частоты кварцевого генератора определяют путем сравнения его частоты с частотой вторичного эталона или с частотой первичного эталона, передаваемой по радио. Относительная погрешность вторичного эталона частоты должна быть минимальной. Этому условию удовлетворяет прибор, выдающий стандартные частоты с погрешностью $2 \cdot 10^{-8}$. Сравнение производят следующим образом. Частота 100 кГц (или 1 МГц), снимаемая с выходов делителей частоты, подается на вход *Y* осциллографа, а частота 100 кГц (или 1 МГц) от эталона частоты — на вход *X*. Погрешность частоты внутреннего кварцевого генератора определяют по скорости вращения фигуры Лиссажу на экране осциллографа. Если полный оборот фигуры на экране происходит за время t (с), то погрешность частоты кварцевого генератора равна:

абсолютная $\Delta f = \dfrac{1}{t}$;

относительная $\dfrac{\Delta f}{f} = \dfrac{1}{tf}$

где t — в секундах; f — в герцах.

Допустимой погрешностью частоты следует считать такую, при которой один оборот фигуры Лиссажу происходит за время не менее 100 с при сравниваемых частотах 100 кГц и не менее 10 с при частотах 1 МГц. Если время одного оборота меньше указанного, следует подстроить частоту кварцевого ге-

нератора. Необходимо учитывать, что стабильность частоты кварцевого генератора в значительной степени зависит от качества работы термостата.

При отсутствии источника эталонных частот для настройки кварцевого генератора может быть использован частотомер промышленного производства. Из числа приборов отечественного производства могут быть рекомендованы: Ч3-24, Ф-571, Ч3-30; из зарубежных — A.1149, A.1439 (французской фирмы «Рошар») и TR-3189 B (японской фирмы «Такеда-Рикен»).

После того как достигнута устойчивая работа кварцевого генератора, переходят к каскадам деления частоты. К первому в последовательной цепи делителей частоты подводятся импульсные сигналы с частотой 1 МГц. При исправных микросхемах в схеме делителя с выходов ИМС, включенных в качестве инверторов, будут сниматься импульсы, следующие с частотой 100 кГц. Так как все делители включены между собой последовательно, то с выхода каждого из них будут сниматься сигналы с частотой, пониженной в 10 раз относительно входной. Контроль коэффициента деления частоты можно производить снятием осциллограмм или измерением длительности наблюдаемых сигналов с помощью меток. Измерения частот, получаемых в результате деления, можно осуществлять с помощью вспомогательного частотомера.

При проверке работы декадного делителя на его вход поочередно подают частоты 1000, 100, 10 и 1 Гц. Импульсы отрицательной полярности, снимаемые через диоды, включенные на выходе декадного делителя, должны следовать соответственно через интервалы времени 0,01; 0,1; 1 и 10 с.

Следующей проверяют работоспособность триггеров формирователя строб-импульса (см. рис. 38). Вначале следует отпаять от общей шины *Сброс* аноды диодов $Д_1$ и $Д_{18}$ и соединить их через вспомогательную кнопку *Кн* с корпусом. При нажатии кнопки триггеры формирователя переходят в нулевое состояние. Далее на входы $А_1$ и $Б_1$ формирователя подают выходные импульсы декадного делителя, следующие через интервал 1 с. Под действием первого из этих импульсов в единичное состояние перейдет триггер $Тг_1$, под действием второго — триггер $Тг_2$. Нажатием кнопки *Кн* триггеры вновь возвращаются в исходное состояние. Подбором сопротивлений резисторов R_9 и R_{17} (развязывающих *RC*-цепочек) устанавливают необходимые перепады напряжения от +150 до —350 мВ на базе транзистора T_9 (см. рис. 36).

После формирователя строб-импульса проверяют работу схемы хронизатора (см. рис. 39). Перепады напряжения (—6,5—0,2), возникающие на выходе *Q* триггера $Тг_2$ формирователя, через резистор R_{26} поступают на базу транзистора T_1 (хронизатор). Признаком работоспособности хронизатора будет изменение коллекторного напряжения транзистора T_1 в соответствии с переключениями триггера $Тг_2$.

При проверке формирователя импульса сброса вначале контролируют поступление импульсов синхронизации, следующих с частотой 10 Гц, на вход *14* одновибратора *D1.1.* Для этого необходимо переключить (с помощью переключателя $В_1$) схему сброса в режим ручного управления (положение *2*). При нажатии кнопки *Кн Сброс ручной* снимается запирающее напряжение с анода диода $Д_2$ и синхронизирующие импульсы свободно проходят на вход одновибратора. Под действием каждого из последовательности синхронизирующих импульсов происходит запуск одновибратора, на выходах *5* и *10 D1.1* выделяются соответственно импульсы положительной и отрицательной полярности. На выходах транзисторов T_3 и T_4 формируются импульсы положительной полярности, на выходе транзистора T_2 — отрицательной. С помощью переменного резистора R_{10} устанавливается необходимый уровень смещения для транзистора T_2. На выходе *2 D2.1* выделяется импульс положительной полярности, на выходе *11 D2.2* — отрицательной. Выходные сигналы *D2* используются для сброса декадного делителя. На выходе *11* инвертора *D3.1* выделяется импульс положительной полярности, на выходах *2, 11 D4* и *1, 9, 11 D5* — отрицательной полярности. Последние используются для сброса декад 2—6-го разрядов.

Далее работу схемы формирователя импульса сброса проверяют в автоматическом режиме. Для этого переключатель $В_1$ устанавливают в положение *1 — Сброс автоматический.* При поступлении сигналов с выхода декадного делителя на входы формирователя строб-импульса придет в действие следующая система: под действием двух очередных входных импульсов поочередно переключатся оба триггера формирователя, хронизатор обеспечит запуск формирователя

импульса сброса, последний возвратит триггеры в исходное состояние и т. д. Процессы в схеме формирователя импульса сброса контролируются с помощью осциллографа.

Контроль работы пересчетных декад 2—6-го разрядов производят в следующем порядке. Вначале проверяют коэффициент деления $K_{сч}=10$. Для этого с выхода делителя частоты на вход проверяемой декады подают импульсные сигналы с частотой 100 кГц, высокое напряжение на цепи индикации не подается. Так как в счетной части декады отсутствуют подстроечные элементы, то декада становится работоспособной сразу же после включения питания. Затем проверяют исправность цепей индикации. Для этого на вход декады подают импульсные сигналы с частотой 1Гц. При такой скорости переключения триггеров легче проследить очередность высвечивания цифр. Так же контролируют работоспособность остальных пересчетных декад.

Затем переходят к высокочастотному формирующему устройству (см. рис. 36). На его вход с генератора Г4-18А подают синусоидальный сигнал с частотой 100 кГц и напряжением около 0,5 В, обеспечивающий надежное срабатывание триггера Шмитта. Форму сигналов на электродах транзисторов контролируют с помощью осциллографа. После триггера Шмитта проверяют прохождение сигнала через усилительный каскад (транзистор T_6) и поступление его на селектор (транзистор T_8). Прохождение сформированного сигнала через селектор проверяют при открытом транзисторе T_9. Для этого переключатель B_2 (*Виды измерений*) устанавливают в положение *Суммирование*. При этом с выхода селектора (транзистор T_8) будут непрерывно сниматься счетные импульсы положительной полярности (с крутыми фронтами), которые будут подсчитываться декадой младшего разряда. С помощью осциллографа по меткам можно проверить коэффициент деления декады. Далее необходимо установить частоту генератора 10 МГц. С выхода декады младшего разряда должны сниматься импульсы с частотой 1 МГц, которые в свою очередь будут подсчитываться декадой второго разряда. Затем частоту генератора повышают вначале до 20, затем до 30 МГц и проверяют по выходным сигналам пересчетных декад работу формирующего устройства и селектора.

При смене транзистора T_6 (усилитель формирующего устройства) следует установить оптимальный уровень напряжения смещения. С помощью переменного резистора R_{19} устанавливают предварительно напряжение на базе транзистора T_6 около —0,2 В. При подаче входных сигналов в пределах от 30 МГц до 1 Гц это напряжение уточняется (по устойчивой работе селектора и счетчика).

После этого проверяют работу прибора в течение определенного интервала времени (0,01; 0,1; 1 или 10) с. Для этого выходы делителей с частотами 1000, 100, 10 и 1 Гц посредством переключателя B_2 поочередно подключают к входу декадного делителя. С выхода последнего импульсы ПУСК и ОСТАНОВКА поступают на входы A_1 и $Б_1$ формирователя строб-импульса. При автоматическом режиме прибора (интервал $T_0=1$ или 10 с) удобнее проследить с помощью обычного тестера за перепадами напряжений на базе транзистора T_9 (селектор). Если при этом на вход прибора подан сигнал, частота которого подлежит определению, то на счетчике будет периодически повторяться результат измерения. Если показания счетчика превысят истинное значение измеряемой частоты, то необходимо сократить интервал, в течение которого селектор открыт. Для этого путем шунтирования уменьшают сопротивление резистора R_{28} (см. рис. 36) до получения точного результата измерения (в режиме контроля). Более точной настройки можно добиться при измерении высоких частот, например 10 МГц. Если же результат измерения окажется меньше истинного значения, то сопротивление резистора R_{28} необходимо увеличить (путем подбора).

Далее переходят к проверке широкополосного входного усилителя (см. рис. 36). Вначале проверяют режимы транзисторов усилителя при отсутствии сигнала. Они должны соответствовать указанным на схеме. Для проверки коэффициента усиления на вход усилителя подается синусоидальный сигнал с частотой 5 МГц и амплитудой 35 мВ; при этом на эмиттерной нагрузке транзистора T_7 (в точке *а*) неискаженный сигнал должен иметь амплитуду не менее 1 В. При увеличении амплитуды входного сигнала до 100 мВ транзистор T_7 переходит в состояние насыщения, происходит ограничение выходного сигнала (сверху и снизу). Амплитуда сигнала в точке *а* достигнет значения 4 В. Коррекция уси-

лителя на низких частотах осуществляется подбором элементов цепей $R_{12}C_6$ и $R_{16}C_{10}$.

Для проверки низкочастотного входного устройства (см. рис. 37) на вход *Б* подают синусоидальный сигнал с частотой 50 кГц и амплитудой 75 мВ. При этом импульсные сигналы на выходах A_1 и $Б_1$ должны иметь отрицательную полярность, амплитуду около 3 В и крутизну фронта 0,2 мкс. Для запуска декадного делителя используется импульс положительной полярности с амплитудой 3 В и крутизной фронта 0,5 мкс. При проверке пределов регулировки потенциометра *Баланс* должно быть обеспечено поочередное зажигание контрольных лампочек ($Л_1$ и $Л_2$) и их гашение при нулевом уровне на входе низкочастотного формирователя (транзистор T_4).

В последнюю очередь настраивают каскад умножения частоты кварцевого генератора 2 МГц×5 (см. рис. 34). В контуре L_1C_3 колебания пятой гармоники частотой 2 МГц, т. е. частотой 10 МГц, иногда возникают с недостаточной амплитудой. Если регистрируется выходная частота 4000 кГц, то это означает, что амплитуда третьей и последующих гармоник мала. Индикация 8000 кГц говорит о том, что мала амплитуда пятой гармоники. Ее можно повысить путем настройки контура умножителя. Повышенная амплитуда напряжения на входе умножителя обеспечивает более надежную работу этого каскада. Для повышения уровня напряжения на входе умножителя необходимо включить в цепь базы транзистора T_2 дополнительный диод (последовательно с диодами $Д_1$ и $Д_2$). Значение 10.000.0 (10000.0 кГц), повторяющееся на индикаторе счетчика, позволяет судить о нормальной работе каскада умножения.

Налаживание осциллографа начинают с проверки питающих напряжений и узла ЭЛТ. Далее рекомендуется налаживать усилители вертикального и горизонтального отклонений, входной аттенюатор, генератор развертки и узел синхронизации. Для проверки узла ЭЛТ трубку подключают к источнику питания и проверяют действие регулировок яркости, фокусировки (при среднем положении движка резистора R_{45} — *астигматизм*) и перемещение луча по вертикали и горизонтали.

Перед налаживанием усилителя вертикального отклонения необходимо установить движок резистора R_{14} в крайнее левое, а у резисторов R_{17} и R_{25} — в среднее положение (см. рис. 61). Подбором напряжений на базах транзисторов T_4 и T_5 (с помощью резисторов R_{17} и R_{25}) устанавливают на коллекторах обоих транзисторов напряжение около 6 В. Затем, подбирая сопротивления резисторов R_{27} и R_{31}, добиваются напряжения на коллекторах выходных транзисторов T_6, T_7 примерно 40—45 В. Вход усилителя *Y* при этом должен быть соединен с корпусом. Зависимость напряжения на коллекторах транзисторов T_6 и T_7 от регулировки усиления устраняется регулировкой резистора R_{17}.

Определение максимального коэффициента усиления усилителя вертикального отклонения производят следующим способом. На вход усилителя с высокочастотного генератора (Г4-18А) подают переменное напряжение амплитудой 0,1 В и частотой 100 кГц, ручку *Усиление* (R_{14}) устанавливают в положение, соответствующее максимальному усилению; регулировкой резистора R_{25} устанавливают отклонение луча на экране ЭЛТ равным 40 мм (удвоенное значение амплитуды сигнала).

Для проверки неравномерности частотной характеристики усилителя *Y* на его вход подают сигналы с генератора Г4-18А с постоянным уровнем в диапазоне частот от 100 кГц до 2 МГц. Уменьшение неравномерности характеристики производят подбором элементов корректирующей цепи — резисторов R_{28}, R_{29} и конденсаторов C_9, C_{10}.

При налаживании входного аттенюатора необходимый коэффициент деления (1 : 10, 1 : 100) устанавливают для каждого положения переключателя B_5 подбором резисторов R_1—R_3. Частотная компенсация осуществляется подбором конденсаторов C_1—C_2.

Усилитель горизонтального отклонения налаживают аналогично.

При налаживании генератора развертки вначале переводят его в автоколебательный режим и с помощью вспомогательного осциллографа проверяют форму сигналов в различных точках схемы. С помощью резистора R_{66} осуществляется корректирование линейности развертывающего напряжения. Затем генератор развертки подключают к фазоинверсному каскаду усилителя горизонталь-

ного отклонения и подбором резистора R_{91} устанавливают длину линии развертки равной 50 мм.

Проверку работоспособности и налаживание формирователя синхронизирующих импульсов выполняют также с помощью контрольного осциллографа. Для этого на вход формирователя и на вход внешней синхронизации осциллографа подают сигнал с высокочастотного генератора амплитудой 0,5 В. Формируемые на коллекторе транзистора T_8 прямоугольные импульсы должны иметь частоту повторения, равную частоте входного сигнала. При вращении ручки *Уровень* (R_{53}) должна изменяться скважность последовательности импульсов. С помощью переключателя B_7 производится инвертирование фазы сигнала. Затем выход формирователя подключают к входу генератора развертки и, изменяя амплитуду входного сигнала, убеждаются в нормальной работе узла синхронизации. При совместной работе узла синхронизации с ранее настроенными узлами его работоспособность может быть определена без контрольного осциллографа по устойчивости синхронизации развертки.

Для гашения обратного хода луча необходимо подобрать сопротивление резистора R_{79} (в пределах 18—27 кОм) и R_{76} (в пределах 100—180 кОм).

При настройке калибратора амплитуды с помощью резисторов R_4 и R_6 устанавливают соответственно амплитуды калибровочных напряжений — 0,1 и 1 В.

3.14. МЕТОДИКА РАБОТЫ С ПРИБОРОМ

Измерение частоты. Сигнал с частотой f_x через аттенюатор поступает на вход усилителя *А* (или *Б*). Переключатель *Контроль* (B_1) при этом должен быть установлен в соответствующее положение (*А* или *Б*). Усиленный сигнал проходит через широкополосное формирующее устройство и подводится к селектору. Выходные сигналы делителей частоты, определяющие интервалы 0,01—10 с, подводятся через схемы *D1.1—D1.3*, *D2.1* к декадному делителю. В исходном состоянии схемы И закрыты. Включение схем И производится переключателем *Виды измерений* (B_2). При включении необходимого делителя частоты открывается соответствующая схема *И*; декадный делитель производит запуск формирователя строб-импульса и селектор открывается на время, соответствующее установленному интервалу T_0; счетчик подсчитывает количество импульсов, поступивших на его вход.

Сигналы, частоту следования которых f_x необходимо определить, вначале подают на вход *А*. В случае, если неизвестна и амплитуда сигнала, аттенюатор устанавливают в положение 1 : 100. Отсутствие показаний на индикаторе свидетельствует о небольшой амплитуде сигнала, поэтому аттенюатор необходимо переключить в положение 1 : 10 или даже 1 : 1. Для того чтобы определить порядок измеряемой частоты, устанавливают малую длительность интервала T_0 — 0,01 с. Если при этом будут заполнены три-четыре разряда индикатора, то необходимо увеличить интервал T_0. Более полная информация о результате измерения может быть получена при заполнении всех разрядов. После определения порядка измеряемой частоты необходимо уточнить значение младших разрядов результата измерения. Для этого устанавливают интервал 1 с. Точность отсчета при этом будет определяться в основном погрешностью дискретизации $1/N = \pm 1$ Гц. При необходимости получения более высокой точности ($1/N = \pm 0{,}1$ Гц) устанавливают интервал $T_0 = 10$ с.

Если частота f_x не превышает 1 МГц, то измерение следует производить по входу *Б*.

Суммирование. При необходимости иметь представление о длительности какого-либо процесса (интервала t_x) применяют суммирование, т. е. счет, числа импульсов одной из образцовых частот f_0 прибора или частот сигналов, подаваемых извне. При этих измерениях переключатель *Виды измерений* устанавливается в положение *Суммирование*. Внешние сигналы подводятся к входу *А* или *Б*. Селектор открыт в течение времени измерения, которое устанавливается вручную (может использоваться дистанционное управление прибором). Для перевода селектора в режим суммирования используется единичное состояние триггера $Тг_1$ формирователя строб-импульса (см. рис. 38), в которое он переключается постоянным напряжением (+6 В) через переключатель *Виды изме-*

рений. Результат суммирования на индикаторе увеличивается по мере поступления колебаний на вход прибора. Для повышения точности измерения интервала t_x применяют более высокую частоту заполнения.

Контроль. В приборе предусмотрен режим контроля работы основных узлов и блоков. Режим контроля сходен с измерением частоты. В работе принимают участие все узлы, кроме усилителей *А* и *Б*. При этом производится измерение собственных образцовых частот 1 Гц — 10 МГц. Образцовые частоты подаются непосредственно на вход формирующего устройства. Выбор необходимой частоты производится с помощью переключателя *Контроль*. Интервал T_0 выбирается в пределах 0,01—10 с. При измерениях в режиме *Контроль* отсутствует погрешность дискретизации, так как работа всех узлов прибора синхронизирована с частотой кварцевого генератора. В исправности делителей частоты, определяющих интервалы T_0, а заодно, и декадного делителя можно убедиться, если при измерении одной из образцовых частот использовать различные интервалы T_0. Для проверки работы счетных декад прибор переводят в режим суммирования. Для контроля выбирают частоту $f_0=1$ Гц. На цифровом индикаторе декады младшего разряда будут поочередно высвечиваться цифры от 0 до 9. Для проверки следующей декады необходима частота 10 Гц, для третьей — 100 Гц и т. д.

Измерение длительности импульсов различной полярности. Перед началом измерений производится калибровка прибора. С этой целью на вход *Б* подаются импульсные сигналы типа меандр с частотой следования 1 кГц ($\tau_1=\tau_2=$ $=500$ мкс). С помощью потенциометра *«Баланс»* (резистор R_3 на входе низкочастотного формирующего устройства — рис. 37) необходимо установить одинаковые показания индикатора прибора при измерении длительности обеих полярностей. Признаком правильной настройки формирователя будет одновременное погасание контрольных лампочек $Л_1$ и $Л_2$. Затем на вход *Б* подают импульсные сигналы, длительности которых должны быть определены. В блоке *Б* из фронтов входных импульсов (рис. 65) формируются сигналы, запускающие

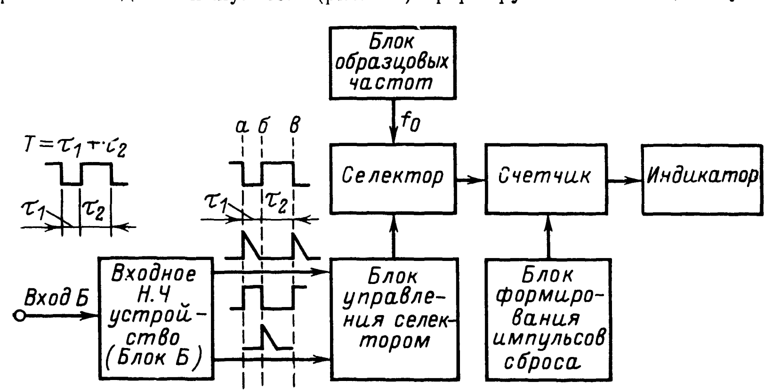


Рис. 65. Схема измерения длительности импульсов различной полярности.

формирователь строб-импульса. Интервал времени между двумя очередными импульсами на выходе блока *Б*, соответствующий измеряемой длительности τ_x импульса, заполняется одной из образцовых частот f_0 временной базы. Погрешность дискретизации при измерении длительности импульса снижается с повышением частоты заполнения, так как результат измерения обозначается на индикаторе большим числом. При измерении длительности импульсов в работе не участвует усилитель *А*. Измерение может производиться автоматически или однократно.

Измерение временных интервалов. При измерении интервала времени, заданного импульсами, поступающими от различных источников, выходные сигналы последних подаются на входы $А_2$ *(пуск)* и $Б_2$ *(остановка)* формирователя строб-импульса.

Переключатель B_2 должен быть установлен в положение $T\times1$. При этом снимается запрет с диодов $Д_8$ и $Д_{11}$ (рис. 37). Селектор открывается на время, соответствующее длительности измеряемого временно́го интервала. Измерение интервала заключается в подсчете числа периодов частоты заполнения f_0, прошедших на счетчик. Результат измерения повышается при использовании более высокой частоты заполнения f_0. При измерении временны́х интервалов участвуют: формирующее устройство, селектор, счетчик, формирователь строб-импульса, блок образцовых частот f_0 и одна из схем И (*D2.2—D4.2*).

Измерение периода. Измерение периода производится по входу *Б*. Переключатель *Виды измерений* (B_2) при измерении одиночного периода устанавливается в положение *Период* ($T\times1$). При этом измерении принимают участие все узлы частотомера, за исключением входного усилителя *А* и логических схем И (*D1.1—D2.1*). В блоке *Б* формируется импульс, равный по длительности измеряемому периоду. Фронты импульса через импульсно-потенциальные схемы совпадения на выходе блока *Б* запускают формирователь строб-импульса; селектор пропускает на счетчик импульсы выбранной частоты заполнения f_0 (10 кГц — 10 МГц). При этом должна быть открыта соответственно одна из схем И (*D3.3—D4.2*).

Для повышения точности измерения периода к выходу блока *Б* подключается декадный делитель, происходит измерение десяти периодов входного сигнала (соответственно увеличивается интервал стробирования). Увеличение частоты заполнения повышает точность отсчета. Переключатель *Виды измерений* должен быть установлен в положение *Период* $\times 10$ ($T\times10$).

Измерение напряжений постоянного тока. При нажатии кнопки *U* переключателя *Виды измерений* соединяются следующие блоки: выход дискретного умножителя частоты через контакты переключателя $B_{2а}$ и $B_{2е}$ (см. рис. 55) подключается к входу формирующего устройства; блок вычитания частоты f_0 ПНЧ подключается к счетчику между четвертым и пятым разрядами с помощью переключателей $B_{2г}$ и $B_{2д}$; для включения индикатора полярности один из входов схемы *D1.2* подключается через переключатель $B_{2в}$ к выходу селектора; через контакты переключателя $B_{2б}$ на вход декадного делителя поступают импульсы образцовой частоты $f_0=100$ Гц. При отсутствии на входе ПНЧ напряжения $U_{вх}$ на индикаторе ИН-15А высвечивается символ «—». Перед измерением напряжения необходимо установить аттенюатор ПНЧ в положение $1:10^5$, а затем при отсутствии показаний индикатора или малом количестве заполненных разрядов аттенюатор устанавливают в положение $1:10^4$ и т. д. Каждому положению аттенюатора соответствует определенная децимальная точка. Символ «+» на индикаторе высвечивается при соответствующей полярности напряжения $U_{вх}$. При измерении напряжения в работе прибора не принимают участие входной усилитель *А* и блок *Б*.

Измерения с помощью осциллографа. При подготовке осциллографа к измерениям необходимо предварительно установить органы управления в следующие положения: *Фокус* и перемещение луча по осям *Y* и *X* установить в среднее положение; *Яркость* — против часовой стрелки до упора; *Уровень* синхронизации — в среднее положение; «+/—» — в положение «+»; *Внешн.— Внутр.* — в положение *Внутр.*; *Развертка — канал X* — в положение *Развертка*; аттенюатор — в положение 1 : 100. Через 2—3 мин после включения следует отрегулировать яркость и фокусировку линии развертки и переместить луч в пределы рабочей части экрана.

При исследовании электрических сигналов и измерении их основных параметров, таких как амплитуда, частота, временны́е интервалы, в большинстве случаев могут быть использованы следующие режимы генератора развертки и синхронизации.

Для работы в режиме непрерывной развертки исследуемым сигналом переключатель вида синхронизации необходимо установить в положение *Внутр.* До подачи исследуемого сигнала на вход *Y* вращением ручки *Режим развертки* получить на экране линию развертки. Затем подать сигнал на вход *Y*. Соответственным выбором коэффициента деления аттенюатора и плавной регулировкой усиления канала *Y* установить на экране ЭЛТ необходимую амплитуду входного сигнала. Вращением ручки *Уровень* синхронизации добиваются устойчивого изображения. Возможно, что поворотом этой ручки не обеспечивается устойчи-

вость изображения, тогда необходимая устойчивость может быть достигнута с помощью ручки *Режим развертки.* Далее устанавливают предел развертки, при котором обеспечивается наблюдение одного или двух периодов исследуемого сигнала. При этом может потребоваться дополнительная регулировка развертки с помощью ручки *Развертка плавно.*

При ждущем режиме развертки переключатель вида синхронизации необходимо установить в положение *Внутр.;* ручку *Уровень* — в одно из крайних положений, переключатель пределов развертки — в положение, соответствующее длительности исследуемого сигнала. Затем через соединительный кабель следует подать сигнал на вход *Y*. Вращением ручки *Режим развертки* добиться появления изображения на экране ЭЛТ. Вращением этой же ручки в обратном направлении — срыва развертки. Это будет соответствовать ждущему режиму развертки. Поворачивая ручку *Уровень* установить ее в положение, при котором появляется устойчивое изображение сигнала. Устанавливая переключатель B_7 в положение «+» или «—» можно осуществить запуск генератора развертки от положительной или отрицательной части исследуемого сигнала. С помощью регулировок яркости и фокусировки должно быть получено предельно четкое изображение на экране ЭЛТ.

Для синхронизации генератора развертки внешним сигналом переключатель вида синхронизации необходимо установить в положение *Внешн.* и подать сигнал на разъем *ВС*. Переключатель «+/—» устанавливают в положение, соответствующее полярности синхронизирующего сигнала.

При измерениях временны́х интервалов вначале используется непрерывный режим. Изображение исследуемого сигнала на экране устанавливается таким, чтобы оно занимало не менее 45 мм по ширине экрана. Затем добиваются устойчивости изображения, после этого — изображения сигнала при ждущем режиме. Измерение временно́го интервала производится при помощи яркостных меток. В соответствии с длительностью измеряемого интервала выбирается частота модулирующего сигнала 10 кГц — 10 МГц; при этом используют переключатель *Метки.* С помощью ручек *Яркость* и *Фокус* необходимо отрегулировать изображение таким образом, чтобы на экране были четко видны яркие метки с темными промежутками между ними. Длительность временного интервала определяется подсчетом числа меток, укладывающихся на его изображении.

Многофункциональный измерительный прибор, описанный в гл. 3, авторы относят к группе мультиметров на основе ЦЧ. Практика подсказывает целесообразность объединения функций различных приборов в общем устройстве. Соединение таких «неродственных» приборов, какими являются осциллограф и частотомер, в ряде случаев также оказывается необходимым. Так как прибор предназначен в основном для частотных и временны́х измерений, то большинство узлов, составляющих его структурную схему, участвуют в обоих видах измерений. Эти же узлы используются и при измерении напряжений постоянного тока и величин *R* и *C*. Все измерения выполняются автоматически, в виде повторяющихся циклов. Каждый цикл представляет собой временную последовательность операций, необходимых для выполнения измерений. Помимо индикации единиц измерения, размерности величин и полярности напряжения, индицируется также перегрузка счетчика.

По мнению авторов, структура прибора перспективна. В радиолюбительской практике подобный прибор заменит громоздкие комплексы измерительных приборов, популярных и в настоящее время. Дальнейшее расширение возможностей прибора (измерение L, $=I$ и $\sim I$, $\sim U$) может быть достигнуто при некотором усложнении его схемы.

Для улучшения эксплуатационных характеристик переключение пределов измерений может быть выполнено автоматическим. Введение динамической индикации позволит сократить количество дешифраторов и устранит мерцание цифр при счете. Чувствительность прибора при частотных измерениях желательно довести до 25—30 мВ. В дальнейшем по мере поступления в торговую сеть ИМС в более широком ассортименте прибор должен быть переведен полностью на ИМС. Его габариты, естественно, будут уменьшены. Однако размеры экрана ЭЛТ следует сохранить, так как при их уменьшении пользование осциллографом станет менее удобным. Питание прибора необходимо осуществлять по комбинированной схеме — от сети и батареи.

Авторы надеются, что материалы, изложенные в книге, будут способствовать некоторой ориентации творчества радиолюбителей в области цифровой измерительной техники. Приняв схему прибора за основу, можно путем творческой переработки отдельных его узлов или добавления новых создать более совершенный прибор.

3.15. ЗАКЛЮЧЕНИЕ

Тенденции развития современной измерительной техники. Для управления технологическими процессами в современном производстве необходима достоверность информации о протекании данных процессов, а также о наиболее существенных взаимосвязях между отдельными физическими величинами и параметрами, характеризующими данный процесс. Поэтому измерительная техника (ИТ) в настоящее время — один из решающих факторов развития производства и улучшения качества продукции. Развитие современной ИТ происходит по двум направлениям. Основное назначение ИТ в лабораторных исследованиях заключается в разработке метрологических основ и новых направлений теории измерений, а также в разработке новых методов оценки качества и надежности материалов, изделий и различных элементов. При этом высокая точность измерений является основным требованием к лабораторным измерительным приборам.

В условиях промышленного производства от измерительной аппаратуры требуется в основном высокая функциональная надежность при заданной точности, приемлемые экономические показатели, а также некоторые специальные характеристики (возможность автоматизации процесса измерений, взрывозащищенность, возможность работы в данных условиях окружающей среды и т. д.). В данном случае нет необходимости обеспечивать измерение предельных значений физических величин с максимально возможной точностью, а особый интерес представляет совместимость отдельных приборов между собой и с информационным каналом. Приведенная ниже таблица кратко характеризует современное состояние техники измерения некоторых физических величин. В таблице приведены пределы измерения этих величин, достигнутые при использовании аналоговых и цифровых методов измерения, а также полученные значения

Таблица

Физическая величина	Пределы измерений		Погрешности	
	Аналоговые методы измерений	Цифровые методы измерений	Аналоговые методы измерений	Цифровые методы измерений
Электрическое напряжение	10^{-10}—10^{3}, 10^{3}—10^{7}	10^{-7}—10^{1}	10^{-2}—10^{-7}, 10^{-2}—10^{-4}	10^{-2}—10^{-5}
Ток	10^{-14}—10^{3}, 10^{2}—10^{6}	10^{-7}—10^{0}	10^{-2}—10^{-4}, 10^{-1}—10^{-3}	10^{-2}—10^{-5}
Сопротивление	10^{-6}—10^{4}, 10^{3}—10^{14}	10^{-1}—10^{6}	10^{-2}—10^{-4}, 10^{-1}—10^{-2}	10^{-4}—10^{-6}
Частота	10^{-1}—10^{11}	10^{-3}—10^{10}	10^{-2}—10^{-4}	10^{-6}—10^{-14}
Время (период)	10^{-12}—10^{0}	10^{-10}—10^{6}	10^{-2}—10^{-3}	10^{-4}—10^{-13}
Индуктивность	10^{-6}—10^{2}	—	10^{-2}—10^{-4}	—
Емкость	10^{-15}—10^{0}	—	10^{-3}—10^{-7}	—
Мощность	10^{-10}—10^{8}	—	10^{-2}—10^{-7}	—
Расстояние	10^{-10}—10^{3}	—	10^{-4}—10^{-8}	—
Масса	10^{-6}—10^{4}	—	10^{-3}—10^{-7}	—

Примечание: В графе «Пределы измерений» приведенные числа отражают основные единицы измерений указанных величин. В графе «Погрешности» приведены относительные погрешности.

погрешностей. Особый интерес представляют электрические измерения электрических величин, так как в подавляющем большинстве случаев неэлектрические физические величины могут быть измерены теми же методами с помощью промежуточного преобразования измеряемых величин. Необходимо также отметить, что большинство современных систем сбора и обработки измерительной информации ориентировано на работу с электрическими входными сигналами. В связи с этим состояние и тенденции развития электронной ИТ в значительной степени влияют и на другие отрасли науки и техники, что является одной из характерных черт развития науки и техники на современном этапе. Так, развитие современной микроэлектроники, приведшее к созданию новых элементов и функциональных блоков с высокой степенью интеграции и широкими функциональными возможностями, а также малым потреблением и достаточно высоким быстродействием, явилось предпосылкой к появлению измерительных приборов с качественно новыми техническими характеристиками. С другой стороны, последние достижения теории сигналов и систем, теории погрешностей, математической статистики и их приложений к теории измерений позволили теоретически обосновать современные методы построения измерительной аппаратуры. Помимо этого возрастающие возможности ИТ оказывают заметное влияние на развитие других областей науки и техники (возможность создания новых элементов и функциональных блоков, более точная регистрация различных физических явлений и процессов и т. д.). При этом происходит не только улучшение параметров существующих измерительных приборов, но и использование принципиально новых методов измерений.

Широкое распространение решающих функциональных элементов повлияло на развитие электронной ИТ и привело в последние годы к созданию качественно новых многофункциональных измерительных приборов. Применение же современных интегральных элементов (запоминающих устройств, микропроцессоров и др.) в измерительной аппаратуре позволяет наиболее оптимально согласовать параметры устройства с конкретной измерительной задачей. Приведенные соображения может подтвердить следующий практический пример. Перевод осциллографов с электронных ламп на полупроводниковые элементы позволил значительно повысить их чувствительность с 0,2 до 1—10 мм/мВ и полосы пропускания с 100 МГц до 1—10 ГГц и выше. Однако в дальнейшем развитие данной области электронной ИТ ориентировано на расширение функциональных возможностей приборов при сравнительно медленном улучшении технических характеристик. «Классический» осциллограф в настоящее время практически составляют три основных блока: блок индикации, входные усилители и блок управления и обработки входных сигналов. Последний, с одной стороны, осуществляет эту обработку по заданному алгоритму, а с другой — управляет ходом измерений. Блок управления в настоящее время реализуется в основном на микропроцессорной элементной базе.

В остальных областях измерительной техники также прослеживается аналогичная тенденция, т. е. современная универсальная измерительная аппаратура реализуется в виде измерительно-вычислительных комплексов. Улучшение технических характеристик (повышение точности, уменьшение габаритных размеров и массы, повышение эксплуатационной надежности, расширение функциональных возможностей и т. д.) обеспечивается использование новых электронных элементов совместно с современными схемо- и системотехническими решениями. В современной ИТ используются главным образом полупроводниковые

элементы. Лишь в исключительных случаях еще находят применение различные электровакуумные и другие элементы (осциллографические трубки, детекторы излучений, защитные реле и др.). Широкое применение полевых транзисторов позволило полностью исключить электронные лампы в тех схемах, в которых требуется высокое входное сопротивление. На современных полевых транзисторах достаточно просто реализуются схемы с входным сопротивлением 10^9—10^{12} Ом. Операционные усилители с входными каскадами на МОП-транзисторах имеют типовое сопротивление такого же порядка (в отличие от 10^4—10^6 Ом, свойственного ламповым схемам).

В зависимости от своих параметров операционные усилители находят применение в различных областях ИТ. В аналоговой аппаратуре, где точность ограничена разрешающей способностью индикатора (0,1—1%), используются элементы с относительно невысокими параметрами. На их основе реализуются различного рода входные усилители и блоки согласования уровней сигналов. Такие же операционные усилители в сочетании с интегральным аналого-цифровым преобразователем могут использоваться и в цифровых измерительных приборах невысокой точности (8—10 двоичных разрядов) со временем измерения несколько секунд. Отличительными признаками такого прибора являются малое потребление мощности, возможность автоматического определения полярности и индикация перегрузки. Погрешность таких приборов обычно не превышает 0,1%. Сопоставление принципов построения такого вольтметра, необходимых схемотехнических узлов и возможностей современной интегральной технологии, показывает, что существует принципиальная возможность выполнения цифрового вольтметра на одном полупроводниковом кристалле. В настоящее время такие приборы серийно еще не выпускают, однако 8- и 10-разрядные аналого-цифровые преобразователи уже довольно широко распространены в зарубежной измерительной аппаратуре. Кроме того, выпускают серийно и гибридные интегральные аналого-цифровые преобразователи с разрешающей способностью 12—14 разрядов и временем преобразования 2—200 мкс. В ближайшее время следует ожидать повышения быстродействия аналого-цифровых преобразователей такого типа до 10^6 преобразований/с.

Основным направлением развития современной цифровой техники являются создание и совершенствование больших интегральных схем (БИС). Так, в настоящее время на одном кристалле уже располагается до $40 \cdot 10^3$ транзисторов. При дальнейшем развитии технологии ожидается, что в ближайшее время (в 1981—1982 гг.) на кристалле такого же размера будет располагаться до 10^5—10^6 транзисторов.

Еще одним направлением развития элементной базы современной измерительной техники является использование приборов с зарядовой связью, на основе которых реализуются линии задержки, мультиплексорные устройства, умножители, сумматоры и другие функциональные блоки. Приборы такого типа отличаются достаточно высоким быстродействием (для умножителей, например, 10^9 операций/с). Динамические запоминающие устройства на основе приборов с зарядовой связью имеют в настоящее время объем памяти до 64 кбит (в перспективе до 264 кбит) при времени обращения 0,1—1 мс.

Основная тенденция развития современной ИТ — сочетание и тесное взаимодействие как цифровых, так и аналоговых узлов и блоков в измерительных системах. Использование интегрирующих методов измерения позволяет значительно повысить помехоустойчивость измерительной аппаратуры; применение

цифровых фильтров или корреляционных методов обработки обеспечивает возможность измерения параметров сигналов в шумах при использовании сравнительно «грубых» элементов; сочетание нескольких аналоговых блоков и применение соответствующей методики измерения и обработки результатов в некоторых случаях (например, при относительных или сравнительных измерениях) позволяют скомпенсировать влияние неидеальности элементов (смещения, дрейфа и т. д.) на точность измерений; аналого-цифровые преобразователи с двухтактным интегрированием, реализованные на сравнительно неточных и нестабильных элементах, обеспечивают подавление сигналов помехи с периодом, кратным длительности первого такта преобразования, и высокую точность измерений в широком диапазоне изменения влияющих факторов.

В цифровой технике в настоящее время наблюдается тенденция к использованию 16-разрядных микропроцессоров, что для подавляющего большинства измерительных устройств гарантирует погрешность измерения в пределах 0,1—0,001%. Современные микропроцессорные элементы в ИТ используются исключительно в качестве решающих и управляющих блоков, обеспечивающих согласование и взаимодействие собственно измерительных устройств и узлов в приборе или системе, а также обработку полученных результатов. Применение современных цифровых интегральных элементов (микропроцессоров, запоминающих и арифметико-логических устройств) в значительной степени расширяет функциональные возможности системы или прибора, а также возможности связи человек — машина — измерительный прибор.

Под автоматическим измерительным или испытательным комплексом следует понимать любую информационно-измерительную систему, управляемую ЭВМ. Основными областями применения таких систем являются сложные научные исследования и контроль качества изделий в процессе производства. Основным узлом системы является вычислительный блок, в состав которого входят: перепрограммируемое постоянное запоминающее устройство, оперативное запоминающее устройство, дополнительное устройство ввода-вывода, буферные устройства, арифметико-логическое устройство, тактовый генератор и др. В общем случае производительность такого блока достаточно высока, чтобы обеспечить управление определенным числом измерительных приборов, входящих в состав большой информационно-измерительной системы. Однако для решения более сложных измерительных задач предусмотрена возможность расширения объема памяти запоминающего устройства; что может производиться с ориентированием на конкретный тип выполняемой измерительной задачи.

Автоматическая контрольно-испытательная система, предназначенная для контроля элементов, печатных плат или приборов, должна выполнять:

1. Пассивный контроль, который заключается в фиксировании неисправностей объекта при включении питания. При этом обычно проводится контроль контактов перехода объект — испытательный автомат соединений и исправности интегральных микросхем и других элементов, критичных к напряжению питания активных элементов.

2. Активный контроль — проверка правильности функционирования при включении источников питания и подаче полезных входных сигналов.

3. Диагностика неисправностей — локализация неисправности и определение неисправного элемента с помощью дополнительных тестов.

Одной из основных проблем в процессе контроля различных объектов является значительное ограничение по доступности функциональных элементов и

сигнальных проводников, в связи с чем даже при контроле относительно несложных объектов количество циклов контроля оказывается весьма большим. Так, при контроле печатных плат средней сложности количество циклов изменяется от 100 до 500, а при контроле больших интегральных схем — от 5000 до 10 000, что в свою очередь обусловливает высокую сложность программы испытаний. Поэтому очевидно, что лишь при использовании последних достижений современной ИТ возможен экономически рациональный контроль постоянно усложняющихся объектов (например, микросхем высокой степени интеграции).

В заключение на основании проведенного обзора современного состояния тенденций развития ИТ следует сделать следующие выводы:

1. Развитие современной микроэлектроники, следствием которого является постоянно возрастающая степень интеграции элементной базы, приводит к резкому повышению производительности современных измерительных приборов, в которых в настоящее время помимо вычисления основных параметров сигналов (среднее и эффективное значения, коэффициент нелинейных искажений и т. д.) продусмотрена возможность самоградуировки и самопроверки, коррекции передаточных характеристик первичных измерительных преобразователей, а также статической обработки полученных данных.

2. Основой развития производства и рационального применения современных производительных средств измерения является связь различных отраслей современной науки и техники (электроники, системотехники, обработки сигналов и т. д.). Данное обстоятельство в свою очередь предъявляет повышенные требования как к разработчикам, так и к эксплуатационникам современной измерительной аппаратуры.

3. Наиболее рациональной является модульная конструкция современных информационно-измерительных систем, а также использование встроенных согласующих устройств для обеспечения взаимной работы отдельных блоков.

4. В настоящее время представляется целесообразным в процессе разработки измерительной аппаратуры использовать различные функциональные блоки, отказавшись от применения простейших дискретных элементов. Это обусловлено наличием большого количества микроэлектронных функциональных узлов (счетчиков, аналого-цифровых и цифроаналоговых преобразователей, коммутаторов, операционных усилителей, запоминающих узлов, микропроцессоров и т. д.), удовлетворяющих всем требованиям ИТ. В то же время существует тенденция к уменьшению количества технологических циклов в процессе производства интегральных элементов, что в будущем, очевидно, приведет к возможности производства специализированных измерительных функционально законченных узлов.

Современные цифровые мультиметры и электронно-счетные частотомеры. Современные цифровые мультиметры (ЦМ) — малогабаритные приборы, применяемые для выполнения работ в производственных, лабораторных или полевых условиях. Они обладают рядом преимуществ перед аналоговыми с соответствующими параметрами. Для удовлетворения требований высокой надежности, малых габаритных размеров, массы, потребляемой мощности все модели ЦМ выполнены с максимальным использованием компонентов интегральной электроники: толстопленочные гибридные интегральные микросхемы, маломощные цифровые КМДП МС с большой степенью интеграции, *p*-МДП БИС, аналоговые биполярные МС со средней степенью интеграции и БИС и т. д. Наряду с этим в моделях ЦМ применяются также дискретные биполярные, полевые и

МДП-транзисторы, тонкопленочные резисторы и другие компоненты электронной техники.

Анализ основных технических характеристик и конструктивных особенностей ряда моделей ЦМ позволяет отметить следующее. Во многих моделях в качестве индикатора использованы световые диоды, хотя наиболее перспективны экономичные высоконадежные ж.к.и., имеющие 3,5 знака индикации и обеспечивающие оптимальное быстродействие модели в диапазоне 2—3,3 измерений/с.

Поддиапазоны измерения постоянного напряжения находятся в пределах 0,1—500 и 2—1000 В, а основная относительная погрешность на чувствительных пределах 0,1; 0,2; 1 и 2 В колеблется от ±(0,1% показания +0,05% полной шкалы) до ±(1% показания) +1 единица младшего разряда.

Все модели ЦМ измеряют не менее трех функций: $U_=$, $U_\sim$, R, а большинство из них — еще и функции $I_=$, $I_\sim$. Ряд ЦМ обеспечивает, кроме того, измерение параметров *p-n*-переходов полупроводниковых приборов, смонтированных на печатной плате, а также измеряет проводимость и сопротивление утечки печатных плат, кабелей, конденсаторов.

Для рассматриваемых ниже моделей ЦМ характерны автоматическая установка нуля, индикация полярности входного сигнала и превышение (перегрузка) измерительного поддиапазона, а также возможность автоматической смены поддиапазонов.

Все модели ЦМ при измерении постоянного и переменного напряжений на самых чувствительных пределах имеют входное сопротивление выше 10 МОм. Значение мощности, потребляемой ЦМ, колеблется от 5 до 320 мВт. Все приборы питаются от батарей с напряжением 9 В, обеспечивающих непрерывную работу до 1 года. Объем, занимаемый моделями, находится от 233 (ЦМ 907А) до 1070 см^3 (ЦМ 2000—2003, 2100, 3300). Модель PDM 35 самая легкая (184 г.), а у модели MX 737A — наибольшая масса (1000 г).

Электрическая схема у большинства ЦМ расположена на одной печатной плате. Использование малого числа компонентов повышает надежность ЦМ: средняя наработка на отказ модели 8020А — не менее 50 000 ч, у модели 400 составляет 20 000 ч.

Ниже приведено краткое описание современных моделей ЦМ с наилучшими основными техническими данными.

Модель TE 358 фирмы Tekelec Airtronic (Франция) осуществляет измерение пяти параметров: $_=$, $U_\sim$, $I_=$, $I_\sim$, R — соответственно в пределах 0,2—1000 В, $0{,}2\cdot10^{-3}$—2 А, $0{,}1\cdot10^{3}$—20 МОм. В модели применены две БИС, выполненные по МДП и биполярной технологии. Первая БИС обеспечивает счет и запоминание чисел, а также вырабатывает логические сигналы, управляющие преобразованием измеренных данных и самим цифровым индикатором. Биполярная БИС вырабатывает эталонные токи и интегрирует входной сигнал. Прибор имеет ж.к.и. С помощью измерительных пробников частотный диапазон измерений $U_\sim$ и $I_\sim$ расширяется до 500 МГц.

Портативный ЦМ модели 2800 фирмы Takeda Riken (Япония) имеет автоматическую установку нуля, автоматическую индикацию полярности и перегрузки индикатора. Прибор имеет 22 предела для измерения напряжения, тока и сопротивлений; поддиапазоны измерений с большой и низкой выходной мощностью позволяют измерять сопротивление элементов непосредственно в схемах с учетом связанных с ними полупроводниковых приборов. На пределах с наибольшей чувствительностью прибор имеет разрешающую способность 1 мВ,

1 мкА и 0,1 Ом. Средняя погрешность измерений на постоянном токе 1%. Прибор имеет защиту от перегрузки. На всех пределах измерения сопротивлений прибор может выдержать непрерывное действие напряжения постоянного тока от —450 до +100 В и напряжение переменного тока до 300 В. На всех пределах измерения напряжений переменного и постоянного токов прибор может выдержать действие постоянного тока до ±1000 В или напряжение переменного тока до 1000 В (ЭФФ). При измерении напряжений постоянного тока входное сопротивление ЦМ равно 10 МОм. Емкость индикатора составляет 2000 счетных импульса (3,5 разряда).

Основу модели Normatest фирмы Norma (Австрия) составляют *р*-МДП БИС и КМДП БИС, содержащие счетные декады, схемы декодирования сигналов, управления индикатором и коррекции дрейфа характеристик. Входной делитель напряжения выполнен на тонкопленочной ИМС с погрешностью деления ±0,03%. Частотный диапазон измерений расширен до 100 кГц с помощью шунтирования резисторов делителя емкостями и баланса образовавшегося моста конденсаторами. В интегрирующем АЦП применен метод сбалансированного заряда, обеспечивающего подавление помех частотой 50 Гц. Прибор имеет светодиодный индикатор и обеспечивает измерение напряжения постоянного тока в пределах 0,2—600 В с точностью ±0,1%.

В приборе типа 907А фирмы Hewlett-Packard (США) светодиодный индикатор расположен на зонде, причем индикатор включается только на время считывания показаний. Применение гибридной тонкопленочной МС и МДП МС позволило разместить в одном корпусе схемы, эквивалентные 3000 транзисторам, а также уменьшить число компонентов до 21. Схемы выполняют функции аналого-цифрового преобразователя (АЦП), компаратора, устройства управления, переключателя и логических элементов. Все измерительные поддиапазоны защищены до 1 кВ амплитудного переменного или 500 В постоянного напряжения. Точность измерений от 0,1 до 500 В составляет ±0,7% показания +0,2% полной шкалы.

Прибор DM2 фирмы Sinclair Radionics (Великобритания) имеет светодиодный индикатор, содержащий 3,5 знака индикации; на пределе измерения постоянного напряжения, равном 1 В, имеет основную относительную погрешность ±0,3% показания ±1 единица младшего разряда. В качестве входного буферного каскада использован операционный усилитель на полевых и МДП-транзисторах, в котором цепочка высокостабильных металлспленочных резисторов с допуском ±0,1% выполняет функции входного делителя напряжения и токового шунта, а также обеспечивает постоянство калибровки модели в течение года. Измерительные поддиапазоны постоянного и переменного напряжений защищены по входу вплоть до 1 кВ постоянного и 500 амплитудного переменного напряжений соответственно.

Цифровые мультимеры имеют дополнительные устройства: высоковольтный пробник для $U_=$ до 30 кВ; измеритель освещенности; преобразователь переменного напряжения.

Портативная модель ЦМ 8020А фирмы J. Fluke (США) производит семь измерительных функций. Два измерительных поддиапазона проводимости увеличивают диапазон измерения сопротивлений почти на три порядка — с 20 до 10 000 МОм. Одни поддиапазоны измерения сопротивлений имеют достаточное напряжение для перевода *р-n*-переходов полупроводниковых приборов в проводящее состояние с последующей проверкой их параметров, другие поддиапазо-

ны с малым смещающим напряжением позволяют измерить сопротивление резистора на печатной плате, подключенного параллельно закрытому *p-n*-переходу полупроводникового прибора. В приборе используется КМДП БИС в 40-выводном корпусе. Модель ЦМ 8020А содержит шестиразрядный счетчик, интегратор, компаратор, многоканальные схемы дешифрации, фиксирования и усиления управляющих сигналов индикатора, буферные усилители, переключающие каскады на полевых транзисторах, управляемые аналоговым блоком в течение автоматической установки нуля, прямого и обратного интегрирования. Работоспособность ЦМ гарантируется защитой от перегрузок, включая большие переходные импульсы напряжения (до 6 кВ) на входе. В качестве индикатора используется ж.к.и. Относительная погрешность измерения постоянного напряжения ±(0,25 показания) ±1 единица младшего разряда.

Цифровые мультимеры отечественного производства Ф4801/1 и Ф4801/2 реализованы на БИС и дискретных компонентах. Индикация результатов измерений осуществляется с помощью универсального пятиразрядного индикатора. Индикатор служит для отображения результатов измерений различных электрических и некоторых неэлектрических величин. Индикатор выполнен на ИМС серии 155 и газоразрядных лампах типа ИН. Схему индикатора составляют дешифраторы цифрового отсчета и дешифраторы знаков, масштабных коэффициентов, размерностей и положения запятых.

С помощью современных электронно-счетных частотомеров (ЭСЧ) производится измерение ряда электрических и неэлектрических параметров. Несмотря на многообразие моделей ЭСЧ, их функциональная схема содержит в основном следующие блоки: входное и формирующее устройство, генератор меток времени, селектор, делители частоты, декадные счетчики, индикаторные устройства, источники питания. Первых три блока обычно выполняются на аналоговых усилителях и формирователях, остальные, кроме источников питания, требуют применения цифровых методов преобразования сигналов.

Основные технические характеристики (потребляемая мощность, габаритные размеры и масса) ЭСЧ, выполненных на компонентах интегральной электроники, превышают соответствующие характеристики ЭСЧ на дискретных полупроводниковых элементах. Широкое применение ИМС в ЭСЧ (в некоторых моделях до 90% общего числа компонентов) обеспечивает следующие достоинства последних: увеличение надежности в 2—20 раз при существенном уменьшении (в 2—5 раз) габаритных размеров, массы, потребляемой мощности, а также унификации измерительных узлов и блоков.

Отечественные модели ЭСЧ в большинстве случаев выполняются с использованием гибридных и полупроводниковых цифровых и аналоговых ИМС, а также БИС; индикаторами в них служат семисегментные светодиоды и жидкие кристаллы. Семиразрядная модель ЧЗ-36 выполнена в виде базового блока с широким применением ИМС. Высокочастотная декада счетчика содержит ИМС серий 201 и 223. В состав декадных счетчиков и автоматики входят ИМС типов 122, 204, 210. В усилителе-формирователе применяются ИМС типов 122УД1Б, 122УД1В, поставленные в режим усилителя постоянного тока.

В семиразрядном ЭСЧ ЧЗ-41 для монтажа печатных плат использованы ИМС серий 122, 201, 204, 210, 223. В отличие от ЭСЧ ЧЗ-36, работающего в пределах до 50 МГц, в ЧЗ-41 введены предварительный делитель частоты 200 МГц на 4 и усилитель, работающий в диапазоне частот 50—2000 МГц.

В странах — членах СЭВ освоен серийный выпуск нескольких моделей ЭСЧ.

Семиразрядная модель TR-5255 фирмы Metrimpex (ВНР), восьмиразрядная модель PFL-22 фирмы Kabid-Zopan (ПНР) и семиразрядная модель S-2101.250 VEB Funkwerk Erfurt (ГДР) выполнены на цифровых и аналоговых ИМС. Восьмиразрядная модель TR-5578C фирмы Takeda Riken (Япония) измеряет частоту непосредственно до 82 МГц с высокой чувствительностью (1 мВ ЭФФ).

Сменные блоки, придаваемые базовому блоку, увеличивают верхнее значение измеряемой частоты до 12,5 ГГц, позволяют измерять временной интервал от 10^{-6} до 10 с с разрешающей способностью 0,1 мкс, постоянное напряжение до 1000 В с относительной погрешностью ±0,1% полной шкалы ±1 единица младшего разряда.

В шестиразрядной модели 5300A фирмы Hewlett-Packard (США) более 90% компонентов составляют цифровые и аналоговые ИМС, а также две МОП БИС, содержащие по 980 транзисторов и предназначенные для реализации схем декадных счетчиков и хронизатора. Далее, две биполярные ИМС средней интеграции, имеющие каждая около 200 транзисторов, формируют управляющие сигналы для двух МОП БИС и синхронизирующие сигналы по управлению всем циклом измерения. Они также выполняют все функции декодирования входных сигналов ЭСЧ и возбуждения индикатора. Особенности модели — шесть сменных блоков, расширяющих диапазон измеряемых частот до 500 МГц и увеличивающих функциональность модели; автоматическое переключение пределов поддиапазонов измерения; индикация показателя степени, полярности, перегрузки по поддиапазонам; преобразование последовательного кода выходного напряжения в параллельный (в двоично-десятичном коде 8—4—2—1); при отключении сети переменного напряжения модель автоматически подключается к блоку батареи, обеспечивающему непрерывную работу ЭСЧ в течение 8 ч.

Примером реализации частотомера на одном кристалле является четырехразрядная модель МК 5002Р фирмы Mostek (США), измеряющая частоту с предельным значением 250 кГц и временные интервалы. Электронно-счетный частотомер представляет собой *p*-канальную МОП БИС, содержащую 11 отдельных ИМС средней интеграции: четыре декадных счетчика, четыре схемы блокировки, два двойных мультиплексора и семисегментный дешифратор. В состав МОП БИС входят также схемы синхронизации управления гашения цифр индикатора, схемы задающих генераторов для управления декадными счетчиками и схемы для выявления переполнения декад и подачи сигнала на индикатор переполнения. Транзисторы питаются от источника напряжения 5В. Мощность, потребляемая ЭСЧ, равна 25 мВ·А.

СПИСОК ЛИТЕРАТУРЫ

1. **Ермолов Р. С.** и др. Цифровые измерительные приборы. — Л.: Энергия, 1971. — 160 с.

2. **Калинчук Б. А., Пичугин О. А.** Полупроводниковые модуляторы. — Л.: Энергия, 1969. — 94 с.

3. **А. с. № 404173 (СССР).** Умножитель частоты/В. Н. Лебедев. Опубл. в Б. И., 1973, № 43.

4. **А. с. № 189947 (СССР).** Способ выбора поддиапазона при измерении частоты счетно-импульсным методом/Ермолов Р. С., Чеблоков И. В. Опубл. в Б. И., 1967, № 1.

5. **Муринов А. Д.** Пересчетная декада с вакуумным люминесцентным индикатором. — Приборы и техника эксперимента, 1976, № 1, с. 83—84.

6. **Бахмутский В. Ф., Якушев В. С.** Дешифраторы для сегментных индикаторных структур. — Приборы и системы управления, 1978, № 7, с. 39—41.

7. **Горбатый В.** Частотомер-шкала трансивера на микросхемах. — В помощь радиолюбителю, ДОСААФ, 1978, вып. 61, с. 6—11.

8. **Суетин В.** Цифровой частотомер-мультиметр. — В помощь радиолюбителю, ДОСААФ, 1977, вып. 59, с. 42—62.

9. **Тычино К. К.** Пересчетные декады. — М.: Энергия, 1976. — 96 с.

10. **Тычино К. К.** Цифровые частотомеры на транзисторах. — М.: Энергия, 1971. — 64 с.

11. **Тычино К. К.** Преобразователи напряжения в частоту. — М.: Энергия, 1972. — 64 с.

12. **Лапшин В., Крылов В., Зайцев В.** Стабилизаторы напряжения на операционных усилителях. — Радио, 1975, № 12, с. 51—52.

13. **Гутников В. С.** Интегральная электроника в измерительных приборах. — Л.: Энергия, 1974. — 142 с.

14. **Рыжевский А. Г.** Цифровой измеритель конденсаторов и сопротивлений. — Радио, № 1, 1966, с. 44—46.

15. **Роднов Ю. В., Сытин А. Н.** Динамическая индикация интегральных декадных счетчиков на цифровых газоразрядных лампах. — Приборы и техника эксперимента, 1972, № 1, с. 116—117.

16. **Преобразователь** напряжения в частоту/В. Н. Лебедев, Г. В. Сафронкин, К. К. Тычино, В. В. Чувашов. — Радио, 1979, № 10.

17. **Сейдель Л. Р., Исмайлов Х. А., Салитов С. Г.** Реверсивная счетная декада на интегральных схемах с цифровой индикацией на семисегментном накальном индикаторе. — Приборы и техника эксперимента, 1975, № 1, с. 100—102.

КОНСТАНТИН КОНСТАНТИНОВИЧ ТЫЧИНО
и НИНА КОНСТАНТИНОВНА ТЫЧИНО

МНОГОФУНКЦИОНАЛЬНЫЕ ЦИФРОВЫЕ ИЗМЕРИТЕЛЬНЫЕ ПРИБОРЫ

Редактор М. В. Гальперин. Редактор издательства Н. В. Ефимова

Технические редакторы А. С. Давыдова, Л. А. Горшкова

Корректор Л. Д. Буданцева

ИБ № 1961 (Энергия)

Сдано в набор 15.05.81 г. Подписано к печати 27.07.81 г.

Т-21567 Формат 60×90/16 Бумага тип. № 1 Гарнитура литературная

Печать высокая Усл. печ. л. 8,0 Уч.-изд. л. 11,66 Усл. кр.-отт. 8,375

Тираж 80 000 экз. Изд. № 19430 Зак. № 69 Тип. Зак. 2024 Цена 90 коп.

Издательство «Радио и связь», 101000, Москва, Главпочтамт, а/я 693

Набрано в типографии издательства «Радио и связь» Госкомиздата СССР
Москва 101000, ул. Кирова, д. 40

Отпечатано в типографии НИИмаш, г. Щербинка Моск. обл., Типографская ул., д. 10

90 к.



РАДИО И СВЯЗЬ